

令和元年6月16日現在

機関番号：12601

研究種目：国際共同研究加速基金（国際共同研究強化）

研究期間：2016～2018

課題番号：15KK0003

研究課題名（和文）デジタル演算回路による大規模シリコン神経ネットワーク（国際共同研究強化）

研究課題名（英文）Large-scale silicon neuronal networks by digital arithmetic circuits(Fostering Joint International Research)

研究代表者

河野 崇 (Kohno, Takashi)

東京大学・生産技術研究所・教授

研究者番号：90447350

交付決定額（研究期間全体）：（直接経費） 7,600,000円

渡航期間：12ヶ月

研究成果の概要（和文）：本研究課題では、神経スパイクを用いて通信を行う様々な装置（シリコン神経ネットワーク、神経ネットワークのソフトウェアシミュレータ、神経生理学実験機器など）同士をシームレスに接続できるバス規格を定義し、次世代人工知能技術として期待されているニューロモルフィックシステムの発展に寄与した。実装方式（アナログ、デジタル、ソフトウェアシミュレーションなど）やモデルの粒度（マルチコンパートメンタルモデル、シングルセルモデル、統計的モデルなど）に依存しないバスプロトコル仕様を定義した。また、イーサネットを物理層としてFPGAチップ上のシリコン神経ネットワーク同士を接続可能なリファレンスデザイン的设计を行った。

研究成果の学術的意義や社会的意義

神経スパイクを用いて情報処理をするニューロモルフィックシステムは、電力効率の高さ及びビヨンド深層学習という面から注目されている。本研究成果は、神経スパイクを用いて通信を行う装置間の汎用バスを定義するものである。現在は相互接続不可能な個々の研究チームのニューロモルフィックシステムや神経生理学機器同士を、本規格を用いることでシームレスに接続できるようになり、相補的共同研究や商用機器開発を促進することで、次世代知的情報処理システムの実現を加速する。

研究成果の概要（英文）：A bus specification for seamlessly connecting units that communicate using neuronal spikes, such as silicon neuronal networks, software simulators for spiking neuronal networks, and neurophysiological apparatus, was developed. It is expected to contribute to acceleration of research on neuromorphic systems that will be the basis of the next generation artificial intelligence. In this specification, independence from the implementation technology (analog, digital, software simulations, and etc.) and the granularity of the models (multi-compartmental, single-cell, statistical models, and etc.) was emphasized. In addition, a reference design for bus agents that connect silicon neuronal networks on FPGAs whose physical layer is Ethernet was designed.

研究分野：神経模倣システム

キーワード：シリコン神経ネットワーク ニューロモルフィックシステム 神経模倣システム

様式 F-19-2

1. 研究開始当初の背景

社会システムの根幹を支える情報ネットワークの急速な大容量化と複雑化が進んでおり、大量の複雑な情報を自律的、知的に処理でき、入力情報のエラーや物理的故障に対するロバスト性をもちながら低消費電力で動作できる次世代情報処理システムへの要求が大きくなっている。このような要件を満たす唯一の現存システムが脳神経系であり、脳神経系からヒントを得て作られた現在の人工知能を一步進めた脳神経系模倣システムが次世代知的情報処理システムの有力候補として研究されている。特に、神経ネットワークの構成要素であるニューロン(神経細胞)とシナプスそれぞれに対応する電子回路であるシリコンニューロンとシリコンシナプスを組み合わせることで構築した電子回路版神経ネットワークであるシリコン神経ネットワークは、脳神経系と同等の高度な情報処理を実現できる次世代情報処理システムの中核技術として注目を集めている。脳神経系における情報処理において様々な神経細胞の多様な神経活動が重要な役割を担っていると考えられているため、単純な神経活動のみを再現するシンプルで低電力な回路と複雑な神経活動を再現できる回路、デジタルコンピュータによるシミュレーションや脳神経系とのインターフェイスなど様々な種類のモジュールを適宜組み合わせる技術が必要である。しかし、各研究グループが、データリンク層のみを記述したアドレス・イベント・レプレゼンテーション(AER)と呼ばれる古い規格に基づいて独自のプロトコルを使用しているのが研究開始当初の状況であった。

2. 研究の目的

脳神経系と同様に、神経スパイクを用いて情報処理・伝達を行う脳神経模倣システム(シリコン神経ネットワーク、神経ネットワークのソフトウェアシミュレータ、脳神経系とのインターフェイスとしての神経生理学実験機器など)同士をシームレスに接続できるバス規格を定義することにより、次世代知的情報処理システムの基盤技術の発展に寄与することが目的である。このため、実装方式(アナログ、デジタル、ソフトウェアシミュレーションなど)やモデルの粒度(マルチコンパートメントモデル、シングルセルモデル、統計的モデルなど)に依存しないバスプロトコル仕様であることに留意する。また、バス規格の検証とともに将来のユーザの利便性のためにリファレンスデザインを作成する。

3. 研究の方法

まず、脳神経系の階層構造など神経ネットワークと同等の情報処理システムの構築に重要な事項、および、物理層に必要な帯域や伝送距離、電力などによって選択できるようにすることに留意しながら、神経スパイク情報を効率よく伝達することのできるバス規格の策定を行った。次に、バスエージェントのリファレンスデザインとして、FPGA上のシリコン神経ネットワーク同士、あるいはPC上のソフトウェアシミュレーションとの接続のための回路などを検討・開発し、バス規格にフィードバックし、改良を行った。

4. 研究成果

バス規格仕様策定

本バス規格は、必要な帯域や伝送距離などによって、USBなどで使用されている高速シリアル通信バスやイーサネットなどの物理層を使用できるように、データリンク層以上と物理層との独立性に配慮して設計された。神経スパイクはパケットとして表現されるが、このパケット(スパイク情報パケット)はAERの範疇に入るように定義されている。スパイク情報パケットには、ヘッダに続いて神経スパイクを送出した神経細胞ユニットのIDが

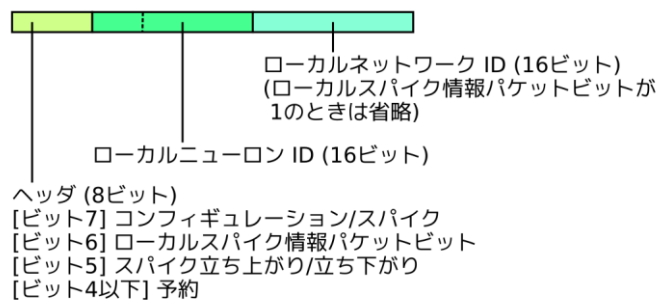


図1 スパイク情報パケット

格納されており(図1)、各エージェントの持つルーティングテーブルに従って目的の神経細胞ユニットへ配送される。本バス規格におけるエージェントは、ローカル通信コントローラとグローバル通信コントローラの2つであり(図2)、大脳皮質などでみられる、密なローカル結合と粗なグローバル結合とを効率よく実現できる。ローカル通信コントローラは、古典的大脳皮質カラム規模(数万ニューロン)と同等の、密な結合をもつネットワークを構築するためのエージェントであり、エージェント同士はリングバスで接続される。このエージェントは例えばシリコン神経ネットワークチップなら1チップ、ソフトウェアシミュレータなら1台など、物理的装置1台(スモールネットワーク)に1つ用意することを想定している。各ローカル通信コントローラは、神経細胞ユニットIDをタグとしたルーティングテーブルを保持し、次のローカル通信コントローラにスパイク情報パケットを中継すると共に、自分の配下の神経細胞へもスパイクを送る。ローカルニューロンIDの上位ビットはスモールネットワークのIDであり、自分のスモールネットワークIDを持つパケット(配下の神経細胞から送出されたパケッ

ト)は廃棄する。ネットワーク間通信コントローラ同士はピアツーピア接続であり、ローカルネットワークIDをタグとするルーティングテーブルを保持し、適切にパケットを配送する。各エージェントのコンフィギュレーションは、ヘッダのコンフィギュレーション/スパイクビットが1のスパイク情報パケットを用いて行う。

6万5千ニューロン以下のネットワークでは、ネットワーク間通信コントローラを省略することができ、その場合、スパイク情報パケット中のローカルネットワークIDは省略可能である。

また、渡航先研究機関では近年、メモリスティブデバイスの研究を始めており、現行人工知能向け「シナプス」への応用と並行し、神経振動子

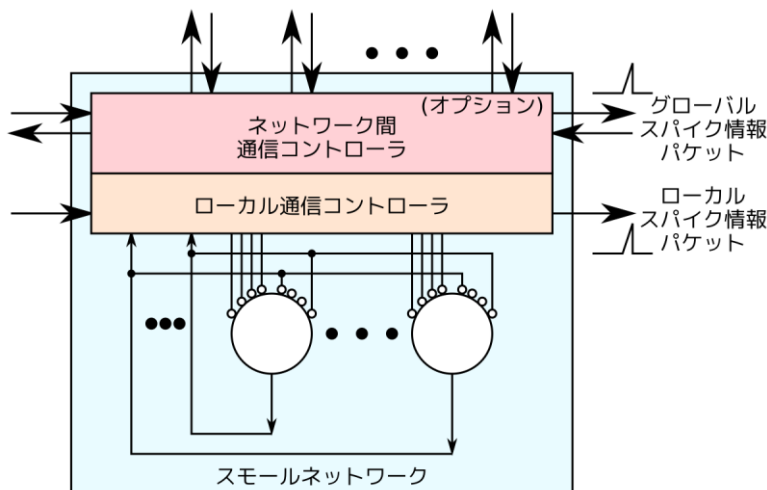


図 2 ローカルおよびネットワーク間通信コントローラ

回路への応用も検討していた。そこで、神経振動子回路の理論モデル設計を行って特性評価し、本バス規格策定にあたって考慮に入れ、規格仕様の汎用性を高めた。

リファレンスデザイン

本研究期間において、ローカル通信コントローラのリファレンスデザインとして、10ギガビットイーサネットの物理層を用いたシリコン神経ネットワークおよびPC間の接続を可能とする回路をFPGA上で設計し、FPGA上でSTDP学習（脳における学習則の一種）を用いたシリコン神経ネットワークが稼働することを示した。

ローカル通信コントローラ間のリングバスにおいて必要となる帯域は、スモールネットワーク中の神経細胞ユニット数、最大発火頻度、許容されるディレイで決まる。神経細胞の最大発火頻度は100ヘルツ程度であるため、10ギガビットイーサネットではディレイが15ミリ秒程度となり、軸索遅延がこれより短い接続を実現できない。軸索遅延は長いものでは40ミリ秒程度であるが、短いものでは数ミリ秒である。例えばローカル通信コントローラ群のネットワークで実現可能な最大規模に近い6万ニューロンのネットワークで、神経スパイクの時間幅と同等の2ミリ秒以内にスパイクを伝達する場合に必要な帯域は約70ギガビット毎秒である。

今後の展望

帯域について、今後はPCIエクスプレスのように、高速シリアルバスを複数バンドルした物理層を用いたローカル通信コントローラのリファレンスデザインを設計する。

また、現バージョンでは、ネットワーク間通信コントローラにおいてピアツーピア接続のみ想定されているが、大脳皮質の領野規模のネットワークの実現のためには、より複雑なトポロジーが必要であり、ネットワーク間通信コントローラ間の接続への階層構造の導入を検討する。

コンフィギュレーションパケットに関して、現バージョンでは、通常パケットと同様に各エージェントによるルーティングを行うが、ルーティングテーブル書き換え時に、到達不能なエージェントが発生しないよう、ブロードキャストのメカニズムも定義する。

ローカル通信コントローラの役割は、配下のシリコン神経ネットワークへのスパイク情報の入出力であるが、シリコン神経ネットワークの代わりに各研究室で独自に使用しているスパイク情報伝達バスを配置し、バス間ブリッジエージェントとすることにより、本バス規格の既存環境への親和性を高め、普及を促進できると考えている。

5. 主な発表論文等

(研究代表者は下線)

[学会発表] (計 5 件)

① Takashi Kohno, A Qualitative Approach to Silicon Neuronal Networks, The 2nd International Symposium on Neuromorphic, nonlinear, and Neurofluidic Engineering (招待講演) (国際学会), 2017年3月2日

② 河野 崇, シリコン神経ネットワークとその課題、応用物理学会春季学術講演会 (招待講演)、2017年3月16日

③ Takashi Kohno, Neuromimetics in silicon neuronal networks, Workshop on Brain - inspired Hardware (招待講演) (国際学会), 2017年3月30日

④ Takashi Kohno, Silicon Neuronal Networks --another approach to intelligent systems--,

The 2017 International Meeting for Future of Electron Devices, Kansai(招待講演)(国際学会), 2017年6月29日

⑤Xia Yang, Timothee Levi, Takashi Kohno, STDP in SNN implementation on FPGA, The 7th RIEC International Symposium on Brain Functions and Brain Computer(国際学会), 2019年2月23日

6. 研究組織

研究協力者

[主たる渡航先の主たる海外共同研究者]

研究協力者氏名：シルヴァン サイギ

ローマ字氏名：Sylvain Saïghi

所属研究機関名：ボルドー大学

部局名：iMS 研究所

職名：准教授

[その他の研究協力者]

研究協力者氏名：夏 楊

ローマ字氏名：Xia Yang

※科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。