

## 科学研究費助成事業 研究成果報告書

令和元年6月1日現在

機関番号：11301

研究種目：若手研究(A)

研究期間：2015～2017

課題番号：15H05521

研究課題名（和文）極微細世代における新規磁壁移動方式の研究と3次元デバイスへの展開

研究課題名（英文）Novel magnetic domain wall motion scheme in ultra-narrow planar wire and its evolution to three-dimensional device

研究代表者

深見 俊輔（Fukami, Shunsuke）

東北大学・電気通信研究所・准教授

研究者番号：60704492

交付決定額（研究期間全体）：（直接経費） 11,700,000円

研究成果の概要（和文）：本研究では、極微細細線における電流誘起磁壁移動の新方式を提案、実証し、そこで得られた知見をもとに3次元磁壁移動デバイスの実現指針を検討することを目指して行った。はじめに垂直型の微細化限界を明らかにするとともに垂直型の延命方法を明らかにし、次いでそれとは異なる思想から面内型の新しい可能性を計算で明らかにした上で垂直型では実現できない微細領域での磁壁移動を実証した。最後に3次元磁壁移動デバイス実現のための端緒を得るところまで成功し、当初の研究課題の目標を概ね達成することができた。

研究成果の学術的意義や社会的意義

スピントロニクス原理を利用することで超低消費電力な集積回路を実現できる。電流誘起磁壁移動はスピントロニクス関連現象の一つであり、超低消費電力集積回路を実現するスピントロニクス素子の動作原理として利用できる。応用上はスピントロニクス素子の性能を維持しながら、あるいは向上させながら素子のサイズを微細化できることが望ましい。本研究は、10 nm程度の究極の微細世代においても優れた特性を実現できる電流誘起磁壁移動を利用したスピントロニクス素子の設計指針を実験で明らかにし、かつ現在の2次元なデバイス構造から飛躍し、3次元な構造の実現への見通しをつけたものである。

研究成果の概要（英文）：This research aimed at realizing current-induced magnetic domain wall motion in ultra-narrow nanowires and three-dimensional pillar-shaped devices. First, the physical limit of miniaturization for the case of perpendicular-easy-axis wire was experimentally clarified to be around 20 nm and the underlying physics was revealed by micromagnetic simulation. Then, the research was shifted to the in-plane-easy-axis magnetic wire and a domain wall motion was demonstrated in wire with the width of 13 nm by applying a new concept. Finally, the pillar devices with the diameter of less than 10 nm and the thickness of 15 nm were fabricated and magnetization switching was experimentally investigated. The experimental results were well described by analytical model, and numerical simulation suggests the possibility of three-dimensional device when one design the thickness to be more than 30 nm. A large portion of the original objectives of this research were achieved.

研究分野：スピントロニクス

キーワード：電流誘起磁壁移動 スピントルク 微細化 3次元デバイス

1. 研究開始当初の背景

電流誘起磁壁移動とは、磁壁を有する強磁性細線に電流を流したとき磁壁が伝導電子の方向に移動する現象である。図1に電流誘起磁壁移動に関するこれまでの研究の推移と本研究の位置づけを端的に示す。2004年に最初の実験結果が報告された直後、その理論も構築された[Tatara & Kohno, PRL(2004)](以下、「多々良・河野モデル」)。萌芽期に行われた実験では、低温で強磁性を発現する磁性半導体[Yamanouchi et al., Nature(2004)]を除き、ほとんどの場合、磁化が面内方向に向いたNiFe合金が用いられた(図1(a))[Yamaguchi et al., PRL(2004)]。しかしNiFe合金では主にジュール発熱によって制御性が低下し、また多々良・河野モデルでは説明できない不安定な振る舞いが数多く報告され、この時点で電流誘起磁壁移動は応用とは程遠いものであった。

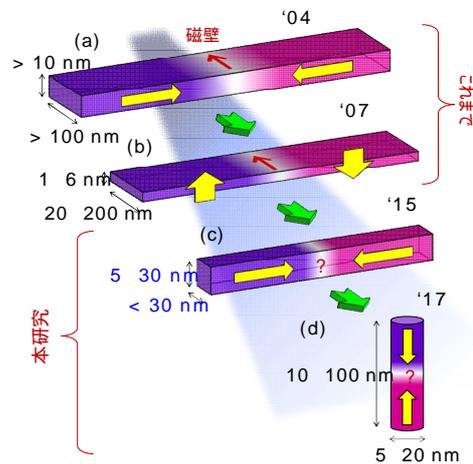


図1)電流誘起磁壁移動の研究のこれまでの推移と本研究の位置づけ

2007年、研究代表者は多々良・河野モデルをベースにした数値計算を行い、それまでの研究の主流であった「面内磁化材料」(図1(a))ではなく、磁化が膜面垂直に立った「垂直磁化材料」(図1(b))を用いることで、磁壁移動の閾電流密度を1桁以上低減でき、制御性に優れた特性が得られることを理論的に示した。この研究が契機となり世界中の磁壁移動の研究の主流は垂直型にシフトし、その中で申請者が開発した垂直磁化Co/Ni積層膜においては多々良・河野モデルと良く整合した磁壁移動が観測された。これらの研究は磁壁移動の集積回路実装への道を切り拓き、例えば研究代表者らの提案した3端子磁壁移動メモリ素子を用いた世界初の磁壁移動ランダムアクセスメモリの動作実証も行われた。

しかし研究が進展するにつれ、「垂直型」の限界も見え始めていた。半導体集積回路に混載するためには、素子をどれだけ小さくできるかが重要となるが、研究代表者が当研究

を始める直前に行った研究においては垂直型でも20nm程度のサイズでは閾電流密度が増大してしまうことが実験で観測された。このようなことから電流誘起磁壁移動のこの先の持続的な発展を実現するためには極微細(20nm以下)の世代においても低電流密度、及び低電流にて磁壁を駆動している方式を考案し、その動作を実証することが求められていた。

2. 研究の目的

図2に初期の研究で用いられていた「面内型」、及びその課題を克服した「垂直型」において磁壁移動の閾電流密度が決まるメカニズムを概念的に示す。磁壁移動の閾電流密度は、基底状態と高エネルギー状態の間のエネルギー差によって決定される。図2(a)の面内型では細線表面( $w \times \delta$ )に磁極が生じた極めて高いエネルギー状態を経由しなければならず、理論から予測される閾電流密度は $10^{13}$  A/m<sup>2</sup>台と非常に大きくなる。一方図2(b)の垂直型では、基底状態( $t \times \delta$ 面に磁極が発生)と高エネルギー状態( $w \times t$ 面に磁極が発生)の差異が小さく、閾電流密度は $10^{11}$  A/m<sup>2</sup>台に抑えられる。しかし微細化が進んで細線幅が20nm程度まで細くなると、図2(b)とは異なり、ネール磁壁(磁壁内磁化がx方向)が基底状態、プロッホ磁壁(磁壁内磁化がy方向)が高エネルギー状態となり、その間のエネルギー差が増大し、これが微細化限界を決めることになる。

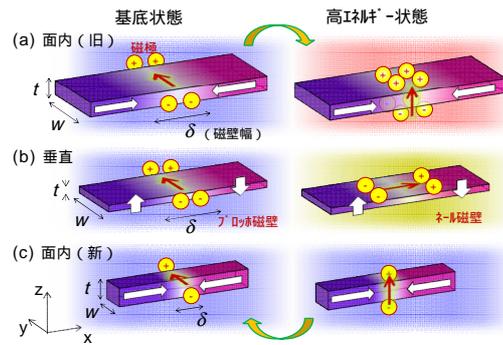


図2)各方式における磁壁移動のメカニズム

そこで本研究では、「垂直型」の研究で培った知見・ノウハウを携えて「面内型」(図1(c))に回帰し、さらにそれを足掛かりにして3次元磁壁移動デバイス(図1(d))へと飛躍し、多々良・河野モデルが示唆する電流誘起磁壁移動の究極の形態を実現することを目指した。具体的には、まず新たな面内型として細線幅 $w$ が約30nm以下で、かつ細線膜厚 $t$ が細線幅 $w$ と同程度に設計される構造(図1(c))を提案した。図2(c)から分かるように、この場合磁壁内磁化がy方向を向いた状態( $t \times \delta$ 面に磁極が発生)とz方向を向いた状態( $w \times \delta$ 面に磁極が発生)のエネルギーは

同程度となり、閾電流密度は極めて小さく抑えられると予想される。またその発展形である3次元ピラー素子(図1(d))では、同様な理由から原理的には閾電流密度はゼロになり、究極の磁壁移動が実現されることが期待される。

本研究では上述のようなアイデアのもと、実験と数値計算(マイクロマグネティックシミュレーション)を両輪にして、極微細世代特有の磁壁移動、さらにはナノ磁性体の物理を開拓した。

### 3. 研究の方法

上記の目的を達成するために、本研究は以下の3つのフェーズに分け、2015年度から2017年度の3年間にわたって研究を進めた。

- 1) 垂直磁化材料を用いて線幅20 nm以下の極微細線を形成し、またマイクロマグネティックシミュレーションも併用しながら図1(b)、図2(b)で示した垂直型の微細化限界を明らかにする。
- 2) マイクロマグネティックシミュレーションで面内型の電流誘起磁壁移動を行い、その素子設計範囲をある程度定量的に絞り込んだ上で、面内磁化材料を用いて線幅20 nm以下の極微細線を形成し、垂直型では到達できない微細領域における電流誘起磁壁移動を実験的に確認する。併せてその評価結果から当該方式の問題点を整理し、その対応策を実験と計算から明らかにする。
- 3) 3次元微細ピラー素子の形成方法を検討し、直径よりも膜厚の大きなピラー素子を作製する。また実験とマイクロマグネティックシミュレーションから3次元磁壁移動デバイスを実現するための材料・素子設計範囲を明らかにする。

### 4. 研究成果

はじめに垂直方式における微細化方式を実験と計算から調べた。材料にはこれまで良好な磁壁移動が観測されているCo/Ni細線(膜厚=3.9 nm)を用い、線幅100 nm程度から、20 nmを下回るまでの細線を作製して、磁壁移動特性を測定した。細線の幅は細線の抵抗から決めた。

図3(a)に測定で得られた磁壁移動の閾電流密度の細線幅依存性を示す。閾電流密度は100 nmから40 nm程度までは徐々に減少し、35 nm程度を境としてそれ以下では増大し、20 nm以下では磁壁移動が観測されない素子が多数となっている。このことから、現行のCo/Ni細線では20 nm程度が微細化の限界であり、それ以下に微細化するためには新しい材料を導入するなどの工夫が必要であることが分かった。

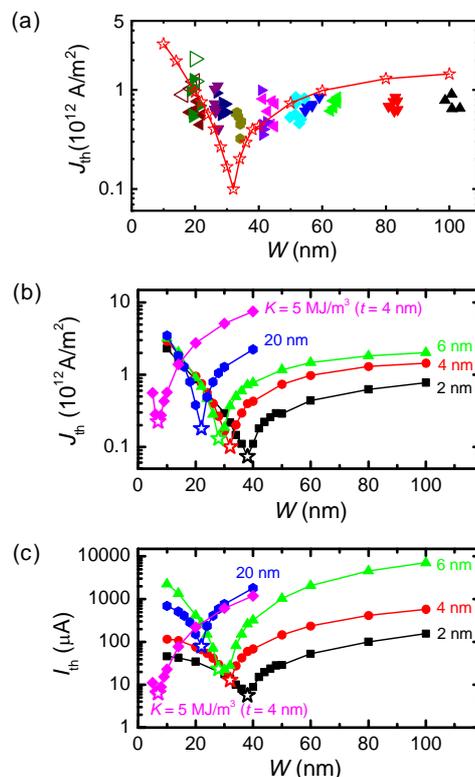


図3) (a)垂直磁化Co/Ni積層膜を用いて形成した細線における閾電流密度の測定結果とマイクロマグネティックシミュレーション結果。印がシミュレーション結果であり、それ以外は実験結果である。また白抜きの実験結果は、それ以下の電流密度で磁壁移動が観測されなかった(閾電流密度はそれ以上である)ことを意味し、塗りつぶされたプロットはその電流密度にて初めて磁壁移動が観測されたことを意味する。またプロットの違いは設計線幅の違いを表す。(b,c)電流誘起磁壁移動の閾電流密度(b)、閾電流(c)の細線幅依存性のマイクロマグネティックシミュレーションによる計算結果。異なる膜厚に対する計算結果が示されている。

次にこの微細化限界を決める物理的な要因を明らかにするために、マイクロマグネティックシミュレーションを行った。図3(a)ではシミュレーションで計算された閾電流密度もプロットされており、実験結果をよく再現していることが分かる。このことからこのシミュレーションで用いているパラメータを変えて計算を行い、微細化限界がどのように変化するかを調べた。図3(b)、(c)には膜厚、及び垂直磁気異方性定数を変えて行った閾電流密度、及び閾電流の線幅依存性が示されている。Co/Ni細線の膜厚を増大すると、閾電流密度が極小ととる線幅は狭細線幅側にシフトし、つまり微細化限界を先延ばしにできることが示唆される。しかしながら閾電流に着目すると、極小をとる線幅においても細線断面積が大きいことから小さな閾

電流は実現されておらず、電流誘起磁壁移動素子の微細化方針としては好ましくないことが分かる。一方で垂直磁気異方性定数をCo/Niの10倍とした場合には、1桁ナノメートルの領域において低い閾電流密度、及び閾電流となっている。すなわち、垂直型で微細化を20 nm以下に推進するためには、磁気異方性の高い材料を導入することが有効であることが分かった。

垂直型では20 nm程度が微細化の限界であることが明らかになったことを受け、次に図1(c)、図2(c)に示した面内(新)型の検討を行った。はじめに微細細線を歩留まり良く作製するため、プロセス条件を精密に制御し、用いるレジストを変更するなどして、図4(a)に示されたように一桁ナノメートルの線幅の微細な細線を形成するプロセスを確立した。

続いてこのプロセスを用いて磁壁移動素子を作製し、その磁壁移動特性を電氣的に評価した。なお、垂直磁化細線の場合は異常ホール抵抗で磁壁移動を検出したが、面内磁化細線では磁壁の移動に対して異常ホール抵抗は変化しないことから、異方性磁気抵抗効果に由来する磁壁の抵抗を利用し、細線の抵抗を測定することで検出した。

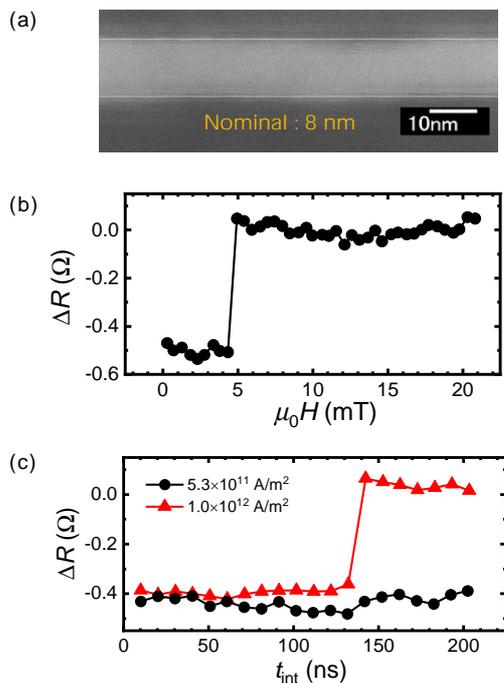


図4) (a) プロセス条件を調整して形成した極微細線の走査電子顕微鏡像。(b,c) 磁壁を導入した面内磁化 NiFe 細線に対して、外部磁場(b)、電流パルス(c)を導入したときの磁壁の振る舞いの測定結果。縦軸は磁壁を導入する前を基準としたときの細線抵抗であり、異方性磁気抵抗効果に起因する磁壁抵抗を意味する。(b)の横軸は外部磁場の大きさであり、(c)の横軸は電流パルスのパルス幅の積算値である。

図4 (b)には細線に導入した後、磁壁が動く方向に面内磁場を印加し、その大きさを増大させていった時の細線抵抗(各磁場印加後の細線の抵抗と、磁壁導入前の細線の抵抗の差分  $R$ ) の変化の様子を示す。ここでは線幅=13.3 nm、膜厚= 15 nm の素子の測定結果を示す。5 mT 程度の磁場において磁壁の移動に伴って細線の抵抗が変化して磁壁がないときの値に戻っていることが分かる。統計的な評価の結果十分に高い確率で磁壁が細線に導入されていることを確認した。続いて磁壁導入の処理を行ったのち、磁壁駆動用の電流パルスを導入したときの細線抵抗の差分  $R$  の測定結果をパルス幅の積算値に対してプロットした結果を図4(c)に示す。印加電流パルスの大きさが小さいときと大きいときの2つの場合に対して、測定結果を示している。電流密度が大きいときのみ細線の抵抗が磁壁を導入する前の値に戻っており、これは電流パルスによって磁壁が移動したことを意味している。このように、本研究の最重要課題であった20 nm以下の細線における面内(新)方式を用いた電流誘起磁壁移動を実証することができた。ただしより統計的な測定の結果、電流の増大に伴って磁壁移動確率は増大するものの、十分大きな電流密度を印加した場合でも100%の確率での磁壁移動の観測には至らなかった。詳細な測定からこれは細線幅の局所的なばらつきに起因していることが示唆された。すなわちより細線幅が均一な細線を形成することで、より制御性の高い電流誘起磁壁移動が20 nm以下、さらには10 nm以下においても実現できるものと期待される。

最後にここまでの研究で得られた知見を活かし、3次元ピラー素子における磁壁移動について検討した結果を記す。本研究では膜厚が直径よりも大きく設計されたピラー素子を形成してその磁化反転を評価するとともに、マイクロマグネティックシミュレーションを用いてその磁壁移動特性を調べた。

図5に作製した素子の概念図、(b),(c)には走査透過電子顕微鏡で観察した形状と電子線エネルギー分光法で評価した元素マッピング像を示す。写真では直径は10 nm程度に見えるが、実際にはエッジ部の5 nm程度は電氣的には不活性であり、事実上の直径は5 nm程度である。一方で磁性体の膜厚は15 nmであり、縦長の3次元デバイスが形成できていると言える。なお、磁性層にはFeB合金を用いている。この素子におけるスピントルク磁化反転を評価したところ、理論計算とおおよそ合致する結果が得られた。このことから理論計算は実際の素子の特性をよく反映しており、適切な材料定数が用いられていることが確認できた。次に同じ材料定数を用いてより縦方向に長い構造を用いてシミュレーションを行ったところ、膜厚が30 nm程度よりも厚くなったときに、ピラーに磁壁を導入することができ、非常に小さな電流で駆動で

きることが明らかになった。

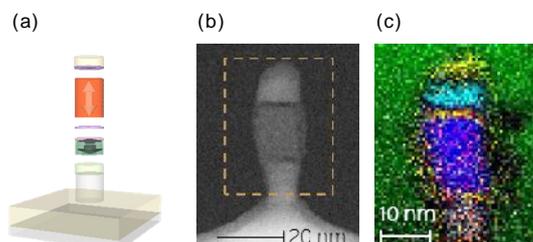


図5) 作製した3次元ピラー素子の概念図(a), 走査透過電子顕微鏡像(b), 電子線エネルギー損失分光法による元素マッピング像(c)。

このように本研究では、垂直型の微細化限界を明らかにするとともに垂直型の延命方法を明らかにし、次いでそれとは異なる思想から面内型の新しい可能性を計算で明らかにした上で垂直型では実現できない微細領域での磁壁移動を面内型で実証し、最後に3次元磁壁移動デバイス実現のための端緒を得るところまで成功した。これらの成果は電流誘起磁壁移動の物理的な理解を深め、そのデバイス応用に向けた指針を明らかにするとともに、スピントロニクス、ないしは磁気工学の益々の発展に向けた基礎を与えるものである。

#### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

##### [雑誌論文](計4件)

K. Watanabe, B. Jinnai, S. Fukami, H. Sato, and H. Ohno, "Shape anisotropy revisited in single-digit-nanometer magnetic tunnel junction," *Nature Communications*, vol. 9, 663 (2018). (査読有)

S. Fukami and H. Ohno, "Magnetization switching schemes for nanoscale three-terminal spintronics devices," *Jpn. J. Appl. Phys.*, vol. 56, 0802A1 (2017). (査読有)

S. DuttaGupta, S. Fukami, C. Zhang, H. Sato, M. Yamanouchi, F. Matsukura, and H. Ohno, "Adiabatic spin-transfer-torque-induced domain wall creep in a magnetic metal," *Nature Physics*, vol. 12, 333-336 (2016). (査読有)

S. Fukami, T. Iwabuchi, H. Sato, and H. Ohno, "Current-induced domain wall motion in magnetic nanowires with various widths down to less than 20 nm," *Jpn. J. Appl. Phys.*, vol. 55, 04EN01 (2016). (査読有)

##### [学会発表](計43件)

K. Watanabe, B. Jinnai, S. Fukami, H. Sato, and H. Ohno, "Magnetization reversal mechanism of shape-anisotropy magnetic tunnel junctions," 21<sup>st</sup> International Conference on Magnetism (ICM2018), San Francisco, USA, 2018/7/16-20.

K. Watanabe, B. Jinnai, S. Fukami, H. Sato, and H. Ohno, "X nm Magnetic Tunnel Junctions with Perpendicular Anisotropy," IEEE International Magnetism Conference (INTERMAG 2018), Singapore, 2018/4/23-28.

S. Fukami and H. Ohno, "Nonvolatile memory devices with magnetic nanowires controlled by spin-transfer and spin-orbit torques," IEEE International Magnetism Conference (INTERMAG 2018), Singapore, 2018/4/23-28. (招待)

S. Fukami, C. Zhang, S. DuttaGupta, A. Kurenkov, T. Anekawa, and H. Ohno, "Current Status and Future Outlook of Three-Terminal Spintronics Devices," 2016 Spintronics Workshop on LSI, Honolulu, HI, USA, 2016/6/13. (招待)

S. Fukami, T. Iwabuchi, H. Sato, and H. Ohno, "Spintronics memory devices for ultralow-power and high-performance integrated circuits," 2015 International Conference on Solid State Devices and Materials (SSDM2015), 札幌国際会議場、北海道札幌市、2015/9/27-30. (招待)

岩淵透、深見俊輔、大野英男:「電流誘起磁壁移動特性の細線幅依存性」, 第76回応用物理学会秋季学術講演会、名古屋国際会議場、愛知県名古屋市、2015/9/13-16.

T. Iwabuchi, S. Fukami, and H. Ohno, "Width dependence of threshold current density for domain wall motion in Co/Ni wire," 第34回電子材料シンポジウム(EMS)、ラフォーレ琵琶湖、滋賀県守山市、2015/7/15-17.

##### [図書](計0件)

##### [産業財産権]

##### 出願状況(計3件)

名称: Magnetoresistance effect element and magnetic memory device

発明者: Shunsuke Fukami, Toru Iwabuchi, Hideo Ohno, and Tetsuo Endoh

権利者: Tohoku University

種類: 特許

番号：US15810896(US20180108390A1)  
出願年月日：平成 29 年 11 月 13 日  
国内外の別： 国際

名称：磁気抵抗効果素子及び磁気メモリ装置  
発明者：Shunsuke Fukami, Toru Iwabuchi,  
Hideo Ohno, and Tetsuo Endoh  
権利者：東北大学  
種類：特許  
番号：W02016182085A1  
出願年月日：平成 28 年 5 月 16 日  
国内外の別： 国際

名称：磁気抵抗効果素子及び磁気メモリ装置  
発明者：深見俊輔、岩淵透、大野英男、遠藤  
哲郎  
権利者：東北大学  
種類：特許  
番号：特願 2015-098976  
出願年月日：平成 27 年 5 月 14 日  
国内外の別： 国内

取得状況（計 0 件）

## 6 . 研究組織

### (1)研究代表者

深見 俊輔 ( FUKAMI , Shunsuke )  
東北大学・電気通信研究所・准教授  
研究者番号：60704492