

平成 30 年 9 月 3 日現在

機関番号：13701

研究種目：基盤研究(C) (一般)

研究期間：2015～2017

課題番号：15K00010

研究課題名(和文) 高密度不揮発性メモリの信頼性と速度を向上させるための符号化技術の開発

研究課題名(英文) Development of Coding Techniques for improving reliability and speed of high density non volatile memories

研究代表者

鎌部 浩 (Kamabe, Hiroshi)

岐阜大学・工学部・教授

研究者番号：80169614

交付決定額(研究期間全体)：(直接経費) 3,400,000円

研究成果の概要(和文)：不揮発性半導体メモリのための符号の研究を行った。研究は次のように四つに分類できる：(1)反転セルを用いたIndex-Less-Indexed-Flash符号(ILIFC)の平均性能の高さを計算機実験で示し、最悪時性能の良さを理論的に示した。(2)Parallel-Random-Input/Output(P-RIO)符号の三つの構成方法を示した；(7,4)Hamming符号及び(15,8)Hamming符号を用いたコセット符号化による方法、定重み符号を用いる方法、(3)一般化Cayley距離を用いた誤り訂正符号に関する研究、(4)制約符号の理論を用いた高密度不揮発性メモリのための符号の構成。

研究成果の概要(英文)：We have investigated coding techniques for non-volatile semi-conductor memory. Our study can be divided into four parts:(1) The average performance of Index-Less-Index-Flash-Code (ILIFC) with inversion cells has been evaluated by computer simulation and the worst case performance has been theoretically derived. These results show that ILIFC with inversion cells has a good performance. (2) Three construction methods for a parallel-random-input/output-code have been proposed, (a)coset coding method with (7,4) Hamming code, (b) coset coding method with (15,8) Hamming code, (c) a construction method with constant weight code words, (3) Error correcting codes with the generalized Cayley distance have been studied, (4)Using the theory of constraint code, we have proposed several code construction methods for high density solid state non-volatile memory were proposed.

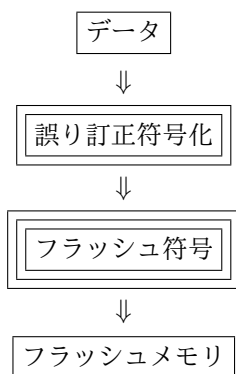
研究分野：符号理論

キーワード：不揮発性メモリ WOM符号 制約符号 P-RIO符号 フラッシュメモリ 相変化メモリ 定重み符号 コセット符号化

1. 研究開発当初の背景

NAND型フラッシュメモリの素子には、書き換え回数が有限であるという制限がある。現在実用化されているフラッシュメモリは、ウェアレーベリングという方法を採用してこの制限を回避し、実質的に無限回の書き換えを実現している、つまり通常の使用においては、装置全体の寿命よりもメモリの寿命が長くなるようにしている。

これに対して、A. JiangらはWOM符号やランク変調などの特殊な符号(以下ではフラッシュ符号と呼ぶ)がフラッシュメモリの長寿命化のための符号として利用できることを示した(A. Jiang et al., *Rank Modulation for Flash Memories*, IEEE Trans. on Inform. Theory, Vol.55, no.6, pp.2659–2673, 2009)。つまり下図のようにメモリにデータを書き込む直前にフラッシュ符号化(図中の三重の四角で囲まれた部分)を行うことによって、ウェアレーベリングの機能を符号化で代替できる可能性があることを示した。



また、彼らはランク変調と呼ばれる符号化技術もフラッシュのための符号として適用できることを示した。これらの研究成果が引き金となって、現在フラッシュメモリのための様々な符号化方法が提案されている。

2. 研究の目的

本研究の目的は、信頼性が高く高速に動作する高密度不揮発性メモリ装置を構成するための基礎的な符号化技術を開発することである。現在、NEDOプロジェクトとして不揮発性メモリを利用して、ほとんどの時間は電源オフになっている、ノーマリーオフコンピュータが開発されている。ところで、現在最も広く利用されている不揮発性メモリであるフラッシュメモリは、符号化技術を適用することで寿命を延ばし信頼性を高くすることが可能であることが示されている。本研究では、この方法をさらに発展させて、コンピュータの主メモリやCPUのレジ

スタなどのような高速性と高信頼性が必要となるところで利用可能な、不揮発性メモリのための符号化技術を開発することを目標とする。

概要に述べたように主メモリとCPU内部のレジスタを不揮発性メモリで構成することによって(図1)、計算しないときには電源をオフにすることができる。これがノーマリーオフコンピュータの考え方であり、これによって消費電力を劇的に少なくすることが可能になる。

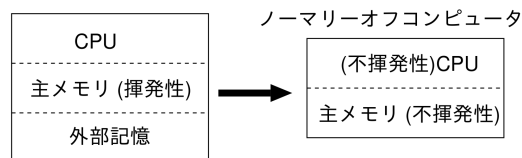


図1 高速で信頼度の高い不揮発性メモリの開発が必須

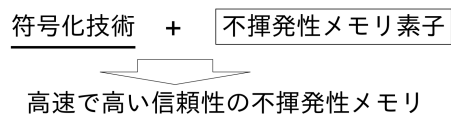


図2 符号化が高速化と高信頼性に貢献

ところで、MRAM(磁気抵抗メモリ)以外の不揮発性メモリには書き換え回数に制限があり、誤り訂正も本質的に必要である。本課題では、図2に示すように不揮発性メモリ素子に符号化技術を組合せることによって、DRAMなどと同程度の信頼性と耐久性を持つ不揮発性メモリ装置を開発するための理論的な基礎を与えることを目的とする。

3. 研究の方法

不揮発性メモリを主メモリもしくはCPU内部のレジスタとして使用するためには、DRAMやSRAMと同程度の高速性および耐久性(實際上無限回の書き換え回数)、信頼性(實際上誤りなし)が必要である。そこで(a)インデックスレスインデックスフラッシュ符号の改良と新しい素子への適用、(b)高密度化のための高効率な符号の構成、(c)フラッシュメモリの速度を向上させるための符号、(d)記録符号と誤り訂正符号の統合、のようにテーマを設定して研究を進めた。

(a) インデックスレスインデックスフラッシュ符号(ILIFC)に関する研究

インデックスレスインデックス符号は優れた特徴を持つ符号であり、これまで様々な改良が提案されてきた。この符号は符号化率は低いものの、長寿命化に大きく貢献する。この方式では、データを書き込むセルの単位(ブロック)をいくつかのサブブロックに分割する。各々のサブブロックは、データベク

トルのインデックスとそのインデックスを持つデータの要素の値を表現している。このインデックスの表現方法や、サブブロック内の要素の値の表現方法などで、ILIFCには様々なバリエーションが存在する。本研究では、データを書き換えるときに、データを反転したビット列も書き換えの候補として、書き換えコストの低い方に書き換える、という手法について、シミュレーションと理論解析を行う。

(b) 高密度化のための高効率な符号の構成

PCMは、現在のフラッシュメモリよりも高速であるため、次世代の不揮発性メモリとして注目されている。しかしPCMを高密度化すると、書き換え時の熱の伝搬によって、記号間干渉が生じやすくなるという問題がある。この干渉によって、記録された内容が書き換えられる、つまり誤りが恒久的に生じることになってしまうため、この干渉の除去は重要である。本研究では、K. Caiによって提案された方法において、符号語の選択を精密に行うことによって性能を向上させる。

PCM以外の不揮発性メモリでも高密度化すると、記号間干渉やトラック間干渉が問題となる。フラッシュメモリを高密度化させたときに生じる困難を、制約符号の理論を用いて符号化によって解決する方法を検討した。

(c) フラッシュメモリの速度を向上させるための符号

現在の多値フラッシュメモリは、素子に蓄えられた電荷レベルを測るために、何度か素子の電圧計測している。この回数を減らすために、WOM符号を利用できることが知られている。WOM符号をこのような目的で使用するときには、WOM符号より緩い制約を満す符号を利用することで、符号化率を向上させることが知られている。そこで、Hamming符号を用いたシンドローム符号化法を拡張して、符号化のスピードを向上させる方法を研究した。

(d) 記録符号と誤り訂正符号の統合

基本的な符号化方式として、ランク変調の考え方に基いて符号の構成を行う。ランク変調方式は、素子の電圧レベルそのものではなく、いくつかの素子をまとめたときの電圧レベルのパターンによって情報を表現する。従って、フラッシュメモリ特有の雑音であるオフセットの混入と読み出し感度の変化に強いという特徴がある。しかしながら、この符号の誤り訂正能力は一般の誤り訂正符号のようにハミング距離で測ることができない。そこで、一般化ケーリー距離を導入した符号の構成を研究した。研究はまだ途中の段階であるが、一般化ケーリー距離のいくつかの基本的な性質を理論的に明かにした。また、

計算機を援用して符号の探索を行っている。

4. 研究の成果

4.1. 反転ビットを用いたILIFCの性能解析：平均性能

参考文献：[1], [7],[9]

フラッシュメモリの寿命を長くするためには、ブロック消去と呼ばれる操作が実行される回数を減らせばよい。そのための符号化方式が数多く提案された。Index-Less Indexed Flash Code(以下、ILIFC)はそのような符号化方式の一つであり、データビットの記憶場所を動的に変化させることで、使用可能なセルの電荷レベルを有効に利用する。ILIFCはいくつかの方法で拡張されている。そのうちのひとつは、データの表現としてビット反転したパターンも考慮して、ブロック消去回数を減らす方法である。これは、I-ILIFCと呼ばれている。このI-ILIFCの平均性能が、ILIFCの平均性能よりも優れていることはわかっていた。本研究では、I-ILIFCのパラメータを変化させてI-ILIFCの平均性能を最大化させた。

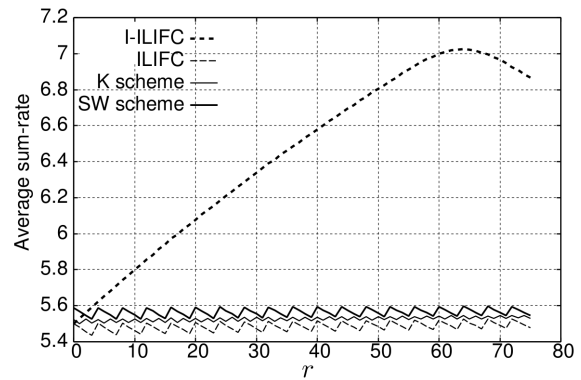


図 1: 符号化率と sum-rate の関係

図 1 中の破線が、I-ILIFC の性能であり、他の方法と比較して優れた性能を示していることがわかる。

破線が最大値を取るときの r の値は、 $r = \alpha n_d$ と表現できることを理論的に示した。ここで、 α はある定数であり、 n_d は I-ILIFC において、データ部分に使用するセルの個数である。

図 2 には、理論的に求めた r と計算機シミュレーションによって求めた r の値を示している。様々なパラメータの値に対して、これら二つの値がほぼ一致していることを確認した。

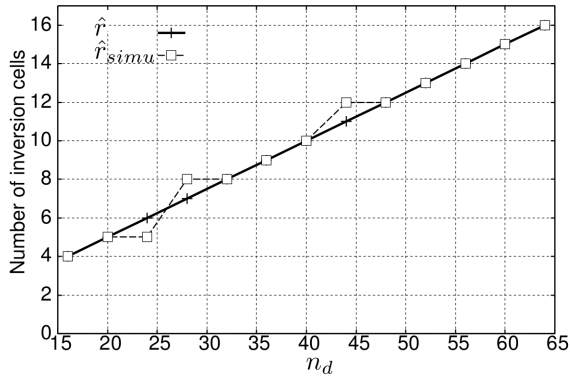


図 2: sum-rate が最大となる r の値

4.2. 反転ビットを用いた ILIFC の性能解析：最悪時性能

参考文献：[3], [4],[14]

本研究では、符号長が十分長いときには、I-ILIFC の最悪時性能が ILIFC の最悪時性能よりも優れていることを理論的に証明した。

具体的には、 p_1 を次式で定まる数としたとき、ブロック長が p_1 より大きければ、I-ILIFC の最悪時性能が、ILIFC の最悪時性能よりもよくなる事が保証できる。

$$p_1 = \begin{cases} \frac{2(k^3 + 3k + 2)}{k - 2} - \frac{k}{q - 1} & k \text{ が偶数のとき} \\ \frac{2k(k^2 + 3)}{k - 3} - \frac{k}{q - 1} & k \text{ が奇数のとき} \end{cases}$$

4.3. 高密度化のための符号の構成

参考文献：[6],[8],[10],[13],[16]

K. Cai が提案した符号を詳細に検討し、符号語を慎重に選択することによって、より性能のよい符号を構成した。

	符号化しない	K.Cai	K.Cai	提案符号
制約符号	-	k=1	k=3	k=3
キャパシティ	1	0.6942	0.9468	0.9468
符号化率	1	0.6923	0.9444	0.8889
P_{reset}	0.5	0.2773	0.4337	0.2251
P_{reset} 減少率	-	44.54%	13.26%	54.98%

上の表は、K. Cai による符号との性能比較である。提案する符号の符号化率は K. Cai の符号よりも低いが、 P_{reset} の値が小さくなっている。この値は小さい方がよいので、提案符号の方が優れていることがわかる。

ところで、提案符号では符号化率の面で劣っている。あるサイズの情報を、同じサイズの PCM に記録する場合と二倍のサイズの PCM に記録する場合

を比較すると、当然 P_{reset} は半分になる。しかし、情報記号あたりの P_{reset} は不変である。

そこで、一記号あたりの P_{reset} 、つまり

$$\frac{P_{reset}}{\text{符号化率}}$$

で比較することにする。K. Cai の方法では、0.459 であるが提案手法では 0.253 である。従って、提案手法がこの意味でも優れていることがわかる。

また、K. Cai の符号構成において重要な役割を果たす、Immink 符号化法について考察した。

フラッシュメモリを高密度に集積すると、記号間干渉やトラック間干渉が大きくなっていく。これを解消するために、MTR 制約、バランス制約、トラック干渉制約などを組み合わせた符号を考え、その理論的な符号化率の限界を検討し、制約符号の有用性を示した。

4.4. フラッシュメモリの高速度化

4.4.1. Parallel Random Input-Output 符号

フラッシュメモリの出力（読み出し）の高速度化について研究を行なった。

シングルレベルフラッシュメモリは、セルに電荷があるかないかで情報を記録する。マルチレベルフラッシュメモリは複数のビットを蓄積するために、蓄積している電荷の量（出力としては電圧）をいくつかのレベルに設定できるが、その出力（読み出し）にかかる時間を短縮するために、Random Input-Output(RIO) 符号が提案されている。

その符号では、 q レベルのセルに $q - 1$ ページのデータすべてを一回で書き込み、各ページのデータを、各々一回の読み出し操作で読み出せる。これに対して、現在のフラッシュメモリでは、読み出しには複数回の操作が必要となっている。

RIO 符号は、WOM(Write-Once-Memory) 符号を利用することで容易に構成でき、各ページへの情報の書き込みが、WOM 符号での一回の書き込みに相当する。

ところで、フラッシュメモリに書き込む場合には、ページのデータは一回の書き込みの際にすべて与えられると仮定することが可能である。これに対して、WOM 符号を利用した RIO 符号では、各ページのデータが時間的に順にやって来るという状況に対応できる。したがって、WOM 符号を利用して構成された RIO 符号は無用に強い条件のもとで符号を構成していることになる。その意味で、RIO 符号を拡張した Parallel-RIO 符号が提案されている。この符

号は、RIO 符号とほぼ同じ動作をするが、書き込み時にすべてのページの情報が与えられるという条件を利用して、符号化率 (正確には sum-rate) を向上させることが可能になる。

4.4.2. Hamming 符号を用いた P-RIO 符号

参考文献: [5], [15]

本研究では、WOM 符号として (7, 4) Hamming 符号のパリティ検査行列を用いた coset 符号化による WOM 符号を考えた。WOM 符号として考えると、3 ページの書き込みが可能であるが、P-RIO 符号として考えると、4 ページの書き込みが可能であることを証明した。さらに、(15, 8)Hamming 符号のパリティ検査行列を用いると、WOM 符号としては 6 ページの書き込みが可能であるが、P-RIO 符号として考えると、8 ページの書き込みが可能であることを示した。

4.4.3. Constant Weight 符号に基いた構成

参考文献: [2]

書き込むページ数を 2 と限定し、1 ページ目と 2 ページ目の符号化率が異なることを許容するという条件のもとで、これまでに知られている符号よりも高い符号化率の符号が構成できることを示した。その構成では、多重接続通信路のための符号構成法を適用している。

4.5. 一般化 Cayley 距離を用いた誤り訂正能力を持つランク変調符号

参考文献: [11]

ランク変調符号は、すべてのセルの電位が同様に変化しても、復号時もしくは読み取り時に誤りが生じることはない。しかし、記号間干渉などによって生じる一部のセルの電位の変化は、復号における誤りの原因となる。こうした誤りは、通常の誤り訂正符号の理論で用いられる Hamming 距離ではうまく定式化することができない。このためケンダールの τ 距離などに基いた誤り訂正符号が提案されている。

最近、符号語の一部の電位の変化によって生じる誤りを定式化するために、一般化 Cayley 距離に基いた誤り訂正符号が提案された。本研究では、この構成法を発展させるために、まず一般化 Cayley 距離について基本的な知見を見出した。そして、それを利用してこれまで知られていた符号語数の上界を改良することに成功した。

これらの成果はつい最近得られたものであり、現在国際会議へ投稿中である。

5. 主な発表論文等

[雑誌論文等](計 5 件)

[1] A. Yamawaki and H. Kamabe, “Maximization of Average Number of Rewriting of ILIFC with Inversion Operation”, Proceedings of 2016 International Symposium on Information Theory and its Applications, Monterey, California, USA, Oct. 30 - Nov. 2, 2016, pp. 136–140.

[2] S. Lu, H. Kamabe, J. Chen, and A. Yamawaki, “Construction of Unrestricted-Rate Parallel Random Input-Output code”, Proceedings of 2017 International Symposium on Information Theory”, Achen, Germany, June 25 - June 30, 2017, pp. 629–633.

[3] A. Yamawaki, H. Kamabe, S. Lu, “Lower Bounds on the Number of Writing Operations by ILIFC with Inversion Cells,” Proceedings of 2017 International Symposium on Information Theory”, Achen, Germany, June 25 - June 30, 2017, pp. 2488–2492.

[4] A. Yamawaki, H. Kamabe, S. Lu, “Worst-Case Performance of ILIFC with Inversion Cells,” IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, E100-A, No. 12, 2017, pp. 2662–2670.

[5] A. Yamawaki, H. Kamabe, and S. Lu, “Construction of Parallel RIO codes using Coset Coding with Hamming Codes”, Proceeding of 2017 Information Theory Workshop, Kaohsiung, Taiwan, Nov. 6–10, 2017.

[学会発表 (口頭発表, 査読なし)](計 11 件)

[6] 鎌部浩, “MTR 制約を満すバランス符号の漸近的な符号化率”, 第 38 回情報理論とその応用シンポジウム予稿集, 2015 年 11 月 24 日~27 日, 岡山県下電ホテル.

[7] 山脇章, 鎌部浩, “反転セルを用いた ILIFC のデータセルと反転セルの最適な割合”, 第 38 回情報理論とその応用シンポジウム予稿集, 2015 年 11 月 24 日~27 日, 岡山県下電ホテル.

- [8] 鎌部浩, “バランス制約と組合せた連長制約の漸近的な容量”, 第9回シャノン理論ワークショップ, 2015年9月24日~9月26日, 和歌山県渡瀬温泉.
- [9] 山脇章, 内川浩典, 鎌部浩 “反転ビットを用いた ILIFC の書き換え回数の最大化”, 信学技報, IT2015-32, pp. 89-94. 鎌部浩, “バランス制約とセル間干渉制約を同時に満す符号の符号化率”, 信学技報, MR2015-25, pp.19-24.
- [10] Hiroshi Kamabe, “Calculation of Asymptotic Code Rate of Balanced Code with Finite Constraint”, 2016 Information Theory and Application Workshop, Scripps Seaside Forum La Jolla, San Diego, California, USA, Jan. 31 - Feb. 5, 2016.
- [11] 梶田竜摩, 鎌部浩, “ランク変調のための支配集合の構成”, 2016年電子情報通信学会総合大会予稿集, 九州大学伊都キャンパス, 2016年3月15日~3月18日.
- [12] 鎌部浩, “ICI制約を満すバランス符号の漸近的な符号化率の導出について”, 信学技報, IT2016-26, pp.31-36.
- [13] 李 泊君, 鎌部浩, 路サン, “相変化メモリの熱クロストークを低減するための制約符号の構成”, 第39回情報理論とその応用シンポジウム予稿集, 2016年12月13日~12月16日, 高山.
- [14] 山脇章, 鎌部浩, 路サン, “反転セルを用いた ILIFC の書き換え回数の下界” 第39回情報理論とその応用シンポジウム予稿集, 2016年12月13日~12月16日, 高山.
- [15] 山脇章, 鎌部浩, 路サン, “ハミング符号を用いたコセット符号化による Parallel RIO 符号の構成”, 信学技報, IT2017-13, pp73-78.
- [16] 鎌部浩, “Immink 符号化法の拡張について”, 信学技報, MR2017-26, pp1-6.

[図書](計0件)

[産業財産権図書]

○出願状況 (計0件)

○取得状況 (計0件)

[その他]

なし

6. 研究組織

(1) 研究代表者

鎌部 浩 (KAMABE, Hiroshi)

岐阜大学・工学部・教授

研究者番号：80169614