

平成 30 年 6 月 19 日現在

機関番号：13501

研究種目：基盤研究(C) (一般)

研究期間：2015～2017

課題番号：15K04661

研究課題名(和文) 転位形成の抑制による歪みSi/SiGe/Si(110)ヘテロ構造の超高移動度化

研究課題名(英文) Development of high-mobility strained Si/SiGe/Si(110) heterostructure by suppression of dislocation generation

研究代表者

有元 圭介 (ARIMOTO, Keisuke)

山梨大学・大学院総合研究部・准教授

研究者番号：30345699

交付決定額(研究期間全体)：(直接経費) 3,900,000円

研究成果の概要(和文)：半導体集積回路の消費電力を抑えつつ更なる高性能化を実現するためには、高移動度材料の開発が必須である。低コストで高正孔移動度を実現できる材料系として、(110)面を表面に有するシリコン(Si)が注目され、高い実効正孔移動度が報告されてきた。更に移動度を向上させるためには格子歪みの導入が有効である。格子定数を変化させるためには何らかの形で結晶欠陥を導入する必要がある。本研究では、歪みSi/SiGe/Si(110)構造の結晶欠陥形成過程に関して研究を行い、室温で480 cm²/Vsという極めて高い実効正孔移動度を実現した。

研究成果の概要(英文)：For realization of low-power-consumption high-performance semiconductor integrated circuits, development of high mobility material is required. The (110)-oriented Si has gained interest because high hole mobility has been demonstrated while being a cost-effective material. In order to realize even higher mobility, introduction of lattice strain is effective. To change lattice constants, introduction of crystalline defects is necessary. In this study, evolution of crystalline morphology in strained Si/SiGe/Si(110) structure was investigated. In addition, room temperature effective hole mobility as high as 480 cm²/Vs was realized.

研究分野：半導体物理学

キーワード：歪みシリコン 結晶欠陥 ヘテロ構造 MOSFET

1. 研究開始当初の背景

半導体集積回路の消費電力を抑えつつ更なる高集積化・高性能化を実現するためには、高移動度材料の開発が必須である。同時に、低価格で安定した供給量が得られる材料系であることが求められる。低コストで高正孔移動度を実現できる材料系として、(110)面を表面に有する歪みシリコン (Si) が注目されており、これまでに、 $370 \text{ cm}^2/\text{Vs}$ という、Si デバイスとしては極めて高い正孔移動度が達成されている。更に移動度を向上させるためには格子歪みの導入が有効であると考えられる。格子定数を変化させるためには何らかの形で結晶欠陥を導入する必要がある。したがって、高性能薄膜を実現するためには結晶欠陥の導入による特性の劣化を抑えることと、格子歪みによる特性向上の2点に関しての研究が必要である。Si(110)基板上への歪みヘテロ構造の形成に関しては、結晶性が低いと認識されており、上記2点の課題に対し研究が進んでいない状況である。

2. 研究の目的

(110)面を表面に有する歪み Si/SiGe ヘテロ構造 (以下、歪み Si/SiGe/Si(110)構造と略す) に関しては、結晶性が低いことが知られ、応用研究が進んでいない状況である。また、先行研究において様態のことなる結晶欠陥が報告されているが、それらの形成条件は明らかになっていない。そこで、歪み Si/SiGe/Si(110)構造の形成時における結晶欠陥・表面モフォロジーの様態や形成プロセスに関し、結晶成長条件との相関を系統的に調べることで、及び結晶欠陥の制御に関し知見を得ることを目的として本研究を実施した。

3. 研究の方法

固体ソース分子線エピタキシー (SSMBE) 法を用い、Si(110)基板上に歪み Si/SiGe ヘテロ構造を形成し、結晶欠陥・表面モフォロジーの形成プロセスを調べた。結晶欠陥の観察には透過型電子顕微鏡、表面モフォロジーの観察には原子間力顕微鏡を用いた。格子歪みや組成の評価は X 線回折法を用いて行った。また、電気伝導特性を調べるため、フォトリソグラフィ法により p 型 MOSFET を作製し、正孔移動度の評価を行った。

4. 研究成果

歪み Si/SiGe/Si(110)構造の表面には、結晶成長条件や内部の結晶欠陥の様態を反映した特徴的なモフォロジーが観察された。まず、表面モフォロジーを6つに分類し、それぞれに関する記述を通じて本研究での成果を述べる。次に、結晶欠陥の成長速度依存性について、最後に電気伝導特性についての研究結果を示す。以下で説明する試料の SiGe バッファ層は、特に断らない限り下部の傾斜組成バッファ層と上部の均一組成バッファ層から成る。以下では“Ge 組成”は均一組成バ

ッファ層における Ge 組成を意味する。

(1) 表面形態に関する研究結果

① マイクロ双晶に平行な striation

以下の図中に共通して見られる [-110] 方向に延びる突起である。表面の平坦性に最も寄与が大きいのはこの突起部の存在である。

図 1 に示すように、固体ソース MBE で結晶成長すると、ガスソース MBE で成長した場合と比較して突起のサイズを大幅に低減できる (以下で述べる contrail 状構造による凹凸も同時に小さくなる)。本研究ではこの原因の解明に取り組み、国際会議や学術誌上で報告した。マイクロ双晶の表面は(001)面となっている。ガスソース MBE 法では結晶成長速度の異方性が大きく、マイクロ双晶の表面で周囲の(110)面領域と比較して結晶成長が速く進む。これが大きな凹凸が生じる原因であると考えられる。高移動度薄膜を得るには平坦性が高い薄膜をつくる必要がある。他機関も含め、これまでの研究では化学気相堆積法やガスソース MBE での結晶成長法が主に用いられており、このために更なる高移動度化は困難とされてきた。しかし本研究により、固体ソース MBE 法を用いることで問題は大きく改善できることが明らかとなった。これは高移動度薄膜実現に向けて大きな前進であると考えている。

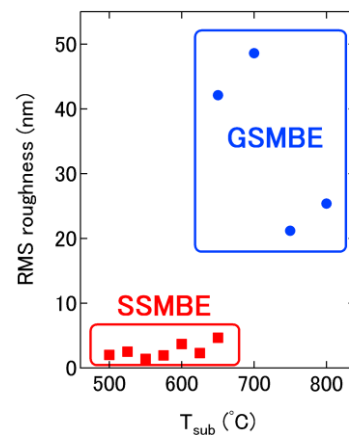


図 1 成長法による表面粗さの違い

② contrail 状構造

①の striation のうち、図 2 のように高さや幅が大きいものが存在する。これらは2列が対になっているという特徴をもつ。この突起部を contrail 状構造と呼ぶ。原子間力顕微鏡と透過型電子顕微鏡を組み合わせて、contrail 状構造の詳細を調べた。図 3 は contrail 状構造の断面 TEM 像である。暗視野像を用いた解析から、contrail 状構造は幅が広い双晶から成っていることが分かった。また、この幅が広い双晶はマイクロ双晶が交差する箇所

を起点に発達していることが、他の箇所においても確認された。contrail 状構造の形成過程については現在検討中である。contrail 状構造の幅等が試料内でほぼ揃っていることから、マイクロ双晶の交差の試料表面からの深さが揃っていると考えられる。従って contrail 状構造が発生する臨界膜厚が存在すると考えられる。このことは、膜厚の最適化により更なる高平坦性が実現可能であることを示唆している。

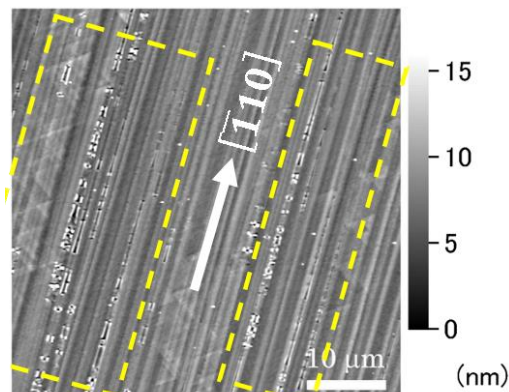


図 2 contrail 状構造

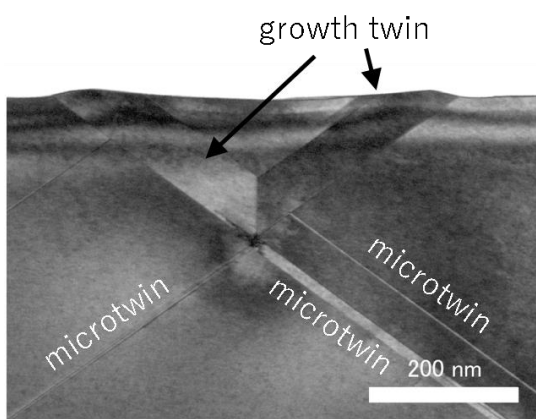


図 3 contrail 状構造の断面 TEM 像

③ herringbone 構造

図 4 に herringbone 構造の顕著な例を示す。この例では①の striation に対して約 45° を成す方向に短い線状の構造が観察される。これを herringbone 構造と名付けた。herringbone 構造は結晶構造としては diamond 構造であり、結晶内には痕跡を残していない。herringbone 構造は①の striation に区切られるように見えるため、マイクロ双晶の形成と相関があると考えられた。そこで、herringbone 構造の形成過程を詳しく調べるため、膜厚が異なる単一組成膜を作製し、結晶成長の過程での表面形状の変化を観察した。この結果、マイクロ双晶の形成より前にも herringbone 構造は形成され、その空間配置は初めランダムであるが、マイクロ双晶の形成と前後して striation の配

列に揃っていくという興味深い現象が観察された。また、herringbone 構造は成長速度が遅い場合に顕著になることが分かった。更に、herringbone 構造の方位は一定ではなく、成長条件に依存して方位が変化することも分かった。MOSFET のチャンネルは $[-110]$ 方向とするのが最適であるが、herringbone 構造はキャリアの $[-110]$ 方向の運動を散乱すると考えられるため、その抑制は重要であり、形成メカニズムの解明に向けて更に研究を進める必要がある。

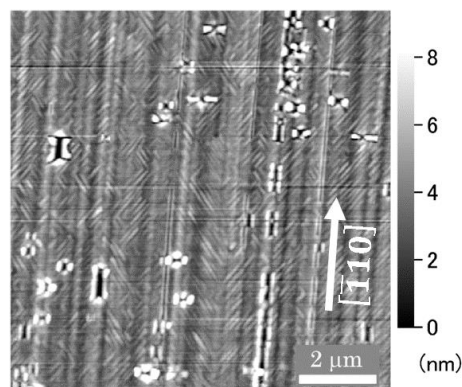


図 4 Herringbone 構造

④ ripple 構造

表面方位が (110) からずれている off 基板を用いることで、マイクロ双晶の方位を選択することができる。これにより、結晶性をより均一にすることができる。しかしながら、off 基板上に成長した結晶の表面には、①の striation の間に特徴的な文様 (ripple 構造と呼ぶ。図 5 参照。) が形成され、 $[-110]$ 方向の電気伝導の阻害要因になることが分かっていた。③の herringbone 構造は off 角が 0° の場合に現れる。off 角を変えた場合に、ripple 構造と herringbone 構造を分ける角度が存在すると考えられる。本研究では、off 角が 5° の場合と 2° の場合を比較した。結果として、この 2 つのケースで表面モフォロジーにほとんど違いが見られなかった。今後、off 角を更に変化させ、詳細を調べる予定である。

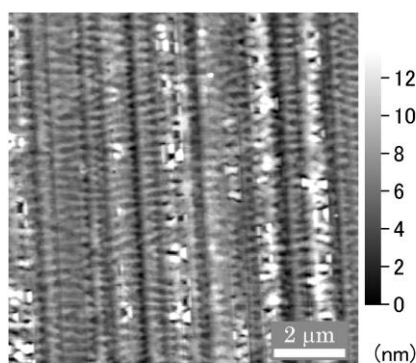


図 5 ripple 構造 (2° off 基板)

⑤ [001]に平行な転位線

図 6 は、Ge 組成が 21%の試料を窒素雰囲気下、1000°Cで 24 時間熱処理した試料の AFM 像である。成長直後には存在しなかった[001]方向に平行な縞形状が観察された。この縞形状については Appl. Phys. Lett. 59, 964 に報告があるが、他には報告例が見当たらない。上記の文献で[001]方向のミスフィット転位の存在が報告されているが、通常の{111}面に沿った原子面の滑りでは説明できない。マイクロ双晶では[001]方向の応力しか緩和されず、[-110]方向の格子歪みは残る。これを緩和するために[001]に平行な転位が形成されたと考えている。そのような特異な歪み緩和プロセスが顕著に現れる例は Si 系半導体においては上記の文献と本研究以外に見当たらず、今後の学術研究を進める上で興味深い知見が得られたと考えている。

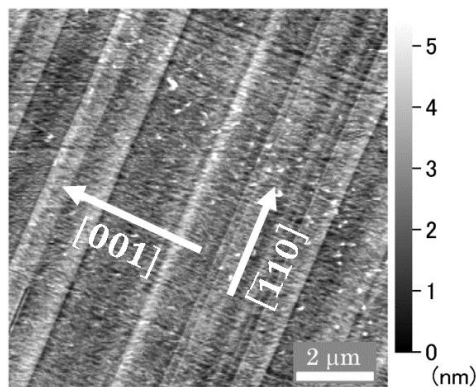


図 6 熱処理後の表面モフォロジー

⑥ [-112]に平行な転位線

図 7 は、Ge 組成が約 22%の試料に窒素雰囲気下、950°Cで 1 時間熱処理を加えた試料の AFM 像である。熱処理前と比較し、[-112]方向の筋状のモフォロジーが多数発生している。

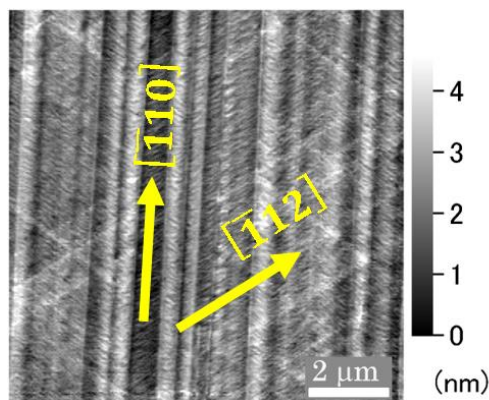


図 7 [-112]に平行な転位線

この方位は(1-11)面と表面との交線にあたり、転位と関連するものと考えられる。転位線は①の striation を横断しており、試料が非常に大きな応力下にあっ

たことを示している。マイクロ双晶は[001]方向の格子歪みしか緩和しないため、大きな応力が残る。熱処理により原子面の滑りが起こりやすくなると、このような転位が発生すると考えられる。⑤・⑥の2種類の転位の形成条件については現時点で明らかになっておらず、今後研究を進める必要がある。

(2) 結晶欠陥の成長速度依存性に関する研究結果

歪み Si/SiGe/Si(110)構造の歪み緩和プロセスでは、マイクロ双晶の形成を伴う[001]方向の歪み緩和が優先的に起きる。マイクロ双晶は積層欠陥の集合体であり、対応する部分転位のバーガース・ベクトルは $a/6[112]$ である。一方、割合としては少ないが、転位も確認されている。転位は上記の部分転位に引き続いて $a/6[2-11]$ をバーガース・ベクトルにもつ部分転位が発生することによって形成される。本研究では結晶成長速度が結晶欠陥の様態に及ぼす影響を調べた。図 8 に、Si の堆積速度を 2 \AA/s として成長した試料の断面 TEM 像を示す。Ge 組成は約 19%である。堆積速度が遅い試料と比較して転位の割合が大きくなっている。高速成長の場合において、応力に対応する結晶欠陥が形成されるような熱平衡過程を仮定すると、低速成長での欠陥形成も熱平衡過程になるはずであるから、成長速度依存性は違わないはずである。つまり、高速成長での欠陥形成は非平衡過程であると考えられる。一方、応力の向きを考えると、転位が積層欠陥に変化する理由が無い。以上のことから、低速成長の場合には $b = a/6[112]$ の部分転位が漸次形成されながら応力が緩やかに緩和され、高速成長の場合には結晶欠陥の形成が遅れ、2つの部分転位が同時に発生して転位が形成されると思われる。図 8 には面欠陥の上部が消滅しているものが見られる。これは後続転位の形成によるものと考えられる。一方、表面モフォロジーを観察すると、低速成長が低いほど herringbone 構造が顕著になることが分かった。転位と herringbone 構造の因果関係等について、今後研究を進める予定である。



図 8 Si 堆積速度= 2 \AA/s で成長した試料の TEM 像

(3) 電気伝導特性に関する研究結果
 歪み Si/SiGe/Si(110)構造を用いて作製した p 型 MOSFET の実効正孔移動度の測定結果の一例を図 9 に示す。室温で $480 \text{ cm}^2/\text{Vs}$ という極めて高い実効正孔移動度を達成した。これは先行研究の結果を大きく上回るものであり、ゲルマニウム等他の高移動度材料の移動度に比肩し得る値である。また、この試料ではドレイン・リーク電流も少なく、良好なデバイス動作を示しており、移動度の評価結果は信頼できる。以上のことから、歪み Si/SiGe/Si(110)ヘテロ薄膜が高移動度トランジスタ用材料として有望であることが示された。一方、本研究で作製した他の p 型 MOSFET ではリーク電流に改善の余地があるものがほとんどである。今後改善を進め、成長条件と特性との相関を明らかにし、更に高い移動度をもつ薄膜の実現につなげていこうと考えている。

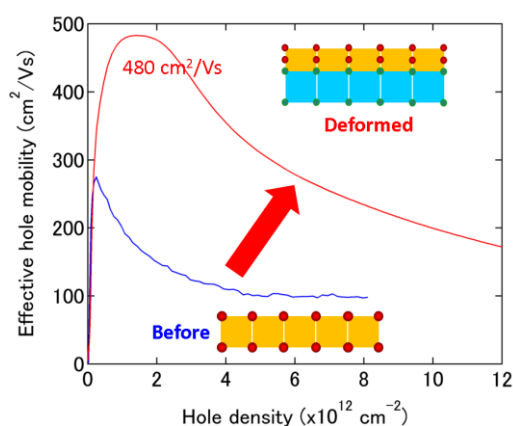


図 9 正孔移動度の評価結果

5. 主な発表論文等

[雑誌論文] (計 6 件)

- (1) "Surface Roughness of SiGe/Si(110) Formed by Stress-Induced Twins and the Solution to Produce Smooth Surface", J. Yamanaka, M. Shirakura, C. Yamamoto, N. Utsuyama, K. Sato, T. Yamada, K. O. Hara, K. Arimoto, K. Nakagawa, Journal of Materials Science and Chemical Engineering vol. 6 p. 25 (2018), 10.4236/msce.2018.61004 (査読有)
- (2) "STEM Moiré Observation of Lattice-Relaxed Germanium Grown on Silicon", J. Yamanaka, C. Yamamoto, H. Nakaie, T. Arai, K. Arimoto, K. O. Hara, K. Nakagawa, Journal of Materials Science and Chemical Engineering vol. 5 p. 102 (2017), 10.4236/msce.2017.51014 (査読有)
- (3) "Reduction of Dislocation Densities of Ge Layers Grown on Si Substrates by Using Microwave Plasma Heating and Fabrication of High Hole Mobility MOSFETs

on Ge Layers", H. Nakaie, T. Arai, C. Yamamoto, K. Arimoto, J. Yamanaka, K. Nakagawa, T. Takamatsu, Journal of Materials Science and Chemical Engineering vol. 5 p. 42 (2017), 10.4236/msce.2017.51006 (査読有)

(4) "Hole mobility in strained Si/SiGe/vicinal Si(110) grown by gas source MBE", K. Arimoto, S. Yagi, J. Yamanaka, K. O. Hara, K. Sawano, N. Usami, K. Nakagawa, J. Cryst. Growth vol. 468 p. 625 (2017), 10.1016/j.jcrysgro.2016.12.076 (査読有)

(5) "Growth of strained Si/relaxed SiGe heterostructures on Si(110) substrates using solid-source molecular beam epitaxy", K. Arimoto, H. Nakazawa, S. Mitsui, N. Utsuyama, J. Yamanaka, K. O. Hara, N. Usami, K. Nakagawa, Semicond. Sci. Technol. vol. 32 p. 114002 (2017), 10.1088/1361-6641/aa8a87 (査読有)

[学会発表] (計 19 件)

(1) "STEM Moiré Observation of Lattice-Relaxed Germanium Grown on Silicon", J. Yamanaka, C. Yamamoto, H. Nakaie, T. Arai, K. Arimoto, K. O. Hara, K. Nakagawa, The 3rd Int'l Conference on Thin Film Technology and Applications (2017)

(2) "Reduction of Dislocation Densities of Ge Layers Grown on Si Substrates by Using Microwave, Plasma Heating and Fabrication of High Hole, Mobility MOSFETs on Ge Layers", H. Nakaie, T. Arai, C. Yamamoto, K. Arimoto, J. Yamanaka, K. Nakagawa, T. Takamatsu, The 3rd Int'l Conference on Thin Film Technology and Applications (2017)

(3) "Growth of strained Si/SiGe heterostructures on Si(110) substrates using solid-source molecular beam epitaxy", K. Arimoto, H. Nakazawa, S. Mitsui, N. Utsuyama, J. Yamanaka, K. O. Hara, N. Usami, K. Nakagawa, The 10th International Conference on Silicon Epitaxy and heterostructures (2017)

(4) "Growth of Strained Silicon Film for High hole mobility Device", K. Arimoto, J. Yamanaka, K. O. Hara, K. Sawano, N. Usami, K. Nakagawa (2017)

(5) "STEM Moiré Observations of Si/SiGe/Si (110)", J. Yamanaka, C. Yamamoto, M. Shirakura, K. Sato, T. Yamada, K. O. Hara, K. Arimoto, K. Nakagawa, The 3rd East-Asia Microscopy Conference (2017)

[その他]

ホームページ

<http://www.inorg.yamanashi.ac.jp/research/12>

6. 研究組織

(1) 研究代表者

有元 圭介 (ARIMOTO, Keisuke)

山梨大学・大学院総合研究部・准教授

研究者番号：30345699

(2) 研究分担者

なし

(3) 連携研究者

山中 淳二 (YAMANAKA, Junji)

山梨大学・大学院総合研究部・准教授

研究者番号：20293441