

平成 30 年 6 月 7 日現在

機関番号：14401

研究種目：挑戦的萌芽研究

研究期間：2015～2017

課題番号：15K13276

研究課題名(和文)理想的ヘテロナノ界面を用いた界面伝導の物理に基づくフォノン・電子伝導の独立操作

研究課題名(英文)Independent control of phonon and electron transports based on the interface physics by using heteronanostructure interfaces

研究代表者

中村 芳明(Nakamura, Yoshiaki)

大阪大学・基礎工学研究科・教授

研究者番号：60345105

交付決定額(研究期間全体):(直接経費) 3,000,000円

研究成果の概要(和文):本研究は、SiGe/Si界面での電子の波数保存則を成り立たせるように設計することで熱伝導率を低減させながらも、試料中の電気伝導率を増大させて、熱電特性の向上を図ることを目的とするものである。まず、本概念に基づく最適構造として、熱伝導率の低減を効率的に行う観点でSiGeナノドット/Si積層構造を提案し、その形成方法を開発した。次に、波数による電子輸送操作の実証のために、SiGe/Si超格子の電気特性を調べた。その結果、Si薄膜と同等の移動度を得ることに成功した。提案した電子輸送が起こっているかどうかの実証には、更なる研究が必要であるが、予想の結果を得ることができた。

研究成果の概要(英文):Our objective is enhancing electrical conductivity while reducing thermal conductivity by controlling SiGe/Si interfaces for the wavenumber conservation. First, we proposed the stacking structures of SiGe epitaxial nanodots/Si as an ideal nanostructure based on this concept. We succeeded in developing the formation method of epitaxial stacking structure of ultrasmall SiGe nanodots/Si layers using ultrathin SiO<sub>2</sub> film technique. Next, to demonstrate the above concept, we investigated the electrical properties of SiGe/Si superlattice. As a result, we succeeded in the electric mobility of superlattice as high as that of epitaxial Si films. The mechanism of electric transport that causes the high electric mobility is needed to be investigated more, but we successfully obtained the results we expected.

研究分野：ナノ構造物理

キーワード：エピタキシー Si 熱電材料 ナノドット

## 1. 研究開始当初の背景

廃熱を電気として再利用可能にする熱電変換材料は、理想的なエネルギー供給源の一つとして期待されている。熱電変換の無次元性能指数、 $ZT$  は、ゼーベック係数  $S$ 、電気伝導率  $\sigma$ 、絶対温度  $T$ 、熱伝導率  $\kappa$  を用いて、 $S^2\sigma T / \kappa$  として表されるため、 $S$ 、 $\sigma$  の値が大きく、 $\kappa$  の値が小さい材料の開発が求められる。従来は、比較的容易な“ $\kappa$  の低減”に注力して研究が行われてきた。重いレアメタル元素を導入してフォノン伝搬速度を低減し、ある程度の成功は得られたが、レアメタルの使用が熱電材料の社会普及の障害となっている。近年では、ナノ構造の導入に伴う界面面積増大に起因した、フォノン散乱促進効果を用いた  $\kappa$  の低減が注目され、レアメタルフリー熱電材料が期待されるようになった。しかし、実際には  $ZT$  の向上は不十分で、新たな展開が必要とされている。

$ZT$  向上の困難は、本質的に  $S$ 、 $\sigma$ 、 $\kappa$  の物性値が独立ではないことに由来する。特に、類似した“伝導”機構で決定される  $\sigma$  と  $\kappa$  は、同時に増減してしまう。研究代表者は、フォノン散乱を誘起し  $\kappa$  を低減するために、極小サイズの独自ナノドット (ナノ結晶) に注目し、 $\sigma$  低下を抑制するために、結晶方位を揃えて (コヒーレントに) ナノドットを連結した構造に着目した。独自ナノドット形成技術を用いて、無転位・無歪の数 nm の Si ナノドットをコヒーレント連結した構造を形成し、ナノドット界面形状を制御することで、最小限界値といわれるアモルファスの熱伝導率 (Amorphous limit) を超えた  $\kappa$  の低減に成功した。しかし、この構造では、 $\sigma$  低下はある程度抑制されたが、その効果は不十分であり、現在、全く新しい概念に基づいた  $\sigma$  と  $\kappa$  の独立制御法が必要である。

研究代表者は、予備的な実験として Ge ナノドット/Si 積層構造を作製した。Si ナノドットと同様に  $\kappa$  の低減は観測された。興味深いことに n 型 Ge/Si の時のみ、高い電子移動度が得られた。これは、n 型の時、Ge/Si の伝導帯バンドオフセットがほぼ 0 であり、電子の界面透過率が高いためであると解釈できる。この結果はフォノンのみ散乱する方法のヒントを与えるものであり、本研究を提案するに至った。

本研究は、本質的にフォノンと電子では界面散乱機構が異なるという物理的視点をもつことで、熱伝導率と電気伝導率を独立に操作するという新しい挑戦である。まず、コヒーレント接合した無歪・無転位の理想的なヘテロ界面 (材料 A と B) が実現している場合、

材料 A、B の伝導帯底の電子エネルギーや波数が同じとなるようにバンドエンジニアリングすることで、電子は界面をパリスティック透過することが可能となり、高い電気伝導率を得ることができる。一方、フォノン散乱はヘテロ界面形状により制御可能であり、それは、研究代表者が前述のように Si ナノドット界面を用いて論証している。本研究では、まず、無歪・無欠陥の独自ナノドットを母体材料中にコヒーレントに埋め込み、理想的ヘテロナノ界面を導入する。その際、パリスティック電子伝導が可能のようにバンドエンジニアリングに基づいて材料を選択し、フォノン散乱が増大するようにナノドットサイズを制御する。最終的に、本ナノ構造を用いて、大幅に低減した  $\kappa$  と、バルク材料と同程度の高い  $\sigma$  を同時に満たす材料の創製を行う。本研究の成功は、理想的ヘテロ界面を導入することで、バンドエンジニアリングとナノドットによるフォノンエンジニアリングを組み合わせた、新しい電気・熱伝導独立制御の方法論の構築を意味した革命的なことである。特に高い  $\sigma$ 、低い  $\kappa$  の成功は、熱電材料の利用をエネルギー問題解決へつなげうるという意味で、多大なるインパクトを与える挑戦的研究である。

## 2. 研究の目的

本研究では、ヘテロ界面における散乱機構が、電子とフォノンにおいて本質的に異なることに着目し、従来独立ではない電気伝導と熱伝導の独立操作を狙う。注目する伝導性質は下記二点である。①無歪・無転位の理想的ヘテロエピタキシャル界面が形成できれば、バンドエンジニアリングに基づいた材料選択により電子の界面透過確率は制御できる。②一方、フォノンは、ナノスケール形状をもつ界面を導入すると、界面形状を利用した散乱確率制御が可能となる。これに基づき、バンドエンジニアリングとナノ界面形状制御を行った理想的ヘテロナノ界面を導入することで、電気・熱伝導の独立操作に挑戦し、高電気伝導率・低熱伝導率を同時達成する革新的方法論を構築することを目的とする。

## 3. 研究の方法

本研究で開発した Si 基板上への超高密度 SiGe ナノドットのエピタキシャル成長を、分子線エピタキシーを用いて以下の手順で行った。まず、Si 基板を超高真空槽内に導入し脱ガスを行った後、Si バッファ層を形成して、清浄表面を得た。その後、減圧下、450-500°C で Si の清浄表面を酸化し、極薄 Si 酸化膜を形成した。その上に Si と Ge を同時に 500°C で蒸着して、SiGe ナノドットを形成し、その上に Si を 400°C で蒸着して ~40nm の Si 層を形成した。この極薄 Si 酸化膜形成、SiGe ナノドット形成、Si 層形成を繰り返して、積層構造を作製した。また、SiGe/Si 超格子は、以下の手順で作製した。上記と同様の手法で、

超高真空中で Si の清浄表面を形成した。その上に Si と Ge を同時に 400°C で蒸着することで ~10nm の SiGe 層を形成し、その後、400°C で Si を蒸着して ~20nm の Si 層を形成し、このプロセスを繰り返すことで、SiGe/Si 超格子を作製した。ドーピングは、イオン注入によって行い、活性化アニールは窒素雰囲気中にて 500°C で 10 分行った。

成長中に反射高速電子回折 (RHEED) 観察を行った。電子特性評価は、ホール効果測定により行った。

#### 4. 研究成果

本研究は、以前に開発した Ge ナノドット含有 Si 薄膜構造を応用して、ナノドットと Si 層間で電子の波数保存則を成り立たせるように設計することで、熱伝導率の低減と電気伝導率増大を狙い、熱電特性の向上を図るものである。そこで、以下のように (1) Si 基板上への極薄 Si 酸化膜を用いた超高密度 SiGe ナノドットのエピタキシャル成長法の開発 (2) SiGe/Si 超格子の形成とドーピング (3) SiGe/Si 系における電子輸送物理の解明を行った。

##### (1) 超高密度 SiGe ナノドット成長法の開発

極小且つ超高密度の SiGe ナノドットを Si 上にエピタキシャル成長させる技術の開発を行った。まず Si の清浄表面に極薄 Si 酸化膜を形成し、Si と Ge を同時に蒸着する。その際、蒸着初期段階では、 $\text{Si} + \text{SiO}_2 \rightarrow 2\text{SiO} \uparrow$ 、

或いは  $\text{Ge} + \text{SiO} \rightarrow \text{GeO} \uparrow + \text{SiO} \uparrow$  の反応が生じ、酸化膜にナノ開口が形成される。次に、ナノ開口が蒸着された Si と Ge のトラップサイトとして働き、ナノ開口を成長核サイトとしてナノドットが形成される。成長過程の RHEED 図形を図 1(a)-(c) に示す。Si の清浄表面が酸化され、その後、SiGe ナノドット、Si 層がエピタキシャル成長していることがわかる。酸化膜上への SiGe ナノドットのエピタキシャル成長成功の事実は、ナノ開口を通じて、Si と SiGe ナノドットが接触していることを意味する。この SiGe ナノドット上に Si 層を形成し、極薄 Si 酸化膜形成、SiGe ナノドット形成、Si 層形成を繰り返した。Si 層形成と 5 回繰り返した後の RHEED 図形を図 1(d)-(f) に示す。このプロセスを繰り返して積層すると、ナノドットには、積層欠陥を粒界とする双晶を表す回折点が RHEED 図形上に観察されるようになった。また Si 層では、回折点が、スポット状になってきたことから、ラフネスが増したと考えられる。積層欠陥の導入と Si 層のラフネス増大はあるものの、積層を繰り返しても、エピタキシャル成長し続け、SiGe ナノドット/Si 積層構造の形成が可能であることがわかった。

図 2 にこの試料の断面透過電子顕微鏡 (TEM) 像を示す。極小サイズの SiGe ナノドットの形成に成功していることがわかる。

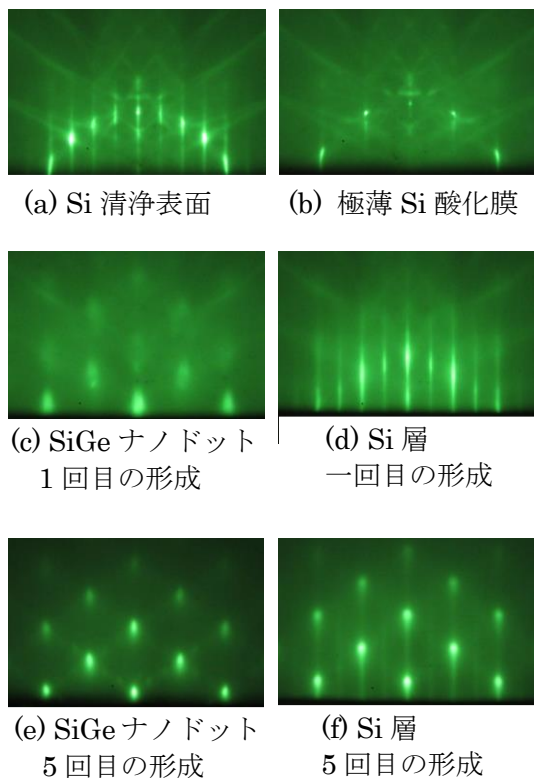


図 1 ナノドット積層構造の RHEED 図形.

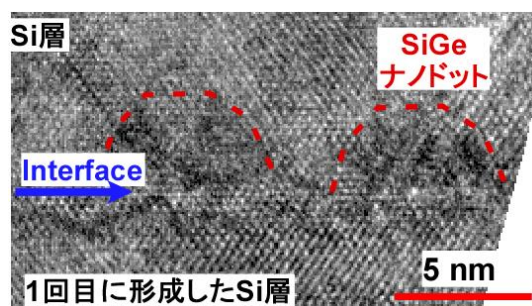


図 2 断面 TEM 像

##### (2) SiGe/Si 超格子の形成とドーピング

SiGe/Si 層の波数保存を満たす効果を調べるためには、ナノドットではなく SiGe/Si 超格子を用いる方が、系が単純化するため、わかりやすい。そこで、SiGe/Si 超格子を分子線エピタキシーを用いて形成し、ドーピングを行った。形成段階の RHEED 図形を図 3 に示す。SiGe 層、Si 層は繰り返し形成してもエピタキシャル成長をしていることがわかる。この SiGe/Si 超格子の断面 TEM 像を図 4(a) に示す。本試料は、 $\text{Si}_{1-x}\text{Ge}_x$  の Ge 組成を  $x = 0.1$  を狙って形成したものである。その場合、Ge 組成が小さいため、平坦な層が形成できるはずであるが、層界面にうねりが観察された。Si の電子蒸着の速度が不安定であるため、組成制御ができていないことが原因だと考えた。これを解消するためには、Si と Ge の蒸着速

度比を厳密に制御する必要がある。そこで、現在 Si の蒸着に電子線蒸着装置を用いていたが、Kセルを用いて実験を行うこととした。Si の蒸着源をKセルに変えるという装置改造を行い、SiGe/Si 超格子を作製した。その超格子の断面を走査電子顕微鏡法 (SEM) で観察した。その反射電子 (BSE) 像を図 4(b) に示す。この場合、組成制御が緻密にできたために、平坦な層界面を得られたことがわかる。

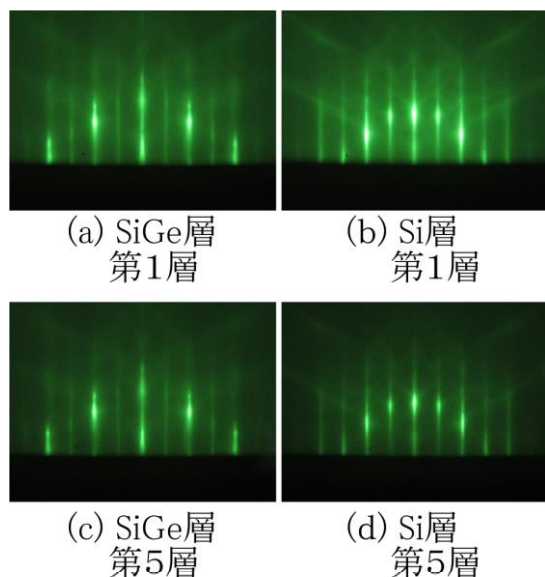


図3 SiGe/Si 超格子の RHEED 図形.

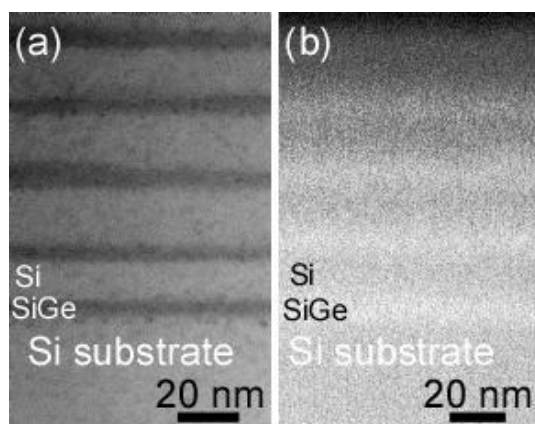


図4 SiGe/Si 超格子の断面 TEM 像 (Si は電子線蒸着) (a), SiGe/Si 超格子の断面 SEM-BSE 像 (Si は Kセルで蒸着). (b).

このようにして作製した超格子試料にイオン注入を行い、ドーピングを行った。その結果を図 5 に示す。キャリア密度制御可能であることがわかった。

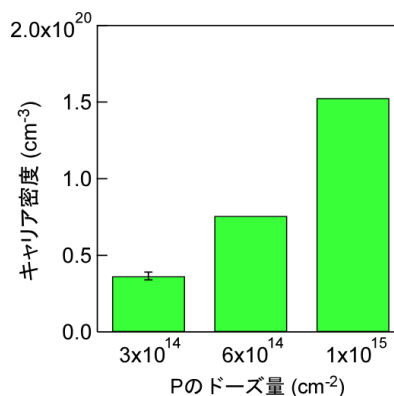


図5 Pのイオン注入による キャリア密度制御

### (3) SiGe/Si 系における電子輸送物理の解明

Si<sub>1-x</sub>Ge<sub>x</sub>/Si の組成  $x$  を 0.2, 0.3 に制御して試料を形成し、その試料に対してイオン注入を行って、キャリア密度制御を厳密に行った。その試料にホール効果測定、四端子測定を行い、電気測定を行った。その結果を図 6 に示す。

高キャリア密度領域において、バルクに近い電子移動度が得られることが分かった。また、エピタキシャル Si 薄膜の先行研究と比較してプロットすると、ほぼエピタキシャル Si 薄膜のそれと一致していることがわかった。また、Si リッチ組成の方が、移動度が高くなることが分かった。この高い電子移動度は、当初の狙い通り、SiGe/Si 界面での波数保存則による効果であると考えられることができるが、一方、格子不整合の効果でも解釈できる。すなわち、Si リッチ SiGe/Si 超格子のほうが、Si と SiGe の格子不整合が小さいために、それによる高結晶性、界面欠陥密度の低下によるものという機構でも説明できる。このメカニズム解明は更なる検討が必要である。

一方、キャリア密度  $\sim 10^{19} \text{ cm}^{-3}$  の当たりで移動度のディップがみられた。これは Si ポリ結晶で報告されている界面欠陥のキャリアトラップによる効果と同等のものを観測していると考察できる。本特徴は、高キャリア密度まで電気特性を調べて初めて観測できる効果であると考えられることができる。SiGe/Si 超格子を、比較的 low キャリア密度のデバイスから、高キャリア密度利用する熱電研究に応用しようという本研究で分かったことといえる。

一方、予備的な測定として熱伝導率の測定を行った。これは薄膜垂直方向の測定である。薄膜表面に Au 薄膜を蒸着して、 $2\omega$ 法を用いて測定した結果、 $5 \text{ Wm}^{-1}\text{K}^{-1}$  以下にはなっていると思われる結果を得た。しかし、Au/試料との界面熱抵抗も含まれているため、定量性に欠けている段階である。しかし、この予備的な結果は熱伝導率の低減が期待できる結果である。

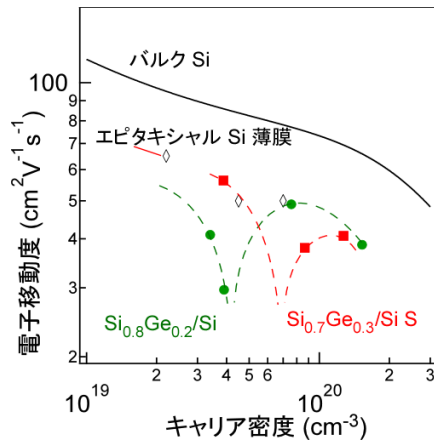


図6 SiGe/Si超格子における電子移動度。エピタキシャルSi薄膜の値も掲載(J. Appl. Phys. 73, 8237 (1993).).

### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 23 件)

- ① 中村芳明, 谷口達彦, 寺田吏, 熱電応用に向けたナノドット含有階層構造によるフォノン散乱の促進, 表面と真空, 査読有, 61巻5号, 2018, 296-301, DOI:doi.org/10.1380/vss.61.296
- ② T. Oyake, Feng Lei, T. Shiga, M. Isogawa, Yoshiaki Nakamura, J. Shiomi, Ultimate Confinement of Phonon Propagation in Silicon Nanocrystalline Structure, Physical Review Letters, 査読有, 120巻, 2018, 045901-1-6, DOI: 10.1103/PhysRevLett.120.045901
- ③ Yoshiaki Nakamura, Nanostructure design for drastic reduction of thermal conductivity while preserving high electrical conductivity, Science and Technology of Advanced Materials, 査読有, 19巻, 2018, 31-43, DOI: 10.1080/14686996.2017.1413918
- ④ Yoshiaki Nakamura and K. Watanabe, Nanostructure Design for Control of Phonon and Electron Transports, ECS Transactions, 査読無, 80巻, 2017, 93-100
- ⑤ Kentaro Watanabe, Tatsuhiko Taniguchi, Shunya Sakane, Shunsuke Aoki, Takeyuki Suzuki, Takeshi Fujita, and Yoshiaki Nakamura, Thermoelectric properties of epitaxial  $\beta$ -FeSi<sub>2</sub> thin films grown on Si(111) substrates with various film qualities, Japanese Journal of Applied Physics, 査読有, 56巻, 2017, 05DC04-1-5, DOI: 10.7567/JJAP.56.05DC04
- ⑥ T. Taniguchi, S. Sakane, S. Aoki, R. Okuhata,

- a, T. Ishibe, K. Watanabe, T. Suzuki, T. Fujita, K. Sawano, Y. Nakamura, Thermoelectric Properties of Epitaxial  $\beta$ -FeSi<sub>2</sub> Thin Films on Si(111) and Approach for Their Enhancement, Journal of Electronic Materials, 査読有, 46巻, 2017, 3235-3241, DOI: 10.1007/s11664-016-4997-0
- ⑦ R. Okuhata, K. Watanabe, S. Ikeuchi, A. Ishida, Y. Nakamura, Thermal Conductivity Measurement of Thermoelectric Thin Films by a Versatility-Enhanced  $2\omega$  Method, Journal of Electronic Materials, 46巻, 2017, 3089-3096, DOI: 10.1007/s11664-016-5170-5
- ⑧ T. Ishibe, A. Tomeda, K. Watanabe, J. Kikkawa, T. Fujita, Y. Nakamura, Embedded-ZnO Nanowire Structure for High-Performance Transparent Thermoelectric Materials, Journal of Electronic Materials, 査読有, 46巻, 2017, 3020-3024, DOI: 10.1007/s11664-016-5111-3.
- ⑨ S. Sakane, M. Isogawa, K. Watanabe, J. Kikkawa, S. Takeuchi, A. Sakai, Y. Nakamura, Epitaxial multilayers of  $\beta$ -FeSi<sub>2</sub> nanodots/Si for Si-based nanostructured electronic materials, Journal of Vacuum Science & Technology A: Vacuum, Surfaces, and Films, 査読有, 35巻, 2017, 041402-1-5, DOI: 10.1116/1.4984107
- ⑩ Tomohiro Ueda, Shunya Sakane, Takafumi Ishibe, Kentaro Watanabe, Shotaro Takeuchi, Akira Sakai, and Yoshiaki Nakamura, Fabrication of Carrier-Doped Si Nanoarchitecture for Thermoelectric Material by Ultrathin SiO<sub>2</sub> Film Technique, Journal of Electronic Materials, 査読有, 45巻, 2016, 1914-1920, DOI: 10.1007/s11664-015-4294-3
- ⑪ Shuto Yamasaka, Kentaro Watanabe, Shunya Sakane, Shotaro Takeuchi, Akira Sakai, Kentarou Sawano, and Yoshiaki Nakamura, Independent control of electrical and heat conduction by nanostructure designing for Si-based thermoelectric materials, Scientific Reports, 査読有, 6巻, 2016, 22838-1-8, DOI: 10.1038/srep22838
- ⑫ Shuto Yamasaka, Yoshiaki Nakamura, Tomohiro Ueda, Shotaro Takeuchi, and Akira Sakai, Phonon transport control by nanoarchitecture including epitaxial Ge nanodots for Si-based thermoelectric materials, Scientific Reports, 査読有, 5巻, 2015, 14490-1-9, DOI: 10.1038/srep14490

(他 12 件)

[学会発表] (計 86 件)

- ① 谷口達彦, 渡辺 健太郎, Md. M. Alam, 澤野 憲太郎, 中村芳明, 界面制御による Si/SiGe 超格子の出力因子操作, 2018 年 第 65 回応用物理学会春季学術講演会, 2018
- ② 坂根駿也, 渡辺 健太郎, 成瀬 延康, 目良裕, Md. Mahfuz Alam, 澤野 憲太郎, 森伸也, 中村芳明, ナノ構造化 Si 薄膜における出力因子決定機構, 2018 年 第 65 回応用物理学会春季学術講演会, 2018
- ③ 中村芳明, 熱電デバイス応用に向けたIV族半導体ナノ構造における電子・フォノン輸送制御, 2018 年 第 65 回応用物理学会春季学術講演会 (招待講演), 2018
- ④ 中村芳明, 制御したナノ構造界面導入による電子・フォノン輸送制御, ホイスラー化合物熱電素子材料による廃熱発電研究会 (招待講演), 2018
- ⑤ Kentaro Watanabe, Koudai Kaneko, and Yoshiaki Nakamura, Monolithic thermoelectric modules fabricated on Si substrates, The 25th International Colloquium on Scanning Probe Microscopy (ICSPM25) (国際学会), 2017
- ⑥ Yoshiaki Nakamura and Kentaro Watanabe, Nanostructure Design for Control of Phonon and Electron Transports, 232nd Electrochemical Society (ECS) meeting (招待講演), 2017
- ⑦ 中村芳明, フォノン・電子輸送制御を可能にする Si ナノ構造設計, 第 14 回日本熱電学会学術講演会(TSJ2017) シンポジウム講演「固体材料における熱伝導制御の学術フロンティア」(招待講演), 2017
- ⑧ 谷口達彦, 宮本拓, 奥畑亮, 渡辺健太郎, 中村芳明, 結晶性に依存したエピタキシャル Ge/Si(001)薄膜の熱電特性, 第 14 回日本熱電学会学術講演会 (TSJ2017), 2017
- ⑨ 谷口達彦, 奥畑 亮, 渡辺 健太郎, Md. Mahfuz Alam, 澤野 憲太郎, 藤田 武志, 中村芳明, 組成制御による SiGe/Si 超格子の出力因子制御, 2017 年 応用物理学会第 78 回秋季学術講演会, 2017
- ⑩ 中村芳明, フォノン・キャリア輸送制御を可能とするナノ構造の設計と作製, 2017 年真空・表面科学合同講演会 合同シンポジウム「ナノ構造/低次元・ナノ物質」(招待講演), 2017
- ⑪ 谷口達彦, 宮本拓, 奥畑亮, 渡辺健太郎, 中村芳明, Si(001)基板上エピタキシャル Ge 薄膜の熱電特性, 2017 年春季<第 64 回>応用物理学会, 2017
- ⑫ Yoshiaki Nakamura, Nanoarchitecture design for independent control of carrier and phonon transports, Pacific Rim Symposium on Surfaces, Coatings & Interfaces (Parcsurf2016) (招待講演),

2016

- ⑬ Shuto Yamasaka, Yoshiaki Nakamura, Shotaro Takeuchi, and Akira Sakai, Phonon scattering control by structure of epitaxial Ge nanodots in Si, 34th Annual International Conference on Thermoelectrics & 13<sup>th</sup> European Conference on Thermoelectrics (ICT&ECT2015), PA175 (国際学会), 2015
- ⑭ Yoshiaki Nakamura, Tomohiro Ueda, Masayuki Isogawa, Shuto Yamasaka, Shotaro Takeuchi, and Akira Sakai, Thermal conductivity reduction and carrier doping in the Si nanoarchitecture including epitaxialnanodots, 34th Annual International Conference on Thermoelectrics & 13<sup>th</sup> European Conference on Thermoelectrics (ICT&ECT2015), PA175 (国際学会), 2015
- ⑮ Yoshiaki Nakamura, Thermal conductivity reduction in the Si nanoarchitecture including epitaxial nanodots, IUMRS-ICAM2015 (招待講演) (国際学会), 2015

(他 71 件)

[図書] (計 5 件)

- ① 中村芳明, NTS, フォノンエンジニアリング—マイクロ・ナノスケールの次世代熱制御技術—, 2017, 41-52
- ② 中村芳明, 日本熱電学会, 日本熱電学会誌第 14 巻第 1 号, 2017, 22-26
- ③ 中村芳明, (公社) 日本セラミックス協会, CERAMICS JAPAN52, 2017, 71-74

[産業財産権]

[その他]

ホームページ

<http://www.adv.ee.es.osaka-u.ac.jp/>

6. 研究組織

(1) 研究代表者

中村 芳明 (NAKAMURA, Yoshiaki)

大阪大学・大学院基礎工学研究科・教授

研究者番号: 60345105

(2) 研究分担者

( )

研究者番号:

(3) 連携研究者

吉川 純 (Kikkawa, Jun)

独立行政法人 物質・材料研究機構・その他

他部局等・研究員

研究者番号: 20435754