

平成 30 年 6 月 21 日現在

機関番号：13801

研究種目：挑戦的萌芽研究

研究期間：2015～2017

課題番号：15K13973

研究課題名(和文)高精度光飛行時間撮像素子による多重反射を利用した光学印象採得の基礎研究

研究課題名(英文)High range resolution Time-of-Flight Range Imagers for Optical Impression Taking

研究代表者

安富 啓太 (Yasutomi, Keita)

静岡大学・電子工学研究所・助教

研究者番号：50621661

交付決定額(研究期間全体)：(直接経費) 2,900,000円

研究成果の概要(和文)：本研究では、開発を進めている高精度Time-of-Flight(TOF)距離計測素子を光学印象採得への展開するために、これに関する基礎的な技術の確立を目指した。TOF法による光学印象採得では、同軸性による装置の小型化や多重反射による死角情報の取得により、従来のデバイスに比べ新たな付加価値を得ることができる。

光の利用効率の観点から検出器は2次元アレイ上であることが必須であり、これを実現する両極性ゲートのラテラル電界制御変調素子を開発した。また、多重反射成分の推測のための遅延調整回路を作製した。最小10ピコ秒ステップ、遅延範囲40ナノ秒をカバーできる遅延調整器を製作し、動作を確認した。

研究成果の概要(英文)：In this study, we have investigated a high-range resolution Time-of-Flight (TOF) range imager and its application to optical impression taking. If an optical impression device is realized, the device has small size because of coaxial structure, and occlusion estimation can be possible by resolving multiple reflections. For this purpose, we have developed a new type of lock-in pixel, lateral electric field modulator (LEFM) with bipolar gates. In addition, for resolving multiple reflections, we have developed a delay controller with the step of 10ps, and the range of 40ns.

研究分野：撮像素子

キーワード：Time-of-Flight 距離撮像素子 3次元計測

1. 研究開始当初の背景

本研究者らが開発を進めている高距離分解能を有する **Time-of-Flight(TOF)** 距離イメージセンサでは、サブミリメートルの高い距離分解能が得られている。これを光学印象に応用できれば、同軸性であることを活かして装置の小型化や反射光を利用した構成により、他の方式に比べて新たな付加価値を実現できる可能性がある。

2. 研究の目的

本研究では、開発を進めている高精度光飛行時間撮像素子の光学印象採得への展開を睨んで、これに関する基礎的な技術の確立を目指すものである。**Time-of-Flight** による3次元イメージングは、測距範囲を電子的に調整することが可能であり、帰ってくるフォトン数が同じであれば、同じ距離分解能を得られるという特長がある。同軸上に光源および検出器を配置することによる装置の小型化や、反射光を利用した構成とすることにより、簡便で安全性の高い光学印象採得デバイスが実現できる。また、多重反射を利用して、マルチパスの情報から推測することができれば、歯と歯の間の情報が得られ、光学印象の高性能化が期待でき、さらなる拡大が期待できる。

これをより現実的にするためには、2次元アレイ上に並べた、極めて高い時間応答を有するロックイン画素の実現と、これを高精度に遅延させて変調情報を獲得することが必要となる。本研究では、これら2点に関する検討を重点的に進めた。

3. 研究の方法

多重反射を利用する場合には、光源を点として、そこからの反射を面で受けることによって、反射先の情報を得ることが可能となる。この検出器としてはストリークカメラなどが用いられていたが、高価であり取扱いが容易ではない。そこで、この検出器としては **CMOS** イメージセンサ技術を基盤とした **TOF** 距離イメージセンサが有効である。特に高い距離分解能と高い光の利用効率を得るためには、ラテラル電界制御型変調素子(図1)が有効である。

2次元アレイ上で高距離分解能を実現するためには、画素内にインバータを集積化することが必要となるが、従来の **LEFM** 素子では負電圧駆動が必須であり、このために画素内に余分な素子分離領域を設ける必要があり、開口率の低下(感度の低下)につながる。これを解決するために、両極性ゲートによる **LEFM** 素子を検討した。シミュレーションによって効果を確認、原理検証のための画素を試作し、その動作を確認した。

マルチパスから反射先の情報を得るために、光のトリガ信号を高精度に遅延させる装置が必要となる。これまで利用している遅延装置(Stanford Research System 社

DG645)では、周波数の低い領域での大きなジッタが生じ、正確な変調特性を得ることが難しかった。そこで、遅延素子を利用して遅延調整回路を作製した。

4. 研究成果

(1) 両極性ゲートによるラテラル電界制御素子

図2に p+および n+ゲートの場合のエネルギーバンド図を示す。CMOS プロセスでは n または p の高濃度の不純物を注入されたポリシリコンがゲートに用いられる。基板(p-)の不純物濃度差によって、ゼロバイアス時にもバンドの曲がりが生じる。通常、nMOS が主となる画素では n+ゲートが用いられる。特に **LEFM** においては、両脇に作られた n ゲートによって、埋め込みフォトダイオード表面のホール濃度を変化させて、チャネルの変調を行う。電位障壁を生じさせてゲート下に信号電荷が蓄積しないようにするため、このときのゲート駆動電圧は負電圧(-1V程度)から正電圧(2V程度)が印加される。

新たに考案した両極性ゲートでは、n型をp型に置き換えることで、ゼロバイアス時でも仕事関数差分の負電圧を印加した状態が得られ、0Vから正電圧のみでの駆動が可能となる。前述したように、画素内にバッファを入れることで、より高速な電荷変調が実現できるが、正電圧のみの駆動とすることで、バッファの

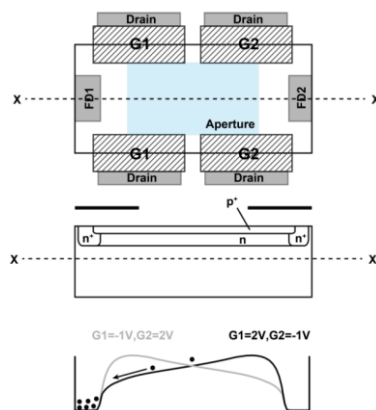


図1 ラテラル電界制御変調素子(LEFM)

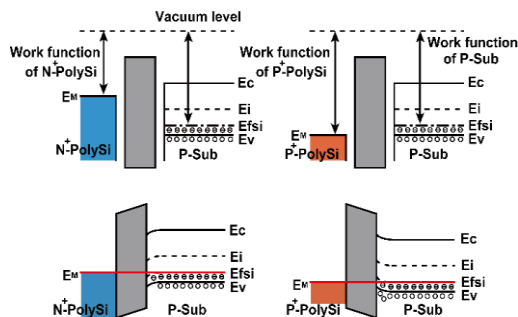


図2 n+, p+ゲートによるゼロバイアス時のバンド図の違い

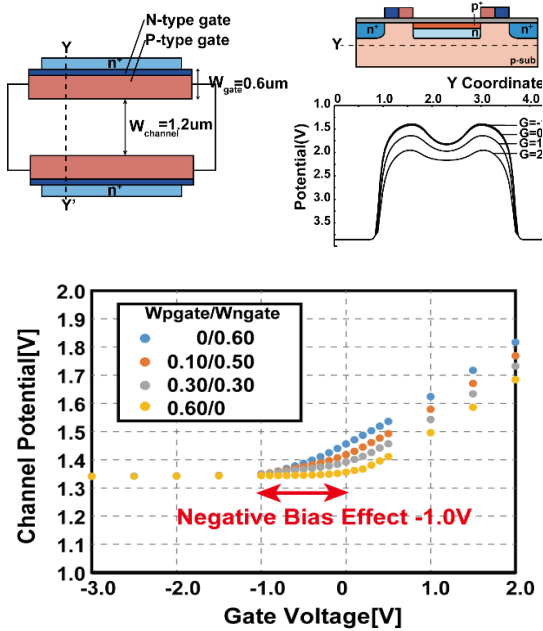


図3 両極性ゲートを用いた2タップ LFMのシミュレーション結果

面積を大幅に低減することが可能となる。

基本的な効果を確認するために、2タップのLEFM素子のモデルを作製し、デバイスシミュレーションを行った(図3)。図3はゲート電圧を変えたときのチャンネル中心のポテンシャル電圧を示しており、p型、n型の割合を変えた4条件について行っている。仕事関数差によって、チャンネル変化のゲート電圧がシフトしていることが確認でき、pゲートの割合が大きいほど、理想的な仕事関数差(1.1V)に近づくことが明らかとなった。図3のポテンシャル形状においても、0Vのときに、-1、-2Vと同等レベルの電位障壁が保たれていることが確認できる。

図4は両極性ゲートを用いた3タップLEFM画素を示しており、デバイスシミュレーションにより、電荷変調が行えることを確認した。このデバイスシミュレーションに基づき、テスト画素を作製し、距離計測のテストを行った(図6)。駆動電圧は0~3.3Vで、単電源駆動でも従来のnゲートLEFMと同等レベルの距離計測が行えることを実証した。

本研究では、両極性ゲートを正電圧のみの駆動とするために用いたが、本提案構造を上手く利用することで、高速変調に重要な転送方向の電界の生成や、電荷蓄積部からの逆流を防ぐ構造を作ることが可能となる。これらの特長は、埋め込みフォトダイオードを基本としたロックイン画素の設計において、重要な要素技術であり、TOF距離撮像素子のみならず、時間分解イメージセンサ全般への展開が期待できる。

(2) 遅延ボードによる変調特性の確認

前述したように、これまでの変調特性を計

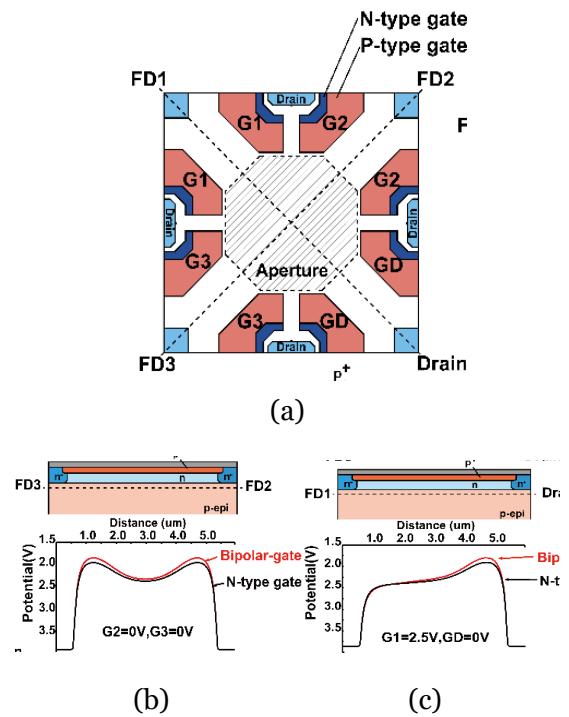


図4: 両極性ゲートを用いた3タップLEFM

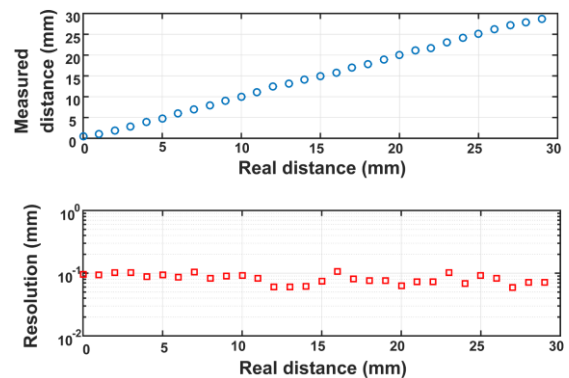


図5: 両極性ゲートを用いた3タップLEFMによる距離計測結果

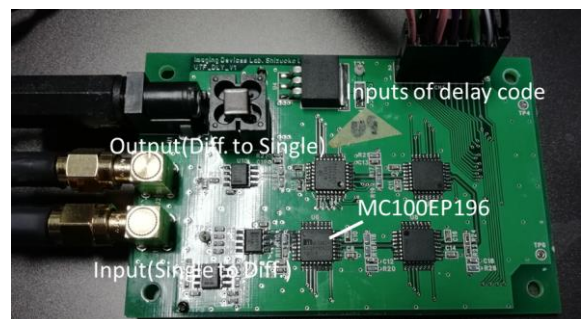


図6: 遅延素子による遅延制御回路

測する際には遅延器で生じるジッタが問題となり、計測を難しくしていた。そこで、基板上に遅延IC(MC100EP195)を集積化し、低ジッタ遅延調整回路を作製した。図6は、製造した遅延調整回路であり、MC100EP195を4

段カスケード接続し、40nsの遅延範囲を10ps刻みで調整することができる。サイズは使用しやすいよう、クレジットカードサイズに収めている。図7は本遅延回路を利用して取得した3タップLEFMの変調特性を示している。試作チップからのレーザトリガ信号を本遅延回路によって遅延させながら、3タップの出力を記録し、プロットしている。特定のコードで、微分直線性が悪い部分が生じるものの、図7のように変調特性を取得後にデータを間引くことで、良好な変調特性が得られている。今後は、本遅延回路によって、マルチパスの推定等を行っていく。

(3) 歯模型の計測結果

図8は歯の模型をスキャンした計測結果を示している。開発したイメージセンサは有効画素192×4のラインセンサである。ライン状の光源を照射して、1軸の自動ステージにより3次元点群を取得しており、良好な形状計測結果が得られている。課題としては、反射率の高い部分で飽和によるデータ欠けが生じている点であり、今後はダイナミックレンジの拡大が重要となる。

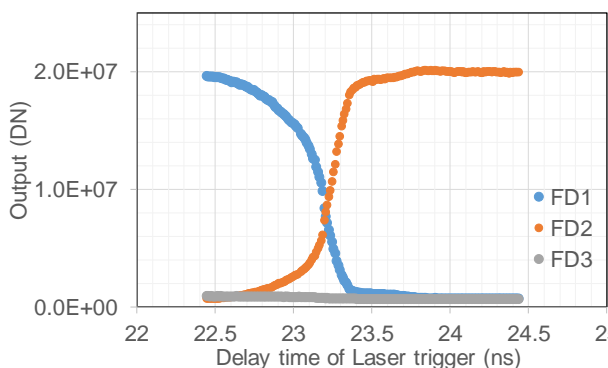


図7：遅延素子による遅延制御回路

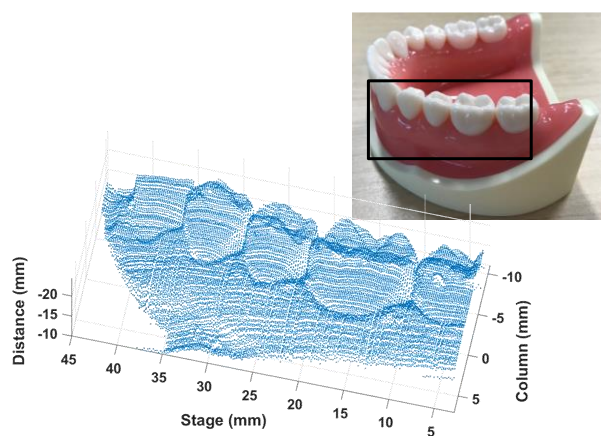


図8：歯模型の計測結果

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 2件)

1. Y. Morikawa, K. Yasutomi, S. Imanishi, T. Takasawa, K. Kagawa, N. Teranishi, S. Kawahito, “A Lateral Electric Field Charge Modulator with Bipolar-gates for High Time-Resolved Imaging,” *Electronic Imaging, Image Sensors and Imaging Systems 2017*, pp. 64-67
2. K. Yasutomi, Y. Morikawa, S. Imanishi, T. Takasawa, K. Kagawa, S. Kawahito, “A High-Resolution Time-of-Flight Range Image Sensor with a 3-Tap Lateral Electric Field Charge Modulator,” *Proceedings of 2017 International Image Sensor Workshop, R24*(pp. 1-4), 2017.

[学会発表] (計 5件)

1. Y. Morikawa, K. Yasutomi, S. Imanishi, T. Takasawa, K. Kagawa, N. Teranishi, S. Kawahito, “A Lateral Electric Field Charge Modulator with Bipolar-gates for High Time-Resolved Imaging,” *Proc. of Electronic Imaging 2017*
2. K. Yasutomi, Y. Morikawa, S. Imanishi, T. Takasawa, K. Kagawa, S. Kawahito, “A High-Resolution Time-of-Flight Range Image Sensor with a 3-Tap Lateral Electric Field Charge Modulator,” *2017 International Image Sensor Workshop, 2017.*
3. 安富啓太、川人祥二 “Time-of-Flight 距離撮像素子の開発動向,” *英場情報メディア学会 情報センシング研究会, 2017*
4. K. Yasutomi, S. Kawahito, “Lock-in-Detection Based Time-of-Flight CMOS Image Sensors,” *The 23rd International Display Workshops conjunction with Asia Display 2016 (Invited)*
5. K. Yasutomi, S. Kawahito, “Clock management in high resolution Time-of-Flight range imagers,” *3rd International Workshop on Image Sensors and Imaging Systems (IWISS) 2016 (Invited.)*

[産業財産権]

○出願状況 (計 1 件)

名称：絶縁ゲート型半導体素及び固体撮像装置

発明者：安富啓太、川人祥二

権利者：静岡大学

種類：特許

番号：特願 2016-090841

出願年月日：2016 年 4 月 28 日

国内外の別：国内

6. 研究組織

(1) 研究代表者

安富 啓太 (YASUTOMI, Keita)

静岡大学・電子工学研究所・助教

研究者番号：50621661