

平成 29 年 5 月 21 日現在

機関番号：11301

研究種目：挑戦的萌芽研究

研究期間：2015～2016

課題番号：15K14139

研究課題名（和文）ガラス/高分子界面の dendritic アンカー効果発現機構の解明

研究課題名（英文）Adhesion Study Based on Dendritic Anchor Effects on Glass/Polymer Interfaces

研究代表者

福島 誉史（Fukushima, Takafumi）

東北大学・工学研究科・准教授

研究者番号：10374969

交付決定額（研究期間全体）：（直接経費） 3,000,000 円

研究成果の概要（和文）：200 °C の低温プラズマCVDで成膜したSiO₂と、200 °C の気相堆積で成膜したポリイミドの接着に関する研究を行った。特に次世代の三次元積層型集積回路の基幹配線となるTSV（シリコン貫通配線）の信頼性向上を目的として、dendritic なアンカー効果を発現させて接着強度を高めることを試みた。その接着強度向上のメカニズムは、物理的な浅いアンカー効果に加えて、自己組織化単分子膜をベースとした密着助剤による界面分子間力の増大によるものと判明した。

研究成果の概要（英文）：Adhesion mechanism between a thin SiO₂ layer formed plasma-CVD at 200 degreeC and a vapor deposited polyimide was studied. The objective of this research is focusing on adhesion strength enhancement using a dendritic anchor effect of the low-temperature deposited Kapton-type polyimide in order to increase reliability of TSV (through-Silicon Vias) to be used for next-generation 3D stacked integrated circuits. The adhesion enhancement mechanism is found to be based on intermolecular interactions between the polyimide and SAM (self-assembled monolayer)-based adhesion promoters in addition to physical shallow anchor effects.

研究分野：高分子化学

キーワード：接着

1. 研究開始当初の背景

近年、大規模集積回路 (LSI) では、半導体の母材である Si を薄くして貫通させた縦方向配線「TSV (Through-Si Via)」を用いた三次元積層型 LSI が注目されている。従来の横方向配線の絶縁膜と異なるのは、TSV の絶縁膜は 200 以下の低温で形成される点である (従来は約 400)。低温成膜した絶縁膜 SiO₂ の絶縁破壊電圧は高温成膜した SiO₂ に劣るものの、素子の特性に大きく影響しないことを申請者らは実証してきた。さらに低温成膜 SiO₂ と蒸着重合ポリイミド (成膜温度 200) の両者を重ねた絶縁膜を TSV に適用すると、ポリイミドが緩衝材となり、TSV 近傍の応力を低減できることを見出した。申請者らは、平成 25 年度に採択された科研費 挑戦的萌芽研究の中で、蒸着重合で成膜したポリイミドが、低温のプラズマ CVD (化学的気相堆積) で成膜した SiO₂ 中に樹状に拡散する現象を見つけた。

2. 研究の目的

これまで接着剤や塗料では、金属、ガラス、セラミックス等と高分子材料が構成する界面現象について多くの研究がなされてきた。一方、エレクトロニクス分野では、高分子絶縁体と配線の界面で、電界や応力により金属 (Ag や Cu) が高分子膜中に拡散するマイグレーションが不良発生の原因として研究されている。しかし、高分子材料が金属、ガラス、セラミックス中に拡散するという現象はこれまで聞いたことが無い。本申請では、このような界面特異現象を追求し、ガラス/高分子界面を必要とする接着・接合技術への応用に向けた基礎を築く。

3. 研究の方法

気相堆積高分子の原料には、ピロメリット酸二無水物 (PMDA) とオキシジアニリン (ODA) を用いた。

ポリイミドと SiO₂ 系材料の接合界面を評価する前に、昇温ガス脱離 (TDS) 分析、μラマン分光法、顕微赤外分光法を組み合わせ、TEOS (テトラエトキシシラン) 由来のエトキシ基の残存、および Si-OH と Si-H 結合の含有量を定量的に評価し、TEOS を用いた 200 の低温プラズマ CVD で成膜された SiO₂ と、同じく 200 で蒸着重合されたポリイミドのそれぞれの膜物性を実験的に解析した。

また、気相堆積高分子と 200 の低温 CVD で成膜した SiO₂ 系材料、および単結

晶 Si の接合界面をスクラッチ試験 (CSR-2000, RHESCA) により評価した。測定条件は以下の通りである。

- ・スタイラス先端形状 R25 μm
- ・スクラッチ速度 10 μm/sec
- ・印加荷重 60mN/60sec
- ・励振 周波数 45Hz 振幅 50 μm

4. 研究成果

本研究で使用した SiO₂ 膜は特に Si 深穴の底部近くで表面荒れが増した。一方、図 1 の XPS、および図 2 の TDS に示す通り、本研究で使用したポリイミド膜にはポリアミド酸残差基は極めて少ないことが判明し、緻密な膜質である反面、延伸等で加工を行っていないため、スピンオン膜に比べると機械的な靱性は低いことが分かった。また、キャパシタ構造を作製して電気的な実測手法により界面現象を観測し、リーク電流は SiO₂ 膜の方が 1 桁低いことが判明した。

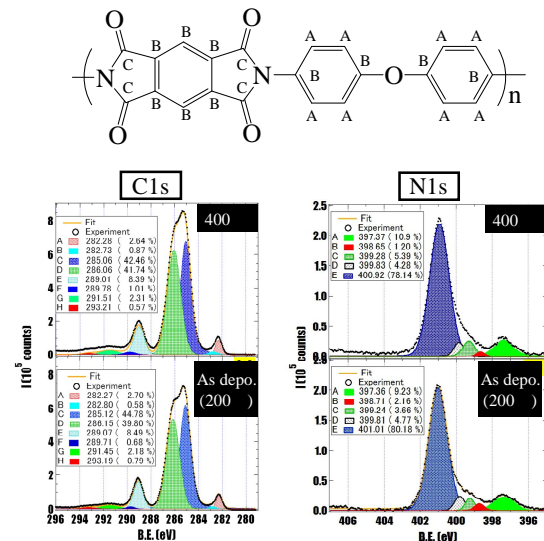


図 1 低温プラズマ CVD で成膜した SiO₂ 薄膜上に堆積した気相堆積ポリイミドの XPS スペクトル

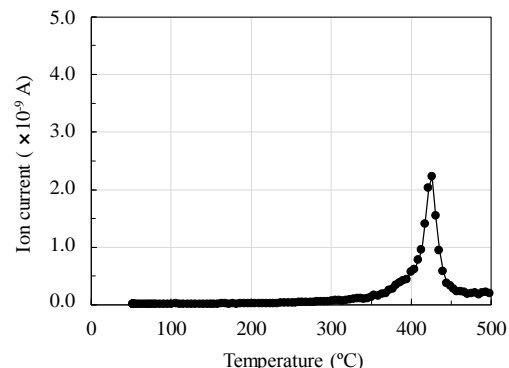


図 2 気相堆積ポリイミドの TDS スペクトル

スクラッチ試験により剥離した気相堆積ポリイミドの表面写真を図3に示す。Ar プラズマで表面処理した Si に対する気相堆積ポリイミドの剥離検知地点から剥離点を示す接合強度は、Ar 処理した表面では 10mN 弱であった。一方、As-Depo、および Ar プラズマで表面処理した SiO₂ に対する気相堆積ポリイミドの同接合強度は、それぞれ約 11mN、13mN であった(表1)。Ar 表面処理による接合強度の増加は、単結晶 Si よりも低温 CVD-SiO₂ の方が顕著に表れた。しかしながら、大幅な接合強度の増加が得られなかったことから、SiO₂ の深部まで dendritic なアンカー効果が得られた可能性は低いことが分かった。

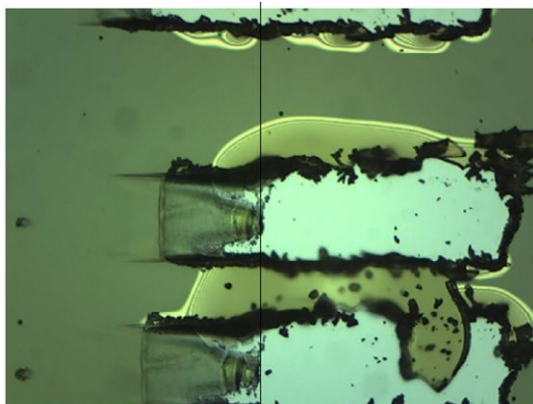


図3 スクラッチ試験による気相堆積ポリイミドの剥離

表1 気相堆積ポリイミドのスクラッチ試験強度：下地と Ar スパッタ処理の影響

下地材料	単結晶Si	プラズマSiO ₂	プラズマSiO ₂
Arスパッタ	有	無	無
n=1	9.8	11.8	13.1
n=2	9.65	11.3	13.2
n=3	9.5	10.7	13.4
平均値	9.65	11.27	13.23

単位 mN

気相堆積ポリイミドが単結晶 Si の表面に比べて、200 °C の低温で成膜した SiO₂ 表面で高い接合強度を示すメカニズムは、この SiO₂ 膜の微細な凹凸構造(表面粗さ)に起因することが分かった。また、Ar スパッタなどの物理的な粗さ増大よりも、ある程度の荒した表面に密着助剤を供給して化学的に強固な結合を導入することが効果的であることも判明した。

密着助剤の影響は非常に大きく、ポリイミドと SiO₂ の界面に自己組織化単分子膜とし

て導入したジルコニア系薄膜を導入することで、As-DEPO に比べて 31%もスクラッチ強度が増加した。これは物理的な表面粗さを高めた効果が 17%程度であったことと比べると非常に大きいと言える。また、ASTM D 3359-79 に準拠した碁盤目テープテストによる接合強度の定性的な試験では、劇的に接合強度が向上していた。

高分子/SiO₂ 界面の接着・接合強度を高める研究は、次世代の三次元積層型集積回路の TSV(貫通シリコン電極)絶縁膜以外の応用にも期待できる。例えば、シリカフィラーを混合する半導体封止樹脂、液晶ガラスと液晶配向幕、その他、イメージセンサやタッチパネル、ガラスプリント配線板、ガラスと高分子を使う用途全般に展開でき応用範囲は多岐にわたる。今後、用途拡張に向けてさらに気相堆積高分子と SiO₂ の界面に関する研究を継続する。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文](計2件)

1. 福島誉史, 李康旭, 田中徹, 小柳光正 “半導体ウエハへの三次元配線加工：TSV と狭ピッチ電極接続を中心に”, *表面技術*, **67**(8), 410 (2017)
<https://www.sfj.or.jp/journal/conts/6708.html>
2. Takafumi Fukushima, Hideto Hashiguchi, Hiroshi Yonekura, Hisashi Kino, Mariappan Murugesan, Ji-Chel Bea, Kang-Wook Lee, Tetsu Tanaka, and Mitsumasa Koyanagi, “Oxide-Oxide Thermocompression Direct Bonding Technologies with Capillary Self-Assembly for Multichip-to-Wafer Heterogeneous 3D System Integration”, *Micromachines*, **7**, 184 (2016).
doi:10.3390/mi7100184

[学会発表](計4件)

3. Takafumi Fukushima, “Self-Assembly Based Multichip-to-Wafer Bonding Technologies for 3D/Hetero Integration”, The 230th ECS Meeting: PRIME (Pacific Rim Meeting), 2016年10月2-7日, ホノルル(米国)
4. Takafumi Fukushima, Hideto Hashiguchi, Murugesan Mariappan, Jicheol Bea,

Hiyoyuki Hashimoto, Hisashi Kino, Kangwook Lee, Tetsu Tanaka, and Mitsumasa Koyanagi, "Transfer and Non-Transfer 3D Stacking Technologies Based on Multichip-to-Wafer Self-Assembly and Direct Bonding", ECTC: IEEE Electronic Components and Technology Conference, 2016年6月1日, ラスベガス(米国)

5. 福島誉史, マリアッパン ムルゲサン, 裴志哲, 李康旭, 小柳光正, "気相堆積重合によるポリイミド薄膜の形成とシリコン貫通配線への応用", 第64回高分子討論会, 2015年9月10日、東北大学・川内北キャンパス 仙台(宮城)
6. 福島誉史, "高分子材料を用いた三次元集積技術", 第41回YJC実装技術セミナー, 2015年6月11日、横浜国立大学・共同研究推進センター 横浜(神奈川)

〔図書〕(計0件)

〔産業財産権〕

出願状況(計0件)

取得状況(計0件)

〔その他〕

ホームページ等

<http://www.lbc.mech.tohoku.ac.jp/>

6. 研究組織

(1)研究代表者

福島 誉史(Takafumi, Fukushima)
東北大学 大学院工学研究科
機械機能創成専攻 准教授
研究者番号: 10374969

(2)研究分担者

長井 千里
(Chisato, Nagai)
東北大学 未来科学技術共同研究センター
産学官連携研究員
研究者番号: 70718353

(3)連携研究者

裴 志哲(Jichel, Bea)
東北大学 未来科学技術共同研究センター
助教
研究者番号: 40509874

大西 正樹(Masaki, Onishi)

東北大学 未来科学技術共同研究センター
産学官連携研究員
研究者番号: 20618615