研究成果報告書 科学研究費助成事業



令和 元年 6月 3 日現在

機関番号: 11301
研究種目: 基盤研究(B)(一般)
研究期間: 2016~2018
課題番号: 16H04341
研究課題名(和文)窒素極性InGaNチャネルヘテロ構造を用いた高電子移動度トランジスタの研究
研究理師夕(茶文)Study on nitrogon polor infolo obonnol high algebran mahility transistory
研充課題名(英文) Study on Introgen-porar InGAAS-channel fingh electron mobility transistors
研究代表者
末光 哲也(Suemitsu, Tetsuya)
東北大学・国際集積エレクトロニクス研究開発センター・教授
研究者番号:9 0 4 4 7 1 8 6
交付決定額(研究期間全体):(直接経費) 12,800,000円

研究成果の概要(和文):窒素極性窒化物半導体を用いた(In)GaN/AIGaN逆HEMT(高電子移動度トランジスタ) の作製・評価を行った。これまでに報告のない、オフ角が僅か0.8度の基板で平坦な結晶表面を実現でき、2次元 電子ガスの形成を実現した。オフ角を既報告例の半分以下に抑えたことにより、素子特性の面内異方性が低減で きたことをHEMT試作によって確認した。また、ゲート絶縁膜界面の深い準位の密度を低減するため、逆バイアス アニール実験を行い、窒素極性逆HEMTでもガリウム極性の場合と同様に界面準位は低減できるが、バイアス条件 によってはアクセス抵抗の増加が発生することを確認した。

研究成果の学術的意義や社会的意義 窒素極性窒化物半導体材料を用いた高電子移動度トランジスタ(HEMT)を国内では初めて実現した。また、世界 的にも、先行研究と比較してオフ角が小さい基板上に平坦なエピタキシャル結晶を成長させることに成功し、こ れまで確認されていたウエバロのでの基本やモニームを使きな地に以て初始また。また、ゲート絶縁膜界面の品質 向上に逆バイアスアニール処理が効果的であることを窒素極性HEMTで初めて確認した。

研究成果の概要(英文):Growth and fabrication of (In)GaN/AIGaN high electron mobility transistors (HEMTs) using N-polar GaN materials were studied. Flat surface and two-dimensional electron gas were realized by substrates with an off-cut angle of as small as 0.8 degree. This enables to achieve isotropic electrical characteristics in N-polar GaN HEMTs. To reduce the deep levels at the gate insulator interface, reverse bias annealing was carried out and the reduction of the interface trap density was confirmed in N-polar HEMTs as it was reported for gallium-polar HEMTs.

研究分野:半導体デバイス工学

キーワード: トランジスタ 窒化物半導体 マイクロ波・ミリ波

様 式 C-19、F-19-1、Z-19、CK-19(共通)

1.研究開始当初の背景

GaN(窒化ガリウム)半導体は、高耐圧特性に優れるのみならず、その高電界における 高い電子飽和速度から、高出力のマイクロ波用トランジスタ用材料としての開発が進んで おり、更なる高周波帯域であるミリ波用トランジスタ用材料としても注目を集めている。本 研究では、来たるべき 5G通信システムで使われるミリ波帯で優れた特性が期待される窒素 極性 GaN 系材料に着目し、高電子移動度トランジスタ(HEMT: High Electron Mobility Transistor)の研究を行う。

2.研究の目的

耐熱性に優れた上に、耐圧が高く、電流密度が高い窒化物半導体系高電子移動度トランジスタ(HEMT)において、更にミリ波・サブミリ波帯への応用の道を開くため、窒素極性 GaN/AlGaN 逆 HEMT 構造を研究対象とする。更に、チャネル電子移動度を増加すること を目的として InGaN チャネルを検討する。窒素極性逆 HEMT 構造により、成長温度の低い InGaN を最表面に配置することが可能となり、結晶成長中におけるチャネル品質の劣化 を防ぐことが期待される。室温での電子移動度の増大を図ることによって、トランジスタの 高周波特性を向上させ、窒化物半導体でカバー出来る周波数帯域を拡大する大きな研究の 流れを創出することを目標とする。

3.研究の方法

(1) 有機金属気相成長法(MOVPE)によって窒素極性 GaN 系材料の成長を行った。これまでに報告のある窒素極性 GaN 系材料は、安定した結晶成長を実現するためにオフ角(結晶軸の c 軸からのずれ角)が大きな基板を用いていたが、その場合、成長した結晶表面のステップバンチングが 電気伝導に影響する。この影響を抑えるため、オフ角が 0.8 度と小さな基板に窒素極性 GaN 系材 料の成長を試みた。

(2) トランジスタ作製技術では、それぞれの工程において、従来のガリウム極性材料に対する プロセス条件と窒素極性材料に対する条件の差異を確認しながら、逆 HEMT の試作工程を確立さ せた。実際に成長した逆 HEMT 構造結晶を用いて試作を実施し、電気特性を確認した。通常のシ ョットキーゲート構造の逆 HEMT ではゲート電極に接する(In)GaN チャネル層のショットキー障 壁高さの不足からゲート漏れ電流が顕著となった。そこで、絶縁ゲート構造を導入して窒素極性 GaN 系材料による逆 HEMT 構造でトランジスタ動作を実現した。

(3) 絶縁ゲート構造では、ゲート絶縁膜およびその半導体界面に形成される深い準位がトランジスタの特性に悪影響を及ぼすことが懸念される。試作した逆 HEMT において、その界面品質向上を目的として逆バイアスアニールを検討し、トランジスタ特性の向上への効果を評価した。

4 . 研究成果

(1) これまで MOVPE 法による窒素極性 GaN 材料の成長には、ヒロックの発生を抑えるためにオ フ角が大きな基板が使われてきた。そのため、ヒロックの発生を抑えられる反面、ステップバン チングが発生して電気伝導に影響を与えた。今回、結晶成長の条件を最適化することにより、オ フ角が 0.8 度と極めて小さいサファイア基板上にヒロックの無い平坦な窒素極性 GaN を成長す ることに成功した。また、これを用いて、GaN/AIGaN 逆 HEMT 構造を成長し、室温で移動度 1,100 cm²/V·s、面密度 1.6 × 10¹³ cm⁻² の 2 次元電子ガスが形成されていることを確認した。図 1 に基 板オフ角の違いによる成長した窒素極性 GaN の表面の様子を示す。基板オフ角が小さすぎると 六角形のヒロックが、逆にオフ角が大きすぎるとステップバンチングが発生しているのが観測 される[1]。



図1. 基板オフ角が0.2、0.8、2度における成長した窒素極性 GaN 表面の違い[1]

(2) 成長した窒素極性 GaN/AIGaN 逆 HEMT 構造のエピ基板を用いて、トランジスタ作製を行った。作製工程は、まず誘導結合プラズマエッチングによって素子間分離を行い、次いで Ti/AI/Ni/Auのオーミック電極を形成した。ゲート電極の形成にあたっては、まず半導体表面に ゲート電極を直接形成したショットキー接合型電極を試したが、ゲート漏れ電流が大きく、トラ ンジスタ動作を阻害した。これはガリウム極性では表面が AIGaN バリア層であるのに対し、窒素 極性では表面がショットキー障壁高さの小さいチャネル層であるためと考えられる。ゲートの 漏れ電流を抑止するため、厚さ 10nm の SiN 絶縁膜を堆積し、Ni/Au ゲート金属を形成した MIS ゲート構造とした。試作したゲート長 10µm の逆 HEMT 素子の電気特性を図 2 に示す。



図2. 試作した逆 HEMT 素子の断面構造(左)と電気特性(右)[1]

これまでに報告のある窒素極性逆 HEMT は、結晶成長時のヒロック発生を抑えるためにオフ角が 2 度以上と大きな基板を使っている[2,3]。しかし、表面に大きなステップバンチングが発生す るため、電流が流れる方向によってデバイス特性が変わってしまう[4]。本研究で作製したオフ 角 0.8 度の基板上の逆 HEMT では、図 3 に示すように電流経路が結晶表面の原子層ステップに垂 直であっても平行であってもほぼ同じ電気特性が得られており、オフ角を低減した効果が確認 できた。



図3. 電流経路が表面ステップに対して垂直/平行となるチャネル面方位の素子の比較

(3) 試作した逆 HEMT 素子について、ゲート絶縁膜およびその半導体界面の深い準位の影響を 評価した。図4に、ゲート伝達特性を示す。ゲート電圧を正方向に掃引した場合と、負方向に掃 引した場合を比較すると、得られた電流-電圧特性に大きなヒステリシスがあることが確認でき た。これは深い準位の影響を示唆している。絶縁膜界面の品質を向上する手法として、逆バイア ニールが報告されている[5]。これは、ゲート電圧に逆方向バイアスを印加した状態で長時 スアニ 間アニールすることにより、素子作製過程でのプラズマ損傷が回復し、深い準位の密度が低減さ れた効果と考えられる。窒素極性逆 HEMT について逆バイアスアニールを実施した結果を図4に 示す。実験はホットチャックプローバを用いて、逆バイアスとして-10V をゲートに印加し、ソ ース・ドレインを接地した状態で1時間、200 でアニールを実施した[6]。その結果、電流-電 圧特性のヒステリシスは大幅に低減したが、同時に最大ドレイン電流密度が低下した。このドレ イン電流密度の低下は、同時に評価したガリウム極性の HEMT では見られなかった。この極性の 違いによる差は、窒素極性逆 HEMT では表面にチャネル層があるため、バイアスアニ ニール中にチ ャネルに流れる電子がゲート脇のアクセス領域で絶縁膜界面に捕獲されやすく、ソース抵抗を 増加させたためと考えられる。そのため、逆バイアスアニール時にソース端子を接地せずに開放 として逆バイアスアニールを行ったところ、図 4(b)に示すように最大ドレイン電流密度の低減 を防止することが出来た。



図4. 逆バイアスアニール(RBA)前後のゲート伝達特性の変化[6]。(左)逆バイアスアニール 時にソース・ドレイン電極を接地 (右)逆バイアスアニール時にドレイン電極のみ接地

< 引用文献 >

- [1] K. Prasertsuk, T. Tanikawa, T. Kimura, S. Kuboya, <u>T. Suemitsu</u>, <u>T. Matsuoka</u>, "N-polar GaN/AlGaN/GaN metal-insulator-semiconductor high-electron-mobility transistor formed on sapphire substrate with minimal step bunching," *Appl. Phys. Express*, vol. 11, 015503, 2018.
- [2] S. Keller, C. S. Suh, Z. Chen, R. Chu, S. Rajan, N. A. Fichtenbaum, M. Furukawa, S. P. DenBaars, J. S. Speck, U. K. Mishra, "Properties of N-polar AlGaN/GaN heterostructures and field effect transistors grown by metalorganic chemical vapor deposition," J. Appl. Phys., vol. 103, 033708, 2008.
- M. H. Wong, S. Keller, Nidhi, S. Dasgupta, D. J. Denninghoff, S. Kolluri, D. F. Brown, J. Lu, N. A. Fichtenbaum, E. Ahmadi, U. Singisetti, A. Chini, S. Rajan, S. P. DenBaars, J. S. Speck, U. K. Mishra, "N-polar GaN epitaxy and high electron mobility transistors," Semicond. Sci. Technol., vol. 28, 074009, 2013.
- [4] D. N. Nath, S. Keller, E. Hsieh, S. P. DenBaars, U. K. Mishra, S. Rajan, "Lateral confinement of electrons in vicinal N-polar AlGaN/GaN heterostructure," Appl. Phys. Lett., vol. 97, 162106, 2010.
- [5] S. Kaneki, J. Ohira, S. Toiya, Z. Yatabe, J. T. Asubar, T. Hashizume, "Highlystable and low-state-density Al203/GaN interfaces using epitaxial n-GaN layers grown on free-standing GaN substrates," Appl. Phys. Lett., vol. 109, 162104, 2016.
- [6] T. Suemitsu, K. Prasertsuk, T. Tanikawa, T. Kimura, S. Kuboya, T. Matsuoka, "Reverse bias annealing effects in N-polar GaN/AIGaN/GaN MIS-HEMTs," Compound Semiconductor Week, Boston, MA, USA, 2018, pp. 705-706.

5.主な発表論文等

〔雑誌論文〕(計1件)

K. Prasertsuk, T. Tanikawa, T. Kimura, S. Kuboya, <u>T. Suemitsu</u>, <u>T. Matsuoka</u>, "N-polar GaN/AIGaN/GaN metal-insulator-semiconductor high-electron-mobility transistor formed on sapphire substrate with minimal step bunching," *Appl. Phys. Express*, vol. 11, 015503 (4pp), 2018 (査読有).

〔学会発表〕(計10件)

- 1. <u>末光哲也</u>, "窒素極性 GaN HEMT の現状と今後の展望," 日本学術振興会ワイドギャップ半 導体光・電子デバイス第 162 委員会第 112 研究会,東京, 2019.
- <u>T. Suemitsu</u>, K. Prasertsuk, T. Tanikawa, T. Kimura, S. Kuboya, <u>T. Matsuoka</u>, "Reverse-bias-induced virtual gate phenomenon in N-polar GaN HEMTs," *MRS Fall Meeting & Exhibit*, Boston, MA, USA, 2018, EP08.08.04.
- 3. <u>T. Suemitsu</u>, "Advanced plasma process for GaN high electron mobility transistors," *International Workshop on Plasma and Bionano Devices*, Kanazawa, Japan, 2018.
- 4. <u>未光哲也</u>, K. Prasertsuk, 谷川智之, 木村健司, 窪谷茂幸, <u>松岡隆志</u>, "窒素極性 GaN MIS-HEMT における逆バイアスアニールの効果," 第 79 回応用物理学会秋季学術講演会, 名古屋, 2018, 21a-331-2.
- <u>T. Suemitsu</u>, K. Prasertsuk, T. Tanikawa, T. Kimura, S. Kuboya, <u>T. Matsuoka</u>, "Reverse bias annealing effects in N-polar GaN/AlGaN/GaN MIS-HEMTs," *Compound Semiconductor Week*, Boston, MA, USA, 2018, pp. 705-706.
- 6. K. Prasertsuk, T. Tanikawa, T. Kimura, S. Kuboya, <u>T. Suemitsu</u>, <u>T. Matsuoka</u>, "Threshold voltage engineering of recessed MIS-gate N-polar GaN HEMTs," 第78回 応用物理学会秋季学術講演会, 福岡, 2017, 7p-S22-8.
- 7. K. Prasertsuk, T. Tanikawa, T. Kimura, S. Kuboya, <u>T. Suemitsu</u>, <u>T. Matsuoka</u>, "N-polar GaN MIS-HEMTs with flat interface grown by optimized MOVPE," 電子情報通信 学会電子デバイス研究会,名古屋, 2017, pp. 59-64.
- 8. K. Prasertsuk, T. Tanikawa, T. Kimura, <u>T. Suemitsu</u>, <u>T. Matsuoka</u>, "N-polar GaN/AIGaN/GaN MIS-HEMTs on sapphire substrates with small off-cut for flat interface by MOVPE," *Compound Semiconductor Week*, Berlin, Germany, 2017, P1-43.
- 9. K. Prasertsuk, A. Miura, S. Tanaka, T. Tanikawa, T. Kimura, S. Kuboya, <u>T. Suemitsu</u>, <u>T. Matsuoka</u>, "Reduced gate leakage current in N-polar GaN MIS-HEMTs," 第 64 回応 用物理学会春季学術講演会, 横浜, 2017, 15p-315-11.
- K. Prasertsuk, S. Tanaka, T. Tanikawa, K. Shojiki, T. Kimura, A. Miura, R. Nonoda, F. Hemmi, S. Kuboya, R. Katayama, <u>T. Suemitsu</u>, <u>T. Matsuoka</u>, "MOVPE growth of Npolar GaN/AIGaN/GaN heterostructure on small off-cut substrate for flat interface," *43rd International Symposium on Compound Semiconductors (ISCS)*, Toyama, Japan, 2016, WeB1-3.

6.研究組織

(1)研究分担者 研究分担者氏名:松岡隆志

ローマ字氏名: Matsuoka, Takashi

所属研究機関名:東北大学

部局名:金属材料研究所

職名:教授

研究者番号(8桁):40393730