

令和 2 年 9 月 3 日現在

機関番号：16301

研究種目：基盤研究(C)（一般）

研究期間：2016～2019

課題番号：16K00075

研究課題名（和文）高精度遅延故障シミュレータを用いた遅延故障に対するテストと診断に関する研究

研究課題名（英文）Research on Test and Diagnosis for Delay Faults by Accurate Delay Fault Simulator

研究代表者

樋上 喜信 (Higami, Yoshinobu)

愛媛大学・理工学研究科（工学系）・教授

研究者番号：40304654

交付決定額（研究期間全体）：（直接経費） 3,400,000円

研究成果の概要（和文）：本研究では、LSI（大規模集積回路）において、信号伝搬遅延を考慮したテストと診断に関する問題を取り扱い、主に以下の3点の研究を行い、成果を得た。1つは、ゲート信号線とクロック信号線のブリッジ故障に対する故障診断法の開発である。2つ目は、遅延変動を考慮したマルチサイクルテスト環境での、故障診断法の開発である。3つ目は、フィールド故障診断においてテストパターンを削減する手法の開発である。

研究成果の学術的意義や社会的意義

LSI（大規模集積回路）のテストや故障診断は、LSIおよびそれが組み込まれた機器の高信頼化において非常に重要な技術である。本研究では、特に、信号伝搬遅延が変動した場合にも、テストや故障診断が高精度で行えるような手法を開発した。近年の高速処理を行うLSIでは、わずかな信号伝搬遅延の変動が大きな影響を与えるため、本研究で開発した手法の学術的意義が増している。

研究成果の概要（英文）：In this research, we have discussed the problems on test and diagnosis considering signal propagation delay in LSIs. We have developed efficient methods on three different issues as described below. First, we have developed a fault diagnosis method for bridging faults between a gate signal line and a clock signal line. The second issue is on the fault diagnosis under multi-cycle test environment with considering signal delay variation. The third issue is on test pattern reduction for field diagnosis.

研究分野：信頼性工学

キーワード：LSIのテスト 故障診断 遅延故障

## 様式 C - 19、F - 19、Z - 19 (共通)

### 1. 研究開始当初の背景

近年の半導体設計・製造技術の進歩により、回路の動作が高速化しており、それに伴い、信号伝搬遅延の問題が深刻になってきている。信号伝搬遅延は、温度、電源電圧など様々な要因に影響を受けるため、それを正確に予測することは困難である。しかしながら、信号伝搬遅延が変動した場合であっても、テスト(故障検出)や故障診断(故障位置の指摘)を正確に行うことが求められる。

### 2. 研究の目的

本研究の目的は、以下の3点である。

- (1) ゲート信号線とクロック信号線のブリッジ故障に対する故障診断法の開発
- (2) 遅延変動を考慮したマルチサイクルテスト環境下での単一縮退故障と2重縮退故障に対する故障診断法の開発
- (3) フィールド故障診断におけるテストパターン削減手法の開発

### 3. 研究の方法

- (1) ゲート信号線とクロック信号線のブリッジ故障に対する故障診断法の開発

この研究においては、ゲート信号線とクロック信号線のブリッジ故障を仮定し、故障候補を絞り込むための故障診断法を開発した。ゲート信号線によるクロック信号線への影響は、ブリッジ故障の故障動作、ゲート信号線の信号値変化タイミングなどが関係しており、故障回路の動作を正確にシミュレートし、故障候補を絞り込むことが困難である。開発した手法では、故障動作として、AND型、OR型の2種類に分類した。またゲート信号線の信号値変化タイミングとして、最大遅延量と最小遅延量を計算し、それぞれを、設定したしきい値と比較することで、信号線を分類し、故障シミュレーションを行った。

- (2) 遅延変動を考慮したマルチサイクルテスト環境下での単一縮退故障と2重縮退故障に対する故障診断法の開発

この研究は、順序回路において入力パターンを印加した後、複数のクロック信号を回路の動作速度で印加し、通常順序回路動作を行った後、外部出力やフリップフロップの値を観測するような、マルチサイクルテスト環境を想定した手法である。ここでは、信号伝搬遅延が変動した場合にも、単一縮退故障および2重縮退故障に対して故障診断が正確に行えるような手法を開発した。マルチサイクルテストにおいて、信号伝搬遅延が変動した場合、フリップフロップに取り込まれる値が、シミュレーションの値と異なる場合が生じ、そのような場合には、誤った故障候補を推定する可能性が増大する。開発した手法では、シミュレーションの結果と異なる可能性の高いテストパターン(リスクパターン)を求めて、それらを故障診断に用いない手法や、未定の信号値を用いたシミュレーション手法(Xシミュレーション手法)などを導入した。

- (3) フィールド故障診断におけるテストパターン削減手法の開発

この研究は、システムが現場で稼働中に故障診断を行う、フィールド故障診断の問題を取り扱っている。フィールド故障診断では、システムが休止状態にある間など、短時間で行う必要がある。そこで、フィールド故障診断で印加するテストパターン数を削減する手法を開発した。開発した手法では、区別される故障ペア数に応じてテストパターンを選択する手法や、最小カバー問題を解くことで故障候補のペアを区別するテストパターンを選択する手法を導入した。

### 4. 研究成果

- (1) ゲート信号線とクロック信号線のブリッジ故障に対する故障診断法の開発

開発した手法を C 言語により実装し、ベンチマーク回路に対して適用した実験の結果を表 1 に示す。この実験では、各回路に対して 50 個の診断対象回路（ランダムに挿入したブリッジ故障を含む回路）を作成し診断を行った。故障回路の出力応答は、シミュレーションによって作成した。テストパターンとしては、50 個のランダムパターンを用いた。ブリッジ故障によってクロック信号線から影響を受けるゲート信号線数を 20、ブリッジ故障のクロック信号線が駆動する FF 数を、S9234, S13207, S15850 で 8、その他の回路で 16 とした。また、スキャンチェーン数を、S9234, S13207, S15850 で 8、その他の回路で 16 とした。

表 1 の各列は、左から、回路名、平均故障候補数、最大故障候補数、最小故障候補数、故障候補が 1 個に絞り込めた対象回路数を表す。実験において、ほとんどの診断回路で、故障候補が 1 個となった。また平均故障候補数も 4 個未満であった。しかしながら、一部の診断対象回路では、故障候補数が 20 個以上となる回路もあった。

表 1 ゲート信号線とクロック信号線のブリッジ故障に対する診断の結果

回路	平均	最大	最小	1 候補
S9234	2.3	19	1	44
S13207	3.7	77	1	46
S15850	3.1	33	1	44
S35932	1.1	6	1	49
S38417	1.4	14	1	48
S38584	2.5	22	1	45

( 2 ) 遅延変動を考慮したマルチサイクルテスト環境下での単一縮退故障と 2 重縮退故障に対する故障診断法の開発

単一縮退故障を想定した故障診断の実験結果を表 2 に示す。ランダムに単一縮退故障を選択し挿入した 100 個の診断対象回路に対して実験を行った。表 2 には、遅延変動の影響の大きなテストパターン（リスクパターン）を除いた手法と、FF に未知の値 X を取り込んで、シミュレーションする手法（X シミュレーション）を用いた結果を示す。“ランク”とは、故障候補を可能性の高いものから降順に順位付けしたリストの中での、挿入した故障の順位を表し、“候補数”とは、挿入した故障と同順位または上位の順位の故障候補数を表す。実験の結果、S38417 を除くすべての回路において、X シミュレーション手法よりリスクパターンを除く手法の方が、ランクが小さかった。しかし、故障候補数では、X シミュレーション手法の方が少なかった。

表 2 単一縮退故障に対する実験結果

回路	リスクパターンを除く手法		X シミュレーション手法	
	ランク	候補数	ランク	候補数
S9234	1.0	3.6	2.0	1.8
S13207	1.8	6.4	2.6	3.5
S15850	1.0	1.9	2.0	1.8
S35932	1.0	1.9	2.0	1.6
S38417	3.6	37.0	3.5	13.6
S38584	1.1	3.2	1.2	2.0

表 3 に 2 重縮退故障に対する診断の結果を示す。各列の意味は表 2 と同様である。実験の結果、ランクではリスクパターンを除く手法が優位であり、故障候補数では X シミュレーション手法が優位であった。

( 3 ) フィールド故障診断におけるテストパターン削減手法の開発

フィールド故障診断におけるテストパターン削減手法をベンチマーク回路に適用した実験の

結果を表4に示す。各ベンチマーク回路に対して、ランダムに選択した縮退故障を挿入した30個の診断対象回路について、故障候補が1個になるまでに選択したテストパターン数を調べた。表4の各列は、左から、回路名、予め用意した元のテスト集合のパターン数、アルゴリズム1により選択したテストパターン数の平均、アルゴリズム2により選択したテストパターン数の平均、元のテスト集合の先頭から順に選択した場合のテストパターン数の平均を表す。

アルゴリズム1では、残っている故障候補数がある一定数以上であれば、区別されない故障ペア数に基づきテストパターンを選択し、故障候補数がある一定数未満であれば、カバー問題を解くことによってテストパターンを選択する。アルゴリズム2は、残っている故障候補数がある一定数以上であれば、故障を選択し、カバー問題を解くことによってテストパターンを選択する。故障候補数が一定数も未満であれば、すべての故障ペアを区別するように、カバー問題を解いてテストパターンを選択する。実験の結果では、回路によって、アルゴリズム1または2のいずれが優位であるか異なる結果となった。しかしながら、リスト順よりは少ないテストパターンが選択された。

表3 2重縮退故障に対する実験結果

回路	リスクパターンを除く手法		Xシミュレーション手法	
	ランク	候補数	ランク	候補数
S9234	1.0	3.6	2.0	1.8
S13207	1.8	6.4	2.6	3.5
S15850	1.0	1.9	2.0	1.8
S35932	1.0	1.9	2.0	1.6
S38417	3.6	37.0	3.5	13.6
S38584	1.1	3.2	1.2	2.0

表4 フィールド故障診断でのテストパターン数削減の実験結果

回路	全パターン数	アルゴリズム1	アルゴリズム2	リスト順
S9234	178	17.7	15.0	24.6
S13207	285	9.4	9.5	28.5
S15850	172	7.8	11.0	17.2
S35932	67	9.4	8.6	11.6
S38417	165	9.2	9.8	18.0
S38584	205	9.8	9.8	14.0

## 5. 主な発表論文等

〔雑誌論文〕 計4件（うち査読付論文 4件/うち国際共著 4件/うちオープンアクセス 0件）

1. 著者名 Y. Higami, T. Inamoto, S. Wang, H. Takahashi, K. K. Saluja	4. 巻 -
2. 論文標題 Fault Diagnosis Considering Path Delay Variations in Multi Cycle Test Environment	5. 発行年 2018年
3. 雑誌名 Proceedings of International Technical Conference on Circuits/Systems, Computers and Communications	6. 最初と最後の頁 90-93
掲載論文のDOI（デジタルオブジェクト識別子） なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する
1. 著者名 Y. Higami, S. Wang, H. Takahashi, S. Kobayashi and K. K. Saluja	4. 巻 E100-D
2. 論文標題 A Method for Diagnosing Bridging Fault between a Gate Signal Line and a Clock Line	5. 発行年 2017年
3. 雑誌名 IEICE Trans. on Information and Systems	6. 最初と最後の頁 2224-2227
掲載論文のDOI（デジタルオブジェクト識別子） 10.1587/transinf.2016EDL8210	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する
1. 著者名 Y. Higami, S. Wang, H. Takahashi and K. K. Saluja	4. 巻 -
2. 論文標題 Adaptive Field Diagnosis for Reducing the Number of Test Patterns	5. 発行年 2017年
3. 雑誌名 Proceedings of International Technical Conference on Circuits/Systems, Computers and Communications	6. 最初と最後の頁 412-415
掲載論文のDOI（デジタルオブジェクト識別子） なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する
1. 著者名 Y. Higami, S. Wang, H. Takahashi, S. Kobayashi and K. K. Saluja	4. 巻 9
2. 論文標題 Diagnosis Methods for Gate Delay Faults with Various Amounts of Delays	5. 発行年 2016年
3. 雑誌名 IPSJ Transactions on System LSI Design Methodology	6. 最初と最後の頁 13-20
掲載論文のDOI（デジタルオブジェクト識別子） 10.2197/ipsjtsldm.9.1	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

〔学会発表〕 計6件（うち招待講演 3件 / うち国際学会 4件）

1. 発表者名 中村友和, 稲元勉, 王森レイ, 樋上喜信, 高橋寛
2. 発表標題 圧縮故障辞書を用いたフィールド故障診断
3. 学会等名 電気関係学会四国支部連合大会
4. 発表年 2019年

1. 発表者名 Yoshinobu Higami
2. 発表標題 Adaptive Field Diagnosis for Reducing Computing Time
3. 学会等名 International Conference on Fuzzy Systems and Data Mining (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 Y. Higami
2. 発表標題 Test Generation Methods for Delay Faults on Clock Lines
3. 学会等名 The 3rd International Conference on Fuzzy Systems and Data Mining (招待講演) (国際学会)
4. 発表年 2017年

1. 発表者名 Y. Higami
2. 発表標題 Fault Simulation using Hazard Signals and Its Application to Fault Diagnosis for Delay Faults
3. 学会等名 International Conference for Top and Emerging Computer Scientists (招待講演) (国際学会)
4. 発表年 2017年

1. 発表者名 Y. Higami, S. Wang, H. Takahashi, S. Kobayashi and K. K. Saluja
2. 発表標題 Multi-Cycle Test Diagnosis for Path Delay Variations
3. 学会等名 Taiwan and Japan Conference on Circuits and Systems (国際学会)
4. 発表年 2016年

1. 発表者名 和田祐介, 樋上喜信, 王森レイ, 高橋寛, 小林真也
2. 発表標題 マルチサイクルテストにおけるクロック信号線のd-故障に対するテストパターン生成について
3. 学会等名 電気関係学会四国支部連合大会
4. 発表年 2016年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	高橋 寛  (Takahashi Hiroshi)  (80226878)	愛媛大学・理工学研究科(工学系)・教授    (16301)	
研究分担者	王 森レイ  (Wang Senling)  (90735581)	愛媛大学・理工学研究科(工学系)・講師    (16301)	