

令和 2 年 9 月 14 日現在

機関番号：13501

研究種目：基盤研究(C)（一般）

研究期間：2016～2019

課題番号：16K06385

研究課題名（和文）母体の運動時にも測定が可能な胎児の心電信号測定ウェアラブルモニタの開発

研究課題名（英文）Development of a wearable electrocardiogram monitor for the fetus with tolerance of maternal movement

研究代表者

佐藤 隆英（SATO, Takahide）

山梨大学・大学院総合研究部・准教授

研究者番号：10345390

交付決定額（研究期間全体）：（直接経費） 3,600,000円

研究成果の概要（和文）：胎児の心電信号等の微小な生体信号を取得する装置において多数のセンサを利用可能とできれば、処理する信号を適切に選択することで運動時の雑音が混入する場合の測定が可能となる。本研究では多数の信号の増幅が可能な増幅回路の提案を行った。提案回路は、複数の信号を時分割で切り替えて増幅することで複数の入力信号を増幅可能である。さらに、センサの測定信号に直流信号が重畳する場合にも、直流信号を除去することができるため電圧利得を大きくした際に回路が飽和する事を避けられる。提案する増幅回路の性能は理論的・実験的に評価されている。

研究成果の学術的意義や社会的意義

本研究で提案する増幅回路を胎児の心電信号測定装置に応用することにより、従来より多くの生体信号を観測装置が小型に実現可能となる。母体の運動による筋電など測定信号に大きな雑音が混入した信号を後段の信号処理において対象から除いて処理することが可能となる。母体の運動時にも胎児の心電を検出するために必要な基礎技術が本研究により確立された。本研究で提案する増幅回路の対象は胎児の心電信号測定に限らない。提案回路の応用により様々な生体信号測定装置において装置の小型化および低消費電力化が期待できる。

研究成果の概要（英文）：By selecting plurality of signals in the fetus electrocardiographic signal measuring system, it is possible to measure even when the mother moves. In this study, we proposed an amplifier that can amplify multiple signals in order to make it possible to use many sensors in the measurement system for electrocardiographic signal of the fetus. The proposed circuit can amplify multiple input signals by switching them in time division. When a DC voltage is included in the measurement signals, the DC voltage is suppressed. Therefore the amplifier is prevented from being saturated even when it has a large voltage gain. Performances of the proposed amplifier are clarified theoretically and experimentally.

研究分野：電子デバイス・電子機器

キーワード：生体信号増幅回路 オフセット電圧低減 時分割処理 チョッパ回路 オートゼロ技術

様式 C - 19、F - 19 - 1、Z - 19 (共通)

1. 研究開始当初の背景

胎児の心拍の継続的な測定は、胎児の機能不全が出産前に診断可能とするため早期の治療を可能とする。しかし、胎児心拍陣痛図を用いた胎児心拍数の測定は、胎児の胎動によって胎児の位置が変化すると計測不能となる問題がある。また、母体の運動等によるセンサの位置がずれると胎児心拍が検出不能となるため、母体の腹部に大きなセンサヘッドを固定しなければならない。このため、日常的な胎児の心電信号の測定は実現できていない。

本研究以前の装置の改良の試みとして、最新のデジタル信号処理技術の胎児心電・心拍計測技術への応用が行われている。Amariらは独立成分分析を用いて母体表面で記録された多チャンネル心電計測信号から胎児の心電の抽出に成功した。Taylorらや東北大の木村らも、高度な信号処理技術を用いて胎児心電を分離抽出する機器を開発している。ただし、これらの機器は大きく高コストである課題があった。当研究グループではこれらの技術を応用し、簡便に装着できるウェアラブルな胎児心電モニタの開発を2013年から基盤研究(C)「胎児・新生児向けウェアラブルバイタルモニタ装置の開発とその臨床評価」として取り組んだ。同研究課題において胎児の心電信号取得のための布電極センサ及び信号処理用の集積回路を開発し、簡便に胎児の心電信号を長時間モニタリングするための基礎技術を確立した。センサから得られる微小な信号は集積回路により増幅されるが、測定点の数が増えるとアナログ回路の消費電力やチップ占有面積の増大が問題となる。そこで、増幅回路の一部を複数のチャンネルで共有することで消費電力およびチップ占有面積を低減する技術を開発し、従来回路に比べチップ占有面積と消費電力の4割以上の削減を可能とした。しかし、母体の運動時の筋電等の大きな雑音が混入する場合には測定不能となる課題を有していた。

2. 研究の目的

本研究課題では、胎児の心電測定等の微小な生体信号を取得する装置において耐雑音性能を向上させることを目的とする。目的信号に雑音が重畳した場合にも正確な測定結果を得るために、体表に従来の装置に比べ数倍のセンサを配置し、多数の測定点において得られた信号を後段のデジタル信号処理において適切に選択して処理する。扱う信号数の増加は集積回路のチップ面積と消費電力の増加をもたらす。そこで本研究では、先行研究より更に多数の信号を増幅可能な増幅回路を開発し、耐雑音特性に優れた心電信号測定装置実現ための要素技術を確立する。

3. 研究の方法

生体信号増幅回路に求められる以下の特徴を有する増幅回路の設計および試作を行う。

- (1) 複数の入力信号を1個の増幅回路で増幅可能
- (2) 増幅回路の $1/f$ 雑音出力信号に与える影響が小さい
- (3) 測定信号に直流電圧が含まれる場合にも出力電圧が飽和することなく増幅可能
- (4) 低周波数の入力信号を劣化なく増幅可能
- (5) 集積可能

特徴(1)を満たすため、増幅回路を時分割動作させ1個の増幅回路で複数の入力信号の増幅を行う構成とする。特徴(1)に加え、特徴(2)から(5)を満足するため、既存の回路構成を時分割入力する際に生ずる課題を明らかにし、時分割処理可能な回路構成を提案する。提案回路の有用性を計算機シミュレーションおよび測定により理論的、実験的に明らかにする。

4. 研究成果

特徴(2)を実現するため、増幅回路の基本構成として図1に示すチョッパ型増幅回路を採用する。生体信号は100 Hz以下の低周波数信号に集中するが、この周波数帯域ではMOSFETで発生する $1/f$ 雑音が大きく、増幅により信号が劣化する。図1のチョッパ型増幅回路は、chop1により信号を $1/f$ 雑音の影響が小さい高周波に周波数変換した後に増幅することで増幅回路の $1/f$ 雑音を低減することができる。

センサの電極と人体が接触部分で静止電位と呼ばれる直流電圧が生ずる。この電圧の大きさは電極の種類と人体表面の状態に依存し、信号振幅に比べて大きな電圧となる。この直流電圧により増幅回路の出力電圧が飽和するため、増幅回路の電圧利得は制限される。チョッパ型増幅回路も直流電圧を増幅可能であるため、同様の問題を有する。通常、この問題はセンサと増

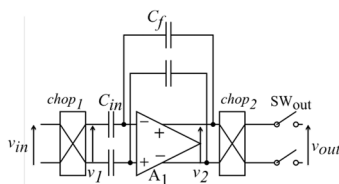


図1 チョッパ型増幅回路

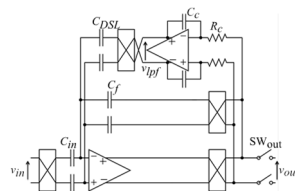


図2 直流電圧を低減可能な
チョッパ型増幅回路

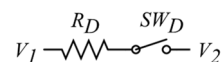


図3 高抵抗回路

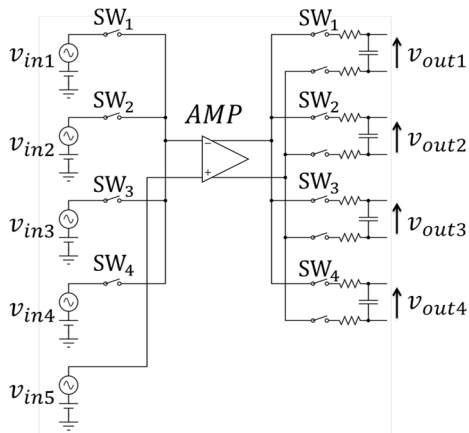


図4 時分割による増幅回路の多入力化

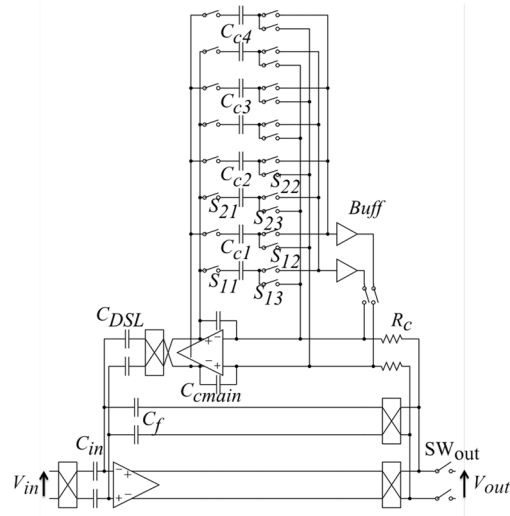


図5 提案する増幅回路

増幅回路を容量結合することで回避する。しかし、生体信号は周波数が低いため、遮断周波数を 0.1 Hz 以下としなければならない。実現には大きな容量が必要となる。大きな容量は集積化することができない。特徴(4)および(5)を満たしつつ、特徴(3)を実現する方法として、図2の構成を採用する。図2は、チョッパ型増幅回路の出力電圧を R_C と C_C と演算増幅器からなる低域通過フィルタ (LPF) を介して入力端子に負帰還する構成である。出力電圧に含まれる直流成分を LPF により v_{lpf} として取り出し、 C_{DSL} を介して入力に帰還する。帰還された電圧を入力信号から減ずることにより回路に入力される直流電圧が除去される。このとき LPF は低い遮断周波数を持つ必要があるが、集積化可能な高抵抗として図3に示すスイッチを直列に接続した抵抗を用いる。スイッチを一定の時比率でオンおよびオフすることで抵抗を流れる電流は時比率に比例して減少し、等価的な高抵抗として動作する。図2の R_C として図3を用いることで、特徴(2)から(5)が同時に実現される。

この増幅回路を多数の入力信号の増幅に共通で使用することを考える。図4に示すように増幅回路の前にスイッチを接続し増幅回路を時分割で用いることを提案する。ここでは4個の入力信号を増幅する構成を例とする。入力側のスイッチは各時刻で一つのみがオンする。これにより増幅回路には一つの測定信号のみが入力される。出力側の各スイッチは同じ名前がつけられた入力側のスイッチと同時にオンする。これにより、各入力信号の増幅結果は v_{out1} から v_{out4} として分離して出力される。尚、出力側のスイッチは増幅回路以降の回路をすべて共通で用いる場合には不要である。ここでは、時分割型増幅回路単体での評価を行うため、増幅回路の出力側にスイッチを接続し、出力電圧を分離している。図4の AMP に図2の増幅回路を用いることで複数の入力信号を一つの増幅回路で増幅することができる。しかし、各入力信号に異なる直流電圧が含まれる場合には、出力電圧が飽和し入力電圧を正しく増幅することができなくなる。図2の増幅回路は、帰還路上に LPF を配置し直流のみ負帰還を構成することで出力電圧の直流成分を除去している。各入力電圧に含まれる直流電圧が異なる場合、帰還電圧 v_{lpf} は各入力電圧に含まれる直流電圧に応じてステップ状に変化する電圧である必要がある。しかし、増幅回路を単に時分割で用いた場合、帰還電圧 v_{lpf} は全入力電圧に含まれる直流電圧の平均値となり正しく直流電圧の除去が出来ない。 v_{lpf} を各入力電圧に含まれる直流電圧と等しい値とするためにバッファを使用し C_C を高速に充電する構成を提案する。バッファにより C_C を充放電するためには、充電後の v_{lpf} を事前知っていなければならない。このため、同一の入力電圧を前回増幅した際の v_{lpf} を容量 C_{Ci} ($i = 1, 2, \dots, n$) に保存し、次の増幅の際にその電圧をバッファの入力電圧に用いる。 v_{lpf} を保存するための容量 C_{Ci} は入力毎に用意する。図5に提案するチョッパ増幅回路の構成を示す。提案構成は、 C_{Cmain} を充電するためのバッファ及び各入力を含む直流電圧を保持するための容量を有している。提案回路は各入力信号が増幅回路に接続されている時間 T_s を、 C_{Cmain} を充放電する期間 T_1 と入力信号の増幅を行う期間 T_2 に分けて動作する。ここでは1番目の入力信号を増幅する期間を考える。まず、期間 T_1 では S_{11} と S_{12} を短絡し、 S_{13} を開放する。バッファの出力に存在するスイッチも短絡される。その他のスイッチは開放されている。このとき、 C_{Cmain} は C_{C1} の電圧と等しくなるまでバッファにより充電または放電がなされる。この充放電は R_C を介せずに行われるため短時間で完了する。続く期間 T_2 では、 S_{11} と S_{13} を短絡し、 S_{12} を開放する。バッファの出力側のスイッチも開放されバッファは回路から切り離される。この期間では、入力電圧が増幅される。期間 T_2 中の信号に含まれる直流電圧が期間 T_1 中に充電された v_{lpf} からずれている場合には、期間 T_2 中に v_{lpf} が変化する。期間 T_2 では入力信号を増幅し出力するとともに、 C_{Cmain} と C_{C1} を並列に接続し、 v_{lpf} を C_{C1} に再充電する。 C_{C1} は期間 T_2 終了時に回路から切り離され v_{lpf} は C_{C1} に保持される。すべての入力信号に対して同様の動作を行い、再び1番目の入力信号を増幅する際の期間 T_1 においてバッファを用いて C_{C1} に保存されてい

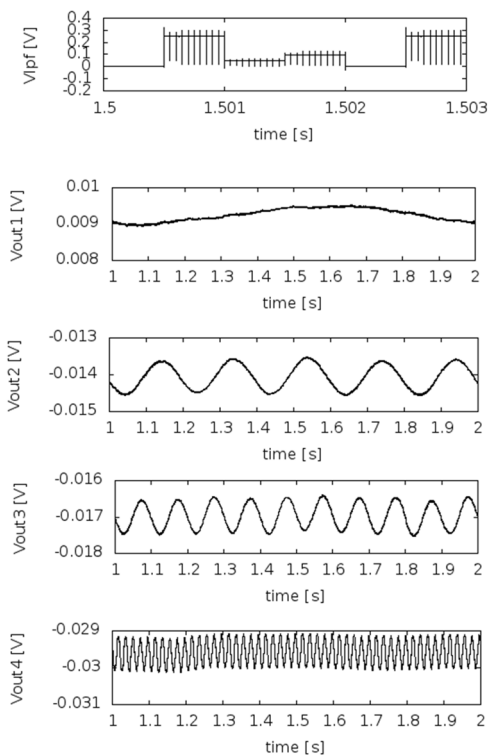


図 6 提案する時分割増幅回路のシミュレーション結果

る v_{lpf} まで C_{Cmain} の充放電を行う。これにより時分割構成の短い増幅期間でも直流の除去が可能となる。提案回路では入力の数と同じ数の C_{Ci} が必要となるが、この容量は C_{Ci} に接続されるスイッチのチャネルチャージインジェクションやクロックフィードスルー等の影響が無視できる範囲の小容量とすることができる。

提案回路の評価を計算機シミュレーションにより行う。図 4 の時分割構成の AMP 部に図 5 の回路を使用した際の各出力電圧および v_{lpf} を図 6 に示す。シミュレーションの条件及び各入力電圧を表 1 及び表 2 に示す。90 GΩ の抵抗は、前述のとおり図 3 で実現する。図 6 から、複数の入力電圧がそれぞれ増幅されて出力されることがわかる。各入力に含まれる直流電圧はそれぞれ 9.2 mV、-14.1 mV、-17.0 mV、-29.6 mV であった。このとき、 v_{lpf} は入力電圧に応じてステップ状に変化している。 v_{lpf} の変化は T_S に比べて十分短時間の間に終了していることから、バッファにより直流電圧の除去が高速に行えている事がわかる。提案構成の出力直流電圧は、直流電圧の低減を行わない場合と比較して 3.5 % 以下に低減されている。提案構成を用いることで複数の入力信号を時分割で増幅しつつ、含まれる直流電圧の低減も可能となることが確認された。次に回路全体の使用容量と消費電力の比較をおこなう。容量は回路のチップ専有面積の大部分を占めるため、容量値の比較により近似的にチップ専有面積の比較ができる。図 2 の回路を 4 個用いる場合と図 4 のように 4 入力化した提案回路を用いる場合の容量の総和はそれぞれ、160.8 pF 及び 50.2 pF となる。提案構成とすることで容量を 26.2 % にできる。消費電力についてもそれぞれ 981.4 μW と 288.3 μW となり、提案構成とすることで消費電力を 29.4 % にできることがわかる。

提案回路の集積化を行い表 3 の入力電圧を加えた際の出力電圧を測定する。この時の測定結果を図 7 および表 4 に示す。電圧利得は設計値の 100 倍から、80 倍程度に低下しているものの複数の入力信号が共通の増幅回路で増幅されていることがわかる。しかし、直流電圧の電圧利得は 12~60 倍となった。この電圧利得は信号の電圧利得と比べると低減されているが、シミュ

表 1 シミュレーションに用いた素子値

C_{in}	10 pF
C_f	0.1 pF
C_{DSL}	1 pF
R_c	90 GΩ
f_{sample}	500 Hz
f_{chop}	10 kHz

表 2 シミュレーションに用いた入力信号

	入力電圧		
	直流	交流	
	振幅	振幅	周波数
v_{in1}	0 mV	5 μV	1 Hz
v_{in2}	25 mV	5 μV	5 Hz
v_{in3}	5 mV	5 μV	10 Hz
v_{in4}	10 mV	5 μV	50 Hz

表 3 測定に用いた入力信号

	振幅[mV]	周波数[Hz]	オフセット電圧[mV]
1入力目	6	20	25
2入力目	6	35	5
3入力目	6	15	15

表 4 出力電圧の比較

	出力直流電圧[mV]	
	測定	シミュレーション
1入力目	324.32	4.135
2入力目	313.83	19.205
3入力目	357.02	-19.610

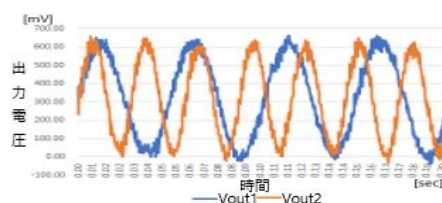


図 7 測定結果

レーションでのオフセット電圧と比較すると 300 mV 以上大きな直流電圧となっている。これは C_{Cmain} の充放電に用いたバッファのオフセット電圧に起因する。バッファのオフセット電圧が増幅回路で増幅され直流電圧として現れるためである。

提案回路で用いる電圧バッファのオフセット電圧を低減するため、オフセット電圧が小さい増幅回路の開発を行った。オフセット電圧の小さい演算増幅回路として図 8 に示す回路を提案する。この増幅回路は、2 個の増幅器 A_N 、 C_{11} から C_{23} の 6 個の容量、6 個のスイッチ SW_1 から SW_6 により構成される。 A_M 及び A_N は 4 個の入力端子を持つ増幅器であり、その出力電圧 V_o は

$$V_o = G_1(V_1 - V_2) + G_1V_{os} + G_2(V_3 - V_4)$$

となる。 V_{os} は入力換算オフセット電圧である。ここで $V_3 - V_4$ を V_{comp} とする。 V_{comp} が

$$V_{comp} = -\frac{G_1}{G_2} V_{os}$$

となるとき、 V_o に V_{os} の影響は現れない。 A_M の V_{comp} を V_{compM} 、 A_N の V_{comp} を V_{compN} としたとき、図 8 の回路は V_{compM} 及び V_{compN} に上式の右辺で表される電圧を作り出す。各スイッチは、図 9 のタイムチャートで動作する。期間 T_1 では A_N を、期間 T_2 では A_M のオフセット電圧を除去する。オートゼロ技術を用いた増幅回路はスイッチが理想で増幅回路の利得が十分に大きければオフセット電圧は零となる。しかし、MOSFET で作成されたスイッチがオフする際にチャージインジェクション及びクロックフィードスルーのため、スイッチから電荷が流れ出す。この電荷はスイッチを構成する MOSFET のサイズに依存するため、作成時のばらつきの影響を受け設計時に見積もることは難しい。この電荷が容量に流れ込むことで、容量が保持する電荷が変化する。提案回路では C_{13} 及び C_{23} を新たに追加することで、 V_3 又は V_4 が変動した際に C_{13} 及び C_{23} を介してもう片側の電位が変動する。電荷 q_4 が C_{11} に流れ込んだ際、 C_{11} に加わる電圧 V_{C11} が変化し、 C_{12} 及び C_{13} の容量分圧により V_{C12} も変化する。 q_5 が C_{12} に流れ込んだ際も同様に、 V_{C12} だけでなく V_{C11} も変化する。提案回路と従来回路で使用する容量の総和を等しくし、 C_{13} を C_{11} 及び C_{12} の 8 倍とすると提案回路の V_{compN} の変動は従来回路の 29.4 % に低減される。同様の条件でシミュレーションを行った際の提案回路の出力電圧の出力オフセット電圧は従来回路の 43.7 % となった。

図 8 の増幅回路を図 5 の増幅回路のバッファに用いて図 4 の時分割増幅回路を構成したときの出力直流電圧のシミュレーション結果を表 5 に示す。図 8 の V_{os} として 10 mV の直流電圧源を加えた場合にも出力電圧の直流電圧は 30 mV 以下となりバッファにオフセット電圧がない場合と同程度まで出力電圧の直流成分が低減可能であることが確認された。

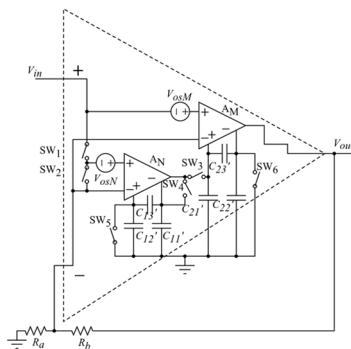


図 8 オートゼロ技術を用いた低オフセット増幅回路

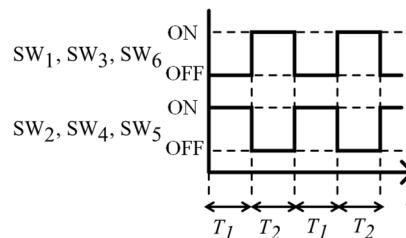


図 9 図 8 の回路のタイムチャート

表 5 改善前後の出力直流電圧の比較

	出力直流電圧[mV]		
	電圧差0mV(改善前)	電圧差1mV(改善前)	電圧差10mV(改善後)
Vout1	11.04	446.7	-19.06
Vout2	-19.58	509.4	24.40
Vout3	-14.20	499.3	-38.01

以上より、時分割により生体信号増幅回路を多入力化するために必要な基礎的な知見が得られた。得られた成果を胎児の心電測定等の微小な生体信号を取得する装置に用いることで、従来の装置に比べ数倍のセンサを配置することが可能となる。多数の測定点において得られた信号を後段のデジタル信号処理において適切に選択して処理することで目的信号に雑音が重畳した場合にも正確な測定結果を得ることができる。

5. 主な発表論文等

〔雑誌論文〕 計2件（うち査読付論文 2件 / うち国際共著 0件 / うちオープンアクセス 0件）

1. 著者名 本木真太郎, 佐藤隆英, 小川寛美	4. 巻 140
2. 論文標題 オートゼロ技術を用いた演算増幅器のオフセット電圧および出力電圧リップルの低減	5. 発行年 2020年
3. 雑誌名 電気学会論文誌C (電子・情報・システム部門誌)	6. 最初と最後の頁 32-37
掲載論文のDOI (デジタルオブジェクト識別子) 10.1541	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takamasa Terada, Masahiro Toyoura, Takahide Sato, Xiaoyang Mao	4. 巻 66
2. 論文標題 Functional Fabric Pattern -Examining the Case of Pressure Detection and Localization-	5. 発行年 2018年
3. 雑誌名 IEEE Transactions on Industrial Electronics	6. 最初と最後の頁 8224-8234
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TIE.2018.2885692	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計6件（うち招待講演 0件 / うち国際学会 1件）

1. 発表者名 Shintaro Motoki, Takahide Sato, Satomi Ogawa
2. 発表標題 Low Output Offset Voltage And Small Output Voltage Ripple Auto-zero Amplifier Using Capacitor Network
3. 学会等名 2018 International Conference on Analog VLSI Circuits (国際学会)
4. 発表年 2018年

1. 発表者名 青島諒児, 佐藤隆英, 小川寛美
2. 発表標題 多入力生体信号増幅回路の低消費電力設計
3. 学会等名 電力設計 平成31年電気学会全国大会
4. 発表年 2018年

1. 発表者名 元木真太郎, 佐藤隆英, 小川覚美
2. 発表標題 オートゼロ技術における出力オフセット電圧および出力電圧低減方法と比較
3. 学会等名 第24回電気学会東京支部山梨支所・静岡東支所研究発表会
4. 発表年 2017年

1. 発表者名 元木真太郎, 佐藤隆英, 小川覚美
2. 発表標題 オートゼロ技術を用いた演算増幅器におけるスイッチの非理想的な特性に起因する出力オフセット電圧及びリップルの低減
3. 学会等名 電気学会電子回路研究会
4. 発表年 2017年

1. 発表者名 元木真太郎, 佐藤隆英, 小川覚美
2. 発表標題 オートゼロ技術を用いた生体信号増幅回路の出力電圧リップルとオフセット電圧の低減
3. 学会等名 第37回日本生体医工学会甲信越支部大会
4. 発表年 2017年

1. 発表者名 荻野 景太, 佐藤 隆英, 小川 覚美
2. 発表標題 オフセット電圧調整を用いた大きな出力電圧振幅を有する生体信号増幅回路
3. 学会等名 平成29年電気学会全国大会
4. 発表年 2017年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----