

令和 2 年 9 月 9 日現在

機関番号：53801
研究種目：挑戦的萌芽研究
研究期間：2016～2019
課題番号：16K14164
研究課題名（和文）FPGAによる温度・速度の完全多点計測法の実用化と乱流輸送に及ぼす成層効果の解明

研究課題名（英文）Practical Realization of Multi-point Measurement Method of Temperature and Velocity by FPGA

研究代表者
大庭 勝久（OHBA, KATSUHISA）

沼津工業高等専門学校・電子制御工学科・教授

研究者番号：40321442
交付決定額（研究期間全体）：（直接経費） 2,100,000円

研究成果の概要（和文）：温度成層流に関する風洞実験において、気流の速度と温度場の計測が基本となる。その際、熱線流速計と抵抗線温度計を組み合わせた二線式温度流速計が用いられる。本研究では、二線式温度流速計のデジタル化に取り組んだ。プログラムにより論理回路を設計可能なField Programmable Gate Array(FPGA)デバイスを採用した。流速信号に対する温度補償、温度信号に対する周波数補償および空間分解能を改善する遅延補償を開発し、FPGA上で統合した。また、FPGAデバイスの強みである並列処理機能を活用し、補償アルゴリズムにパイプライン処理を適用することで補償演算の高速化を実現した。

研究成果の学術的意義や社会的意義

近年では、画像解析や組込みAIの分野におけるFPGAの発展が著しいが、時系列データの計測分野での応用例は少ない。一方、複数の計測原理を複合する必要がある熱流体計測の場合には、FPGAの利点を発揮できると考えられる。

本研究では、FPGAを活用して温度流速計をデジタル化することにより、従来はアナログ回路を基盤としていた計測器の校正や操作、多チャンネル化が容易となり、産業界等への活用の場が広がることが期待される。

研究成果の概要（英文）：In a wind tunnel experiments on thermally stratified flow, the measurement of velocity and temperature fields is the fundamental method. At that time, the thermo-anemometer that combines the hot-wire anemometer and the cold-wire thermometer is used. In this study, the thermo-anemometer was digitized by Field Programmable Gate Array (FPGA) device that can design logic circuits by programming. The temperature compensation system for the velocity signal, the frequency compensation system for the temperature signal, and the delay compensation system for improving the spatial resolution have been developed and integrated on the FPGA device. In addition, the pipeline processing was applied to the compensation algorithms in order to accelerate the compensation calculation by using the parallel processing function, which is the advantage of FPGA device.

研究分野：流体工学、熱流体計測、組込み技術

キーワード：流体工学 熱流体計測 熱線流速計 抵抗線温度計 FPGAデバイス

様式 C - 19、F - 19 - 1、Z - 19 (共通)

1. 研究開始当初の背景

(1) 温度成層流に関する風洞実験において、気流の速度と温度を計測することが基本となる。その際、熱線流速計と抵抗線温度計を組み合わせた二線式温度流速計が用いられる。熱線流速計を温度変動場中で用いる場合には、動粘性係数や空気の熱伝導率などの計測原理に関わる物性値の温度依存性に起因した誤差が生じる。また、抵抗線温度計にはセンサの熱容量に起因する熱的時定数があり、それに伴う一次遅れ特性による誤差が生じる。さらに、二種のセンサの空間的位置の差が速度・温度信号間の位相差となり高次相関量に影響する。したがって、正確な計測のためには相互補償系が必要となり、従来は主要機能をアナログ回路によって実現していた。

(2) 先行研究においては、アナログ方式の二線式温度流速計を多チャンネル化して成層流中で自励発達する波動現象の空間計測を行っているが、チャンネル間の個体差があるため詳細な実験的解析を行う際の障壁となっていた。上記の各種補償系をデジタル化することができれば、個体差の生じない多チャンネル計測システムが構築されると共に、専門知識を要する熱流体計測器の操作も簡便化され、産業界への発展も期待される。

2. 研究の目的

(1) 本研究では、二線式温度流速計に組み込まれる三種の補償系のデジタル化を行う。デジタル化には、プログラムにより内部論理回路を設計可能な Field Programmable Gate Array (FPGA) デバイスを採用する。FPGA は、並列動作を可能とする論理ブロック (CLB : Configurable Logic Block) が格子状に配置され、それらを接続するワイヤセグメントの接点をプログラミングによって切り替えることで所望の回路構成 (演算処理) を実現できるデバイスである (図 1)。

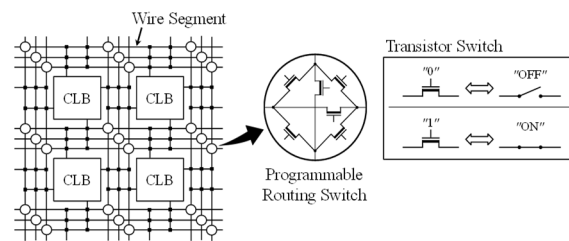


図 1 FPGA の内部構造

さらに、完全並列処理が可能であり、近年ではエッジコンピューティングや組込み AI の分野などにも適用されている。その一方で、熱流体計測に応用された例はない。それは、熱線流速計と抵抗線温度計の計測原理に、速度と温度が含まれる相互依存性を有しているため補償方法が複雑になることが一因である。具体的には、温度計が持つ動的に変化する一次遅れの周波数特性に対する補償、また、流速計に関わる物性値の温度依存性に対する補償などをデジタル方式で実現する方法が確立していないためである。

(2) 各種補償系のデジタル化については、FPGA の有する高い演算性能を活用して、補償アルゴリズムに高次式を導入することでさらなる精度の改善を図る。また、現有の FPGA デバイスでは固定小数点演算に制約されるため、補償系の精度に及ばず整数部のビット長の影響について明らかにする。

(3) 最終的に、流速信号に対する温度補償、温度信号に対する周波数補償および空間分解能を改善する遅延補償を開発し、FPGA 上で統合する。また、FPGA デバイスの強みである並列処理機能を活用してパイプライン処理を導入することで並列処理を実現し、演算時間の短縮を図る。これにより、従来よりも高サンプリングで計測が可能なシステムへと改善する。

3. 研究の方法

本研究では、CPU、GPU と比べて消費電力が小さいという利点を持つ FPGA デバイスを活用する。NI (National Instruments) 社製の PXIe-1073 に搭載した FPGA ボード PXI-7854R および PXIe-7972R (ともに動作周波数: 40MHz) を使用した。また、プログラミングには、ハードウェア制御に特化したグラフィカルなプログラミング環境であり、産業用ロボットの制御や IoT システムの開発など産業界では広く使われている LabVIEW を用いた。さらに、FPGA の設計には専用言語ではなく LabVIEW 内で利用できる FPGA モジュールを併用した。

4. 研究成果

(1) 周波数特性の検定装置の改善

抵抗線温度計の周波数特性は、風洞内に形成した直線状の温度分布内を一定周期でセンサを上下振動させることで周期的温度変動を印可することにより評価する。従来の検定実験では、振動周波数の変更を作業者が行っており煩雑であった。そこで、検定実験の効率化を図るために検定装置を自動化するシステムを開発した。本装置は、0.01 ~ 20Hz の範囲で振動周期を設定することができるギアヘッドを内蔵した速度可変モータと直流可変電源および自作の振動ユニットから構成される。加えて、長時間に渡る検定実験における室温等の周囲環境の変化は、検定実験の誤差要因となる。特に評価の基準となる振動周波数 0.01Hz の実験は長時間となるため、室温や気圧などの実験条件を監視する機能も追加することで均一な条件下での検定を可能にし、周波数特性の検定の高精度化を実現した。

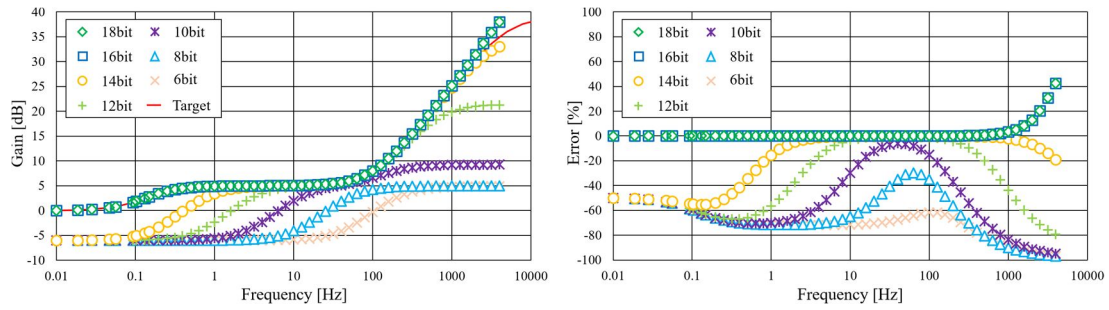


図2 フィルタ係数の整数部のビット長による周波数補償系への影響

(2) 固定小数点フォーマットの違いによる周波数補償系への影響

固定小数点演算は浮動小数点演算と比べて精度が低下するため、周波数補償系を構築する際にはフィルタ係数の整数部のビット長により伝達関数の精度が劣化することが予想される。そこで、固定小数点数のフォーマットの違いによる伝達関数の精度について評価した。データ長を64bit、符号つき数値とし、整数部のビット長を6bit～18bitとしたときの評価結果を図2に示す。フィルタ係数の整数部が大きくなるにつれ、数10Hzの周波数帯域を中心に目標とする連続系伝達関数（赤の実線）に近づくことが分かる。特に、整数部が16bit及び18bitの伝達関数では誤差が0.1%未満であり、所望の周波数特性を高精度に実現できることが確認された。以上より、固定小数点演算のフォーマットを16bitに設定することにより、十分な精度の補償系を構築可能であることが示された。

(3) 温度補償の高精度化

一般に、熱線流速計ではセンサ部を一定温度(200程度)に加熱する定温度型と呼ばれる駆動方式が用いられる。気流の冷却作用により奪われる熱量を負帰還回路で補完する際の負帰還電圧から流速を算出する。センサまわりの熱収支の方程式は次式で表される。

$$\pi r_w^2 c_w \rho_w \frac{dT_w}{dt} + 2\pi r_w h(T_w - T_a) - I^2 R_w = 0 \quad (1)$$

ここで、 r_w , c_w , ρ_w , h , T_w , T_a , R_w は細線の半径, 比熱, 密度, 細線表面における熱伝達率, 細線温度, 気流温度, 単位長さ当たりの電気抵抗である。表面熱伝達率 h には信頼性が高いとされる Collis-Williams の実験式(式(2))を採用した。

$$h = \frac{\lambda_f}{2r_w} \left(0.24 + 0.56 \left(\frac{2r_w U}{v_f} \right)^{0.45} \right) \left(\frac{T_f}{T_a} \right)^{0.17} \quad (2)$$

T_f , λ_f , v_f は、膜温度、膜温度における空気熱伝導率、動粘性係数である。ここで、定温度型で駆動するために式(1)中の第1項（蓄熱項）を省略し、さらに式(2)と負帰還電圧($E=IR_w$)を用いて変形すると流速の式が導かれる(式(3))。

$$U = (K_1(AE^2 - K_2)B)^{2.22} \quad (3)$$

K_1, K_2 は気流温度に依存しない定数、 A, B は気流温度に依存するパラメータであり、それぞれ式(4), (5)で表される。

$$K_1 = \frac{1}{0.56\pi(2r_w)^{0.45}R_w}$$

$$K_2 = 0.24\pi R_w \quad (4)$$

$$A = \frac{1}{\lambda_f(T_w - T_a)} \left(\frac{T_f}{T_a} \right)^{-0.17}$$

$$B = v_f^{0.45} \quad (5)$$

本研究では、物性値の温度依存性を気流温度の関数として線形近似及び二次・三次・四次近似し、より厳密に反映した温度補償系を構築して、計測精度を改善した。さらに、式(3)中には A, B の積の項が現れるため、二つのパラメータの影響を一括して近似する方法についても検討した。

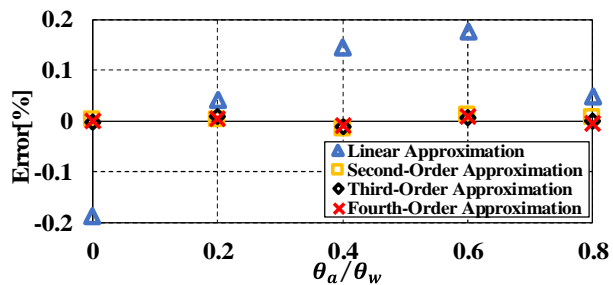


図3 A/A₀の誤差評価

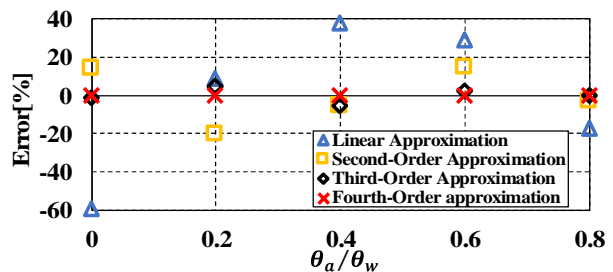


図4 AB/A₀B₀の誤差評価

パラメータAについては熱伝導率 λ を含む係数部を気流温度について近似した。各近似を適用した場合の理論値に対する誤差評価を図3に示す。図より、線形近似では誤差が $\pm 0.19\%$ であり、先行研究($\pm 0.18\%$)と同程度である。一方、二次近似では $\pm 0.02\%$ 以下となり、先行研究から約88%抑制された。三次近似では $\pm 0.012\%$ 、四次近似では $\pm 0.01\%$ の範囲まで抑制された。各近似の誤差評価より二次以上の近似で精度が向上することが示された。

図4に、AとBの積に対し気流温度の関数として近似した結果を示す。図3と同様に線形・二次・三次・四次近似を行っているが、誤差は図3に比べて非常に大きくなった。線形近似では $\pm 60\%$ 、二次近似では $\pm 21.3\%$ 、三次近似では $\pm 5.3\%$ となり計測には許容できない誤差の大きさである。しかし、四次近似では $\pm 1.4 \times 10^{-13}\%$ にまで抑制され、十分な精度を実現することができた。二つの温度依存パラメータの積をモデル化することにより、除算を含まない補償演算系が構築され、FPGAによる演算時間を考慮すると高速化に適している近似法である。

図4に示したパラメータの積を四次近似した場合における流速の誤差評価を図5に示す。流速は3m/sを基準値とした。図より、PC上のシミュレーションにおいては、無次元温度が0.2~0.8の範囲で誤差が $\pm 0.11\%$ (先行研究 $\pm 0.7\%$)に抑制することができた。一方、FPGA上に補償演算を実装し誤差評価を行うと $\pm 0.9\%$ まで増加するが、オーバーフローや桁落ちを考慮したビットシフトを適切に行うことでさらなる改善が見込まれる。また、従来の除算を含む近似方法と比較して約67%の演算時間の短縮が確認された(700ns)。

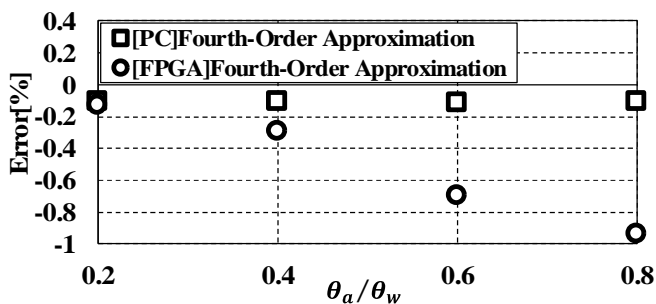


図5 流速の誤差評価

(4) 補償演算の高速化

流れ場の高次相関量や微細構造など詳細な解析を行うためには、速度と温度信号を高サンプリングで取得する必要がある。一方で、熱線流速計と抵抗線温度計を組み合わせる二線式温度流速計では、正確な同時分離計測を実現するために流速計と温度計の計測原理を連成している。この連成した計測原理に対して相互補償系を構築することが要求されるため、FPGAが持つ並列処理機能が活かされる。特に、抵抗線温度計用の周波数補償系の構築にはアナログ伝達関数の特性を維持したままデジタル伝達関数へ変換可能な双一次変換法を採用しており、デジタル周波数補償系の補償限界はサンプリング周波数に依存する。したがって、補償可能な周波数帯域を拡張するためにデジタル周波数補償系の動作周波数を向上し、サンプリング周波数を高く設定することが望ましい。これまでの研究では、各補償系の並列実行は実現していたが、補償系内部の演算については逐次処理を基本としており、演算時間の短縮については改善の余地を残していた。そこで、本研究では、パイプライン処理を導入して三種の補償系の内部回路をそれぞれ並列化することにより補償演算の高速化を行った。

パイプライン処理とは、並列処理を導入することにより単位時間あたりのデータ処理能力(スループット)を高めることを目的とする信号処理技術である。本研究では、LabVIEW FPGA モジュールによりシフトレジスタを用いたパイプライン処理を実現した。補償プログラム内に構築した補償演算を複数のステップに分割し、それぞれのステップの入出力間でシフトレジスタによりデータの受け渡しすることによって実現した。これにより分割した機能を並列化することが可能となり、所要演算時間を短縮することができる。

従来の周波数補償系の内、初段を構成するIIRフィルタを図6に示す。図6において、～で示す処理は直列に接続されていた。LabVIEWでパイプライン処理を実現する際は、前回のループの処理結果を次のループの入力に渡す機能であるシフトレジスタを用いた。図7に、～の処理に対してパイプライン処理を適用した補償系を示す。このように、シフトレジスタとループ処理を併用することで並列化を行った。

次に、温度補償系の並列化について述べる。図8に先行研究で開発された従来型の温度補償系を、図9にパイプライン化した温度補償系を示す。温度補償演算には

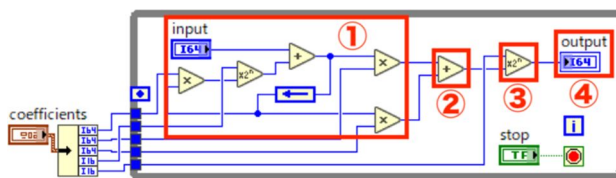


図6 従来型の周波数補償系

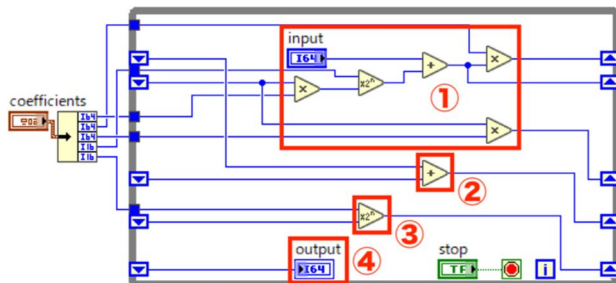


図7 パイプライン化した周波数補償系

64bit の除算を行う箇所があるため、実行時間が長くなる要因となっていた。除算処理のビット長を削減することは実行時間の観点では効果があるが計算精度が低下するため、パイプライン処理により除算とそれ以外の演算部を並列化することで精度を維持しつつ高速化した。

1 サンプルデータに対する各種補償の演算時間を、パイプライン化の前後で比較した結果を表 1 に示す。パイプライン処理を行う前は、遅延補償系の演算時間が最も長く 3075nsec でありボトルネックとなっていた。一方、並列化の効果は周波数補償と遅延補償において顕著に表れており、約 1/3 と大幅に短縮されている。その結果、従来は計測時のサンプリングレートが最大で 300kHz 程度に限定されていたが、高速化後はおよそ 2 倍となる 580kHz 程度まで補償演算が追従できるようになった。

ここで性能評価の一例として、パイプライン処理により高速化した周波数補償系の伝達関数を図 10 に示す。実験条件は、サンプリング周波数 10kHz、中間利得 5dB、低域折れ点周波数 0.1Hz、高域折れ点周波数 100Hz である。実線は目標とする連続系周波数補償系の伝達関数であり、菱形は従来の周波数補償系の伝達関数、赤丸はパイプライン処理により高速化した周波数補償系の伝達関数である。評価試験より、従来の周波数補償系の特性を維持したままパイプライン処理により周波数補償系が高速化されていることを確認した。また、0~556Hz の周波数帯域において誤差が 1% 以下で実現されている。ここで、556 Hz 以上の周波数帯域では誤差が 1% 以上となるのは、双一次変換により離散系伝達関数を構築する際の適応限界を超えたためである。しかし、サンプリング周波数を高くすることにより適応限界周波数を高くすることができるため、今回取り組んだパイプライン処理の導入は計測可能周波数を拡張する上で大変重要である。

(5) 総括

本研究では、双一次変換によりデジタル周波数補償系を設計し、組み込みデバイスである FPGA 上に構築した。固定小数点演算に限定される FPGA デバイスを用いる場合に、精度を確保するために必要となるフィルタ係数の整数部のビット長を明らかにした。また、温度補償系に対しては、従来よりも高次関数により温度依存パラメータをモデル化し、特に二つの温度依存パラメータの積に関して、四次近似まで施すことにより除算を含まない高速演算可能な温度補償を実現した。パラメータ誤差が流速計測に及ぼす効果を評価し、無次元温度が 0.2~0.8 の範囲において、PC 上では誤差 ±0.11%、FPGA 上では ±0.9% に収める補償演算システムを構築した。

さらに、パイプライン処理を導入して補償演算を高速化した。LabVIEW FPGA モジュールおよびシフトレジスタとループ処理を利用することでパイプライン処理を実現し、除算とその他の演算を並列に処理するように改善した。その結果、演算時間の長い遅延補償については、所要時間を 1/3 に短縮することに成功した。これにより、二線式温度流速計のサンプリング周波数の上限を 300kHz から 580kHz にまで高めることができた。また、パイプライン化した周波数補償系の伝達関数を評価し、目標とする連続系伝達関数と比較して、所望の周波数帯域において誤差 1% 以下で実現されていることを確認した。

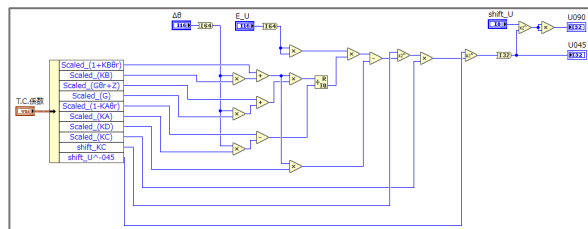


図 8 従来型の温度補償系

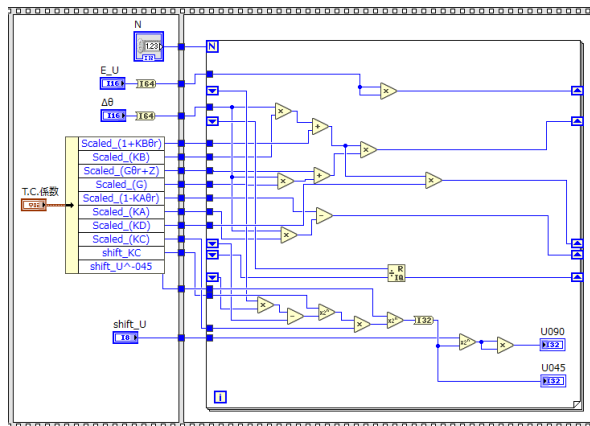


図 9 パイプライン化した温度補償系

表 1 パイプライン処理による各補償系の演算時間の短縮効果

	並列化前 [nsec]	並列化後 [nsec]
周波数補償	325	100
温度補償	2000	1700
遅延補償	3075	1000

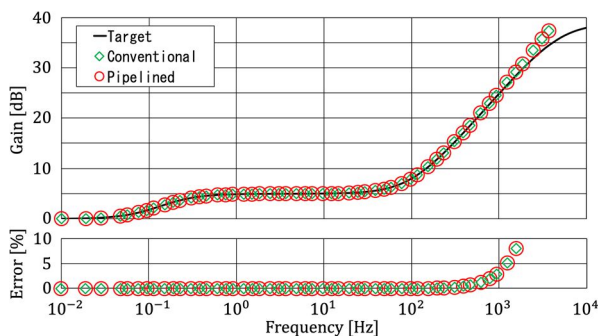


図 10 パイプライン化した周波数補償系の伝達関数

5. 主な発表論文等

〔雑誌論文〕 計0件

〔学会発表〕 計12件（うち招待講演 0件 / うち国際学会 0件）

1. 発表者名 鈴木慧人、大庭勝久
2. 発表標題 二線式温度流速計における遅延補償系の設計・評価
3. 学会等名 富士山麓アカデミック＆サイエンスフェア2019
4. 発表年 2019年

1. 発表者名 伊東大輔、大庭勝久
2. 発表標題 熱流体計測器用のデジタル補償系の統合
3. 学会等名 富士山麓アカデミック＆サイエンスフェア2019
4. 発表年 2019年

1. 発表者名 久保寺智哉、大庭勝久
2. 発表標題 組込みデバイスを用いた熱式速度センサの高精度化
3. 学会等名 富士山麓アカデミック＆サイエンスフェア2019
4. 発表年 2019年

1. 発表者名 中村美月、大庭勝久
2. 発表標題 パイプライン処理による熱流体計測アルゴリズムの高速化に関する検討
3. 学会等名 富士山麓アカデミック＆サイエンスフェア2019
4. 発表年 2019年

1. 発表者名 加藤正純、大庭勝久
2. 発表標題 組込みデバイスを用いた抵抗線温度計の動的補償系の構築
3. 学会等名 日本機械学会 2017年度年次大会
4. 発表年 2017年

1. 発表者名 久保寺智哉、大庭勝久
2. 発表標題 熱線流速計の温度変動場における計測精度の改善
3. 学会等名 日本機械学会東海支部第49回学生会卒業研究発表講演会
4. 発表年 2018年

1. 発表者名 伊東大輔、大庭勝久
2. 発表標題 FPGAによる二線式温度流速計の補償系の統合
3. 学会等名 日本機械学会東海支部第49回学生会卒業研究発表講演会
4. 発表年 2018年

1. 発表者名 牛山健太、大庭勝久
2. 発表標題 熱流体計測センサの周波数特性の性能向上に関する研究
3. 学会等名 日本高専学会第22回年会講演会
4. 発表年 2016年

1. 発表者名 三室菜美、大庭勝久
2. 発表標題 熱流体用温度センサの特性検定の高精度化に関する検討
3. 学会等名 日本高専学会第22回年会講演会
4. 発表年 2016年

1. 発表者名 牛山健太、大庭勝久
2. 発表標題 抵抗線温度計の周波数補償のための自動検定システムの開発
3. 学会等名 日本機械学会2016年度年次大会
4. 発表年 2016年

1. 発表者名 三室菜美、大庭勝久
2. 発表標題 抵抗線温度計の周波数応答評価の自動化
3. 学会等名 日本機械学会東海支部第48回学生会卒業研究発表講演会
4. 発表年 2017年

1. 発表者名 加藤正純、大庭勝久
2. 発表標題 組込みデバイスを用いた抵抗線温度計の出力特性の改善
3. 学会等名 日本機械学会東海支部第66期総会・講演会
4. 発表年 2017年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

沼津工業高等専門学校電子制御工学科大庭研究室
<http://www2.denshi.numazu-ct.ac.jp/staff/ooba/index.html>

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----