

平成30年6月29日現在

機関番号：12608

研究種目：挑戦的萌芽研究

研究期間：2016～2017

課題番号：16K14247

研究課題名(和文)原子層状TMDCチャネル2D-MISFETの3D構造化への挑戦

研究課題名(英文)Challenge to fabricate 3D structure of atomically thin TMDC film for future 2D-MISFET

研究代表者

若林 整 (Wakabayashi, Hitoshi)

東京工業大学・工学院・教授

研究者番号：80700153

交付決定額(研究期間全体)：(直接経費) 2,800,000円

研究成果の概要(和文)：原子層状半導体の遷移金属ダイカルコゲナイド(TMDC)を用いた二次元チャネル電界効果型トランジスタ(2D-MISFET)について、超高真空RFマグネトロンスパッタ法による二硫化モリブデン(MoS₂)膜は、金属Dot側壁において基板表面法線方向3次元Fin形状が断面TEMで観察されたが、制御性に欠ける。一方、下地基板表面粗さによる結晶性の乱れをトリガーにしたMoS₂ Fin形状を確認した。またRaman分光法によりその内部応力は小さく、結晶性が高いことを確認した。以上、三次元MoS₂膜を実現するには、パターンング部からの核発生よりも、TMDC膜の粒界制御の方が有効であることを見出した。

研究成果の概要(英文)：Regarding a two-dimensional channel field effect transistor (2D-MISFET) using a transition metal dichalcogenide (TMDC) as an atomic layered semiconductor, the molybdenum disulfide (MoS₂) film formed by the ultra-high vacuum RF magnetron sputtering method has been investigated. Three dimensional fin shape was observed in cross sectional TEM, but lacked controllability. On the other hand, the MoS₂ fin shape was confirmed due to the surface roughness of the underlying substrate as a trigger. It was confirmed by Raman spectroscopy that its internal stress was small and its crystallinity was high. As described above, we found that grain boundary control of TMDC film is more effective than nucleation from patterned structure to realize three-dimensional MoS₂ film.

研究分野：電子デバイス

キーワード：二次元層状半導体膜 遷移金属ダイカルコゲナイド 二硫化モリブデン 3次元成長 二次元成長 核形成

1. 研究開始当初の背景

最先端ロジック LSI では、22 nm ノード以降に三次元構造トランジスタ(FinFET)が採用され、高集積化と低消費電力化が進められている。しかしチャンネル部の膜厚が 5nm 程度と薄くなるために移動度が低下することから、バルク材料をチャンネルとして用いることの限界が容易に予想される。そこで膜厚を規定し易い原子層状半導体である遷移金属ダイカルコゲナイド (Transition-Metal Di-Chalcogenide: TMDC) を用いた二次元チャンネル電界効果型トランジスタ(2D-MISFET)の研究が精力的に進められている。また LSI 用途だけでなくディスプレイ応用も研究されている。

2. 研究の目的

そこで本研究では、二次元層状半導体膜の三次元縦型トランジスタへの展開を探索するため、二次元層状半導体膜の三次元化成長について知見を得ることを目的に研究を進めた。

3. 研究の方法

SiO₂/Si 基板を用い、スパッタ法により二硫化モリブデン(Molybdenum di-sulfide: MoS₂)膜を成長した[1-18]。特に、核形成と二次元及び三次元の成長モードを制御するため、超高真空(Ultra-High Vacuum: UHV) RF (Radio Frequency)マグネトロンスパッタ法における成膜基礎特性を詳細に調べた。

MoS₂ 膜の結晶性の評価には、Raman 分光測定や X-ray photoelectron spectroscopy (XPS) 測定を用いた。また、高角散乱環状暗視野走査透過顕微鏡法 (High-Angle Annular Dark-Field Scanning Transmission Electron Microscopy: HAADF-STEM)により、膜厚は粒径の評価を行い、ホール効果測定により、電気特製の評価を行った。

4. 研究成果

まず二次元成長 MoS₂ 膜成長において、基板高温化(室温から 400°Cへ)や高 RF パワー化(20 から 50W へ)により、結晶性が向上することを確認した。さらに、スパッタされたモリブデンおよび硫黄の両方がシリコン基板表面で熱化するように真空度とターゲット基板間距離を調整することにより、結晶性が向上することも確認した[5,18]。特に、400°C程度において結晶性が高くなり、それよりも高い温度では蒸気圧の比較的高い硫黄の欠損が発生してしまうことが分かった。図 1 に SiO₂ 下地平坦部における MoS₂ 膜の断面 STEM 像を示す。この図より、最適化したスパッタ条件により、強い輝点として観察されるモリブデンと、その上下に位置する弱い輝点の硫黄からなる MoS₂ 膜特有の三角プリズム構造を観察することができる。また層中心の間隔は約 0.65 nm で、ほぼ理想的な層状 MoS₂ 膜が形成されていると考えられる。また、

一層だけ一部欠損が観察されるが、MoS₂ 膜の平坦性は比較的高く、4 層程度の層状 MoS₂ 膜を形成できていることが分かる。また結晶粒径は、少なくとも 10 nm 程度以上あり、粒径の成長初期核発生密度依存性は小さいと思われる。

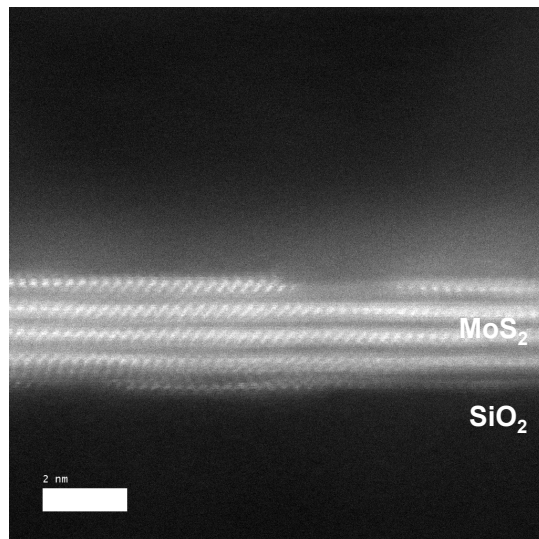


図 1: SiO₂ 下地平坦部 MoS₂ 膜の断面 STEM 像. モリブデンと硫黄からなる 4 層 MoS₂ 膜を観察できる.

次に三次元成長を観察するため、パターニングされた 50 nm 厚窒化チタン(TiN)膜の周辺で縦方向に成長した MoS₂ 膜の断面 STEM 像を図 2 に示す[2]。この図より、スパッタ法を用いた場合でも縦方向に MoS₂ 膜を形成できることが分かる。またそれは、平坦部から結晶性を引き継いで湾曲していることも分かる。残留内部応力が大きいことは予想されるが、二次元膜の三次元構造形成の可能性を拓く結果であると考えられる。

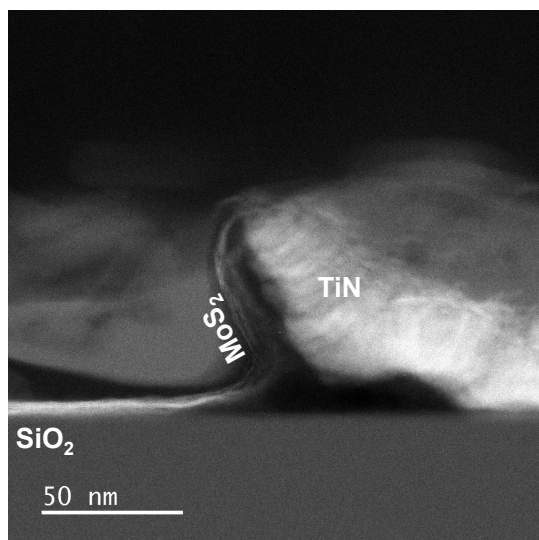


図 2: パターニングされた 50 nm 厚 TiN 膜の周辺で縦方向に成長した MoS₂ 膜の断面 STEM 像. スパッタを用いた場合でも縦方向に MoS₂ 膜を形成できることが分かる.

次に、図 3 に凹凸表面を持つ金属 TiN 膜上で縦方向成長した MoS₂ 膜の断面 STEM 像を示す[2]。ここで TiN 膜は基板法線方向への柱状結晶構造を持っていて、スパッタ法による MoS₂ 膜は TiN 表面凹部から核発生し、基板法線に近い方向へ二次元成長していることが分かる。加えて、凹凸をトレースするように成長している部分も見られる。

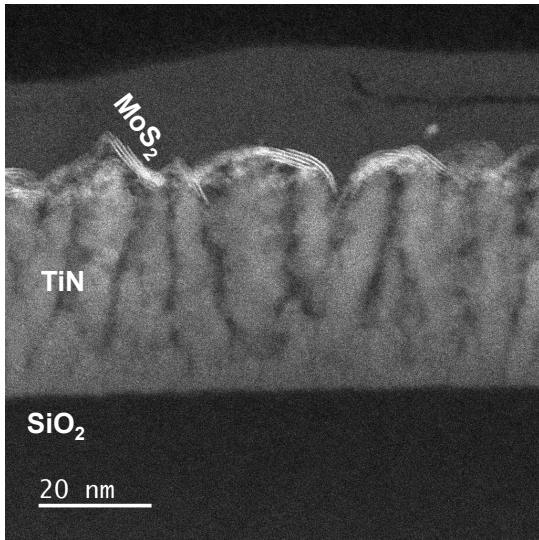


図 3: 凹凸表面を持つ TiN 膜上で縦方向成長した MoS₂ 膜の断面 STEM 像。TiN 表面凹部から核発生していると思われる。

次に、絶縁膜 SiO₂ 下地表面荒さの依存性を図 4 に示す[1]。ここで、MoS₂ 成膜前処理として、SPM 洗浄後の Diluted HF (DHF) 処理時間を長くすることにより、SiO₂ 表面の粗さを制御した。この図より、表面を粗くすることにより MoS₂ 膜の層状のうねりが大きくなり、基板の法線方向へ Fin 形状に成長することが分かる。これは、膜厚が厚くなることにより、MoS₂ 膜の内部応力が大きくなり、結晶性が乱れることによると考えられる。一方、Raman 分光法により、三次元 MoS₂ 膜の残留内部応力は小さいと見積もられ、結晶性が高いことを確認した。

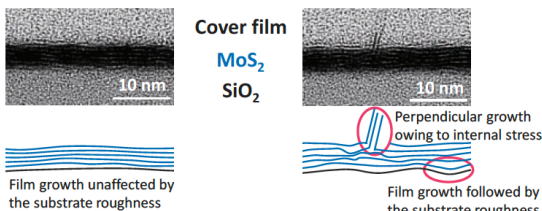


図 4: MoS₂ 膜の内部応力に起因して縦方向成長したと思われる MoS₂ 膜の断面 TEM 像。下地ラフネスが大きくなると、縦方向への成長が発生する。

次に、ホール効果測定から算出したホール効果移動度とキャリア濃度の下地表面粗さ

依存性を図 5 に示す[1]。この図より、下地表面粗さが大きくなるにつれて、二次元膜としては、移動度が低下してキャリア濃度が増えることが分かる。しかし基板法線方向への成長部において、Raman 分光などで MoS₂ 膜の結晶性が高いことは確認している。

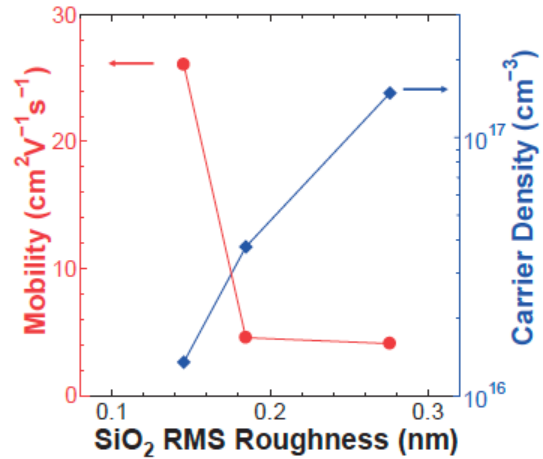


図 5: 3 次元成長した時の 2 次元のホール効果測定による移動度とキャリア濃度の下地ラフネス依存性。下地表面荒さが大きいほど 3 次元成長が進み、移動度が低くなる。

以上により、TMDC を用いた 2D-MISFET の三次元構造化に向けて MoS₂ 膜の基板表面法線方向 Fin 形状を実現するには、パターンニングされた核サイトよりも、MoS₂ 膜の内部応力制御による粒界制御が有効であることを見出した。三次元成長 MoS₂ 膜の結晶性は高く、LSI やディスプレイ応用だけでなく、蓄電池の電極応用などに向けて、研究を継続する必要があると考えられる。

5. 主な発表論文等

[査読あり雑誌論文] (計 2 件)

- [1] Takumi Ohashi, Iriya Muneta, Kentaro Matsuura, Seiya Ishihara, Yusuke Hibino, Naomi Sawamoto, Kuniyuki Kakushima, Kazuo Tsutsui, Atsushi Ogura and Hitoshi Wakabayashi, "Quantitative relationship between sputter-deposited-MoS₂ properties and underlying-SiO₂ surface roughness," Applied Physics Express 10, 041202 (2017).
- [2] Kentaro Matsuura, Takumi Ohashi, Iriya Muneta, Seiya Ishihara, Kuniyuki Kakushima, Kazuo Tsutsui, Atsushi Ogura, Hitoshi Wakabayashi, "Low-Carrier-Density Sputtered MoS₂ Film by Vapor-Phase Sulfurization," Journal of Electronic Materials (2018).

[学会発表] (計 16 件)

- [3] Hitoshi Wakabayashi, "CMOS-Device Benchmark and Sputtered MoS₂ Film for Monolithic Transistor," 20th International

- Symposium on Chemical-Mechanical Planarization, August 2016.
- [4] 若林整、「IoTのセンサ～通信～ビッグデータ処理過程を支えるデバイス・周辺技術」、日本学術振興会 半導体界面制御技術第154委員会、第8回講習会、2016年11月。
- [5] Shin Hirano, Jun'ichi Shimizu, Kentaro Matsuura, Takumi Ohashi, Iriya Muneta, Kuniyuki Kakushima, Kazuo Tsutsui, and Hitoshi Wakabayashi, "Crystallinity Improvement Using Migration-Enhancement Methods for Sputtered-MoS₂ Films," EDTM 2017, P-28.
- [6] 若林整、「スパッタ MoS₂膜の MISFET 応用」グラフィコンソシアム第14回研究講演会、2017年8月。
- [7] Hitoshi Wakabayashi, "Sputtered TMDC 2D Materials and their Electrical Properties," 21st International Symposium on Chemical-Mechanical Planarization, August 2017.
- [8] 若林整、「IoT向けスパッタ MoS₂チャンネル MOSFET の研究」第78回応用物理学会秋季学術講演会、2017年9月。
- [9] 坂本 拓朗、大橋 匠、宗田 伊理也、角嶋 邦之、筒井 一生、若林 整「MoS₂ターゲット高温スパッタ法のロングスロー化による MoS₂膜結晶性向上」、第78回応用物理学会秋季学術講演会、2017年9月。
- [10] 大橋 匠、宗田 伊理也、石原 聖也、日比野 祐介、角嶋 邦之、筒井 一生、小椋 厚志、若林 整、「スパッタ堆積 MoS₂膜の下地材料依存性」、第78回応用物理学会秋季学術講演会、2017年9月。
- [11] 若林整、「2D Materials で広がる世界」日本学術振興会シリコン超集積システム第165委員会、2018年1月。
- [12] 若林整、「IEDM 2017 参加報告」応用物理学会シリコンテクノロジー分科会 SDRJ 委員会 More Moore (MM) WG 第3回会議、2018年1月。
- [13] 若林整、「IoT社会を拓く集積回路向けデバイス技術」、芝浦工業大学第5回グリーンイノベーションシンポジウム日の丸半導体ルネサンス-IoT・パワーエレが切り拓く新時代-, 2018年2月。
- [14] Hitoshi Wakabayashi, "ACTIVE-PERFORMANCE BENCHMARK FOR ADVANCED 3D-CMOS DEVICES," CSTIC 2018, Symposium I: Device Engineering And Memory Technology, 1-9, March 2018.
- [15] Kentaro Matsuura, Jun'ichi Shimizu, Mayato Toyama, Takumi Ohashi, Iriya Muneta, Seiya Ishihara, Kuniyuki Kakushima, Kazuo Tsutsui, Atsushi Ogura, and Hitoshi Wakabayashi, "Chip-Level-Integrated nMISFETs with Sputter-Deposited-MoS₂ Thin Channel Passivated by Al₂O₃ Film and TiN Top Gate," 2018 IEEE Electron Devices Technology and Manufacturing Conference (EDTM), 6A-3, March 2018.
- [16] 若林整、「MoS₂膜のスパッタ合成とトランジスタ応用」、第65回応用物理学会春季学術講演会、2018年3月。
- [17] 大橋 匠、坂本 拓朗、松浦 賢太郎、清水 淳一、外山 真矢人、石原 聖也、日比野 祐介、宗田 伊理也、角嶋 邦之、筒井 一生、小椋 厚志、若林 整、「Migration 制御したスパッタリング法による2次元層状 MoS₂成膜」、第65回応用物理学会春季学術講演会、2018年3月。
- [18] 坂本 拓朗、大橋 匠、松浦 賢太郎、宗田 伊理也、角嶋 邦之、筒井 一生、若林 整、「スパッタの低パワー化による MoS₂ 薄膜のキャリア濃度低減」、第65回応用物理学会春季学術講演会、2018年3月。
- [図書] (計0件)
- [産業財産権] なし
- 出願状況 (計0件)
- 取得状況 (計0件)
- [その他]
- https://search.star.titech.ac.jp/titech-ss/pursuer.act?event=outside&key_t2r2Rid=CTT100647195&lang=jp
6. 研究組織
- (1)研究代表者
- 若林 整 (WAKABAYASHI Hitoshi)
- 東京工業大学・工学院・教授
- 研究者番号：80700153