

平成 30 年 4 月 10 日現在

機関番号：12601

研究種目：挑戦的萌芽研究

研究期間：2016～2017

課題番号：16K14446

研究課題名(和文) 触媒金属蒸気を利用したh-BN上へのグラフェンのCVD直接成長

研究課題名(英文) Direct growth of graphene on h-BN using the Cu vapor

研究代表者

長汐 晃輔 (Nagashio, Kosuke)

東京大学・大学院工学系研究科(工学部)・准教授

研究者番号：20373441

交付決定額(研究期間全体)：(直接経費) 2,800,000円

研究成果の概要(和文)：次世代半導体チャネル材料として期待される2層グラフェンのギャップ形成には、原子レベルで平坦なh-BNとの複層化が重要である。触媒機能としてCu蒸気を外部から導入し、h-BN上へのグラフェン直接成長を試みた。しかしながら、金属触媒を色々検討したもののグラフェンの成長は困難であった。そこで、グラフェンと異なりバンドギャップを有する2次元結晶であるMoS₂のCVD成長を試みた。SiO₂/Si基板上に3角形状の単層MoS₂の形成に成功した。また、2次元結晶の機械的なヘテロ構造作成手法を検討した。レンズ形状のPDMS/PMMAを用いて、温度を詳細に制御することで複層化が可能であることがわかった。

研究成果の概要(英文)：To open the band gap in bilayer graphene, it is important to use atomically flat substrate and to reduce the charged impurities on oxide. The key to achieve these issues is the van der Waals heterostructure formation with h-BN. However, the direct growth of graphene on h-BN is quite difficult because the catalytic reaction is not expected on the h-BN surface. In this study, we studied the graphene growth on h-BN using the catalytic reaction with Cu vapor. We tried many kinds of catalytic metals. It was quite difficult to grow graphene on h-BN. Therefore, we started to grow MoS₂ with intrinsic band gap, which is one of 2D materials. We successfully grew monolayer MoS₂ on SiO₂/Si substrate. Moreover, we tried to fabricate the van der Waals heterostructure with h-BN. The PDMS/PMMA of small lens shape is used to pick up small 2D crystal and fabricate the heterostructure. By controlling the temperature, it was succeeded.

研究分野：半導体デバイス工学

キーワード：グラフェン 2次元材料 ファンデアワールスヘテロ

1. 研究開始当初の背景

次世代半導体チャネル材料として期待されるグラフェンに関して、これまで擬単結晶 Cu 触媒上で CH₄ ソースガスを分解する CVD 成長により高品質グラフェンを成長してきた。しかしながら、デバイスの観点からは、原子レベルで平坦な絶縁性基板 h-BN 上でのみグラフェンの期待されるデバイス特性が報告されており、h-BN 上へのグラフェン直接成長が望まれる。しかしながら、h-BN にはグラフェン成長に必要な触媒作用は存在しないことから、報告は非常に少なく 1 ミクロン以下の微結晶しか得られていない。本研究では、触媒機能として Cu 蒸気を外部から導入し、h-BN 上へのグラフェン成長を試み、グラフェンの電子デバイス応用へつなげたい。

2. 研究の目的

h-BN 結晶上に CVD によりグラフェンを成長させることで、大面積化というデバイス応用への筋道を付けることを目標としている。しかしながら、困難が予想される点は、グラフェンの CVD 成長では、CH₄ ガス分解の触媒作用を有する基板(例えば Cu, Ni 等)を用い、その上に成長させてきたが、今回の計画では、h-BN にはその触媒作用が無いいため、Cu 蒸気で分解することを検討した。

3. 研究の方法

触媒機能として Cu 蒸気を外部から導入し、h-BN 上へのグラフェン成長を試みた。3ゾーンの CVD 炉を立ち上げ、炉内の温度分布の調整を行い、Cu を高温域に置くことで Cu 蒸気による CH₄ の分解による h-BN 上への成長を試みた。しかしながら、金属触媒を色々検討したものの h-BN 上へのグラフェンの成長は困難を極めた。そこで、大きく方針を変え、以下の 2 つに注力して研究を行った。

1. グラフェンと異なりバンドギャップを有する 2 次元結晶である MoS₂ の CVD 成長
2. CVD による成長ではなく、機械的剥離法により得た結晶の複層化によるグラフェン/h-BN 積層

4. 研究成果

4-1 MoS₂ の CVD 成長

グラフェンに端を発し、様々な層状物質系 FET デバイスが注目されている。2 層グラフェンのギャップ内準位の低減が I_{on/off} 比の向上に重要な役割を果たしていることが分かってきたが、その起源に

については様々な提案がある。他の層状物質系との比較は、重要な方向性であると考えられる。ここで単層 MoS₂ には 1.8eV のバンドギャップが存在するため、2 次元層状半導体の特徴を理解するための物質として期待がかかるが、バルク単結晶の質は Kish グラファイト程高くないため、高品質 MoS₂ の成膜が重要となる。S と MoO₃ 粉末を出発原料とした CVD においては、MoO₃ の蒸気圧が低いため、基板位置は重要な成膜条件であると推測される。本研究では、CVD 時の基板位置を中心に成膜条件を検討し、MoS₂ のエッチピット密度(EPD)により結晶性を評価した。

MoO₃ のボートは石英チューブの中心に、S のボートは N₂ キャリアガスの上流側に設置した。MoO₃ の加熱温度は 600, 700°C とし、図 1 に示された①~④の位置に SiO₂/Si 基板を設置し、MoS₂ を成長させた。③位置では、MoO₃ ボートの上に SiO₂ 面を下にして設置し、④では、試料台を用い同様に SiO₂ 面を下にして設置した。成膜した MoS₂ において、ラマンによる層数判断、PL によるエネルギーギャップの見積を行った。酸素雰囲気 290°C で 1 時間アニールすることで EPD を計測した。さらに、成膜した MoS₂ (700°C 試料台なし) に対し EB リソにより 2 端子 FET デバイスを作成し、電気測定を行った。

①及び②の位置には、MoS₂ の成長は観察されなかった。③では各温度で単層 MoS₂ の合成は可能であったが、図 2 に示すように、単結晶領域が明確な独立した三角形に成長した範囲が狭く、デバイス作成には向かない。一方、試料台を使用した場合、600°C では MoS₂ の成長は観察されなかったが、700°C では基板上の広い範囲に独立した MoS₂ を合成できることがわかった。面積で 10 倍程度の増加であった。試料台を使用しない場合は、MoO₃ と基板の距離が近すぎ、基板表面の Mo 量が場所によって大きく異なってしまうため広範に MoS₂ が成長しなかったと考えられる。また試料台を使用した場合、600°C では Mo が基板表面まで届かなかったため成膜されなかったと考えられる。Raman により単層であることを確認した後、PL により解析したところ表 1 のような結果を得た。製膜条件による大きな差は見られなかったが、へき開の MoS₂ では FWHM は 0.10eV 程度であり、CVD の MoS₂ の方が FWHM が小さいことがわかった。これは先行研究の結果と一致している。図 3 は酸素アニール後の AFM 像である。EPD はすべての CVD 条件で 10⁸ cm⁻² 程度であり、欠陥の低減が重要であるといえる。またエッチピットの三角形は常に外側の三角形と逆の向きであり、外側と内側の三角形の辺は同じ原子のエッジで構成されていることがわかった。図 4 は電気測定の結果である。1.8eV 程度のギャップが存在するため、10⁷ 近い電流のオンオフ比が容易に得られている。現段階で、単結晶 MoS₂ のデバイス作製に適した広範に独立した単層 MoS₂ を成膜させることに成功したため、EPD を下げる成膜条件を検討することで、MoS₂

の電気特性を向上させることが可能であると考えている。

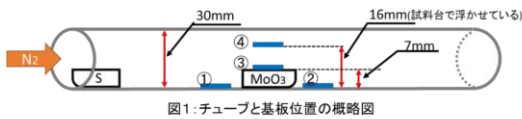


図1: チューブと基板位置の概略図

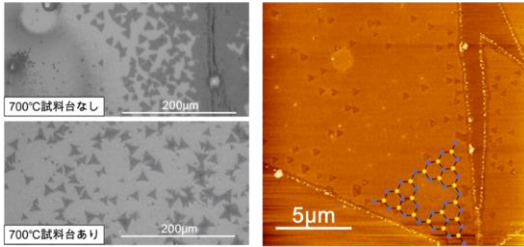


図2: 試料台の有無によるCVD結果の差

図3: アニール後のAFM像

	PL Peak	PL FWHM
600°C台なし	1.85eV	0.06eV
700°C台なし	1.83eV	0.06eV
700°C台あり	1.84eV	0.06eV

表1: PLによる解析結果

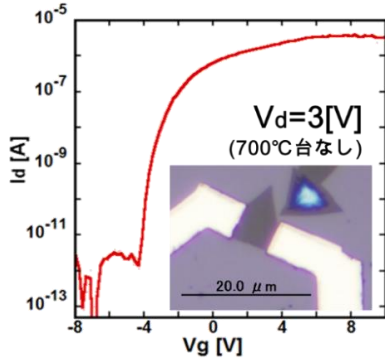


図4: 2端子電気測定でのVgとIdの関係

4-2 2D 結晶のピンポイント取得と複層化

様々な二次元物質のヘテロ構造は、ポリマーを用いた転写によって作製される。既存の化合物半導体等のヘテロ成長と異なり、ヘテロ界面は van der Waals 力による結合のため、格子不整合とは無関係に所望の複層化が可能となる。しかしながら、貼り合わせ時に界面に取り込まれる大気や不純物等で構成されるバブルのため、本来の輸送特性が得られないことがある。これまでに我々は、無機と有機の熱膨張率の差を利用した乾式転写手法を報告してきたが[1]、基板と同じサイズの平坦なポリマーを利用した転写のため、貼り合わせ時の空間的制御性が悪くバブルフリーな清浄界面形成は困難であった。本研究では、レンズ形状のポリマーを利用し、2次元結晶をピンポイントでピックアップし、基板傾斜を利用したバブルフリーな転写を試みた。

平坦な PDMS 基板上に固化前の PDMS を少量滴下し、正立させた状態で 24 時間乾燥・固化させレンズ形状を作製した。図 5 に

示すように、レンズ部を 2 重構造にすることで、接触面積の低減と、十分なレンズの高さを両立させ、貼り合わせ基板との望まない場所の接触を防ぐことが可能となる。PMMA をスピコートし、75°C で 45 分ベイクングした。レンズ状の PMMA/PDMS 基板と、*h*-BN 結晶をテープで転写した SiO₂/Si 基板を位置合わせ装置に固定後、ステッピングモーター (0.25 µm/pulse) で高さを制御し、接触及びピックアップの様子を観察した。基板の温度は、ペルチェ素子により制御した。

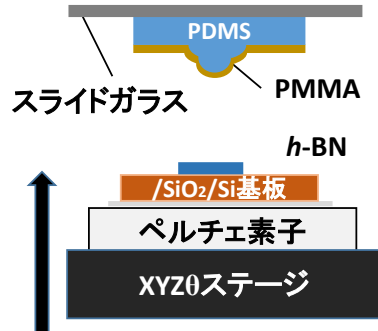


図 5 アライメントシステム

PMMA レンズによる *h*-BN のピンポイントピックアップの成功率と基板温度の関係を図 6(a)に示す。基板温度が PMMA のガラス転移温度($T_g \sim 55^\circ\text{C}$)よりも高い場合、PMMA が流動性を持ち *h*-BN 結晶に対して密着性が向上する。70°C 以下だとほとんどピックアップ出来なかったが、110°C 以上では、100% に近い確率でピックアップすることが可能であった。しかしながら、基板温度が高いほど *h*-BN 結晶が割れる確率が高くなった。これは温度が高くなるにつれて、PMMA の弾性率が低下し、かつ PMMA と SiO₂ 基板の密着性の向上によりピックアップに必要な力が増大したことで、基板からはがれた際 PMMA が大きく変形し、結果 *h*-BN が割れたのではないかと考えられる。そこで、温度を T_g 以下に下げると PMMA の粘性が急激に増加し固まることを利用して、110°C 以上の高温で十分長い時間接触保持した後、接触を保ったまま 55°C まで冷却し、その後 *h*-BN をピックアップすることで割れることなくピックアップすることに成功した(図 6(b))。

バブルフリーの複層化に関して、110°C に加熱し、かつ十分低速で接触させた場合、界面の多量のバブルが合体し清浄界面の面積が増加することが報告されている[2]。しかしながら、110°C に加熱して 2 つの *h*-BN 結晶をほぼ平行に接触させた場合は、バブルが動く様子は観察されず、図 7(a)のように大量のバブルが取り込まれた。一方、下側の基板に数度の角度を付けて配置した場合は、図

7(b)のように転写時にバブルを押し出すことでバブルフリーな清浄界面を得ることができた。2重構造のレンズ形状を使用し、望まない場所への接触を防ぐことで、基板を傾斜させた際の位置制御性が向上したと考えられる。

[1] T. Uwanno, *et al.*, *2D mater.* 2015, **2**, 041002.

[2] F. Pozzpcchero *et al.*, *Nature comm.* 2016, **7**, 11894.

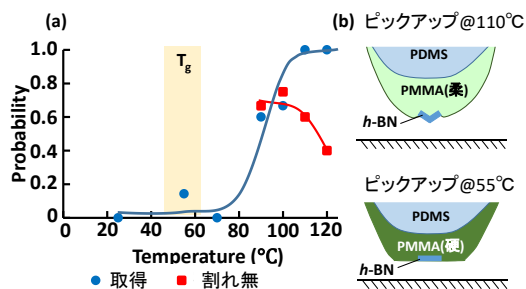


図 6 (a) h-BN ピックアップ成功例, (b)異なる温度でのピックアップの状況.

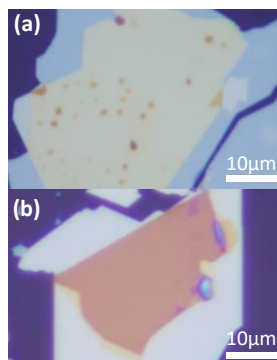


図 7 h-BN/h-BN 張り合わせ後の光学顕微鏡写真. (a)平行, (b)傾斜.

5. 主な発表論文等

〔雑誌論文〕(計 9 件)

[1] Y. Hattori, T. Taniguchi, K. Watanabe, and K. Nagashio, "Anisotropic breakdown strength of single crystal hexagonal Boron Nitride", *ACS appl. mater. interfaces*, 2016, **8**, 27877.

[2] N. Takahashi, and K. Nagashio, "Buffer Layer Engineering on Graphene via Various Oxidation Methods for Atomic Layer Deposition", *Appl. Phys. Express*, 2016, **9**, 125101.

[3] Y. Hattori, T. Taniguchi, K. Watanabe, and K. Nagashio, "Comparison of device structures for the dielectric breakdown measurement of hexagonal boron nitride", *Appl. Phys. Lett.*, 2016, **109**, 253111.

[4] S. Kurabayashi, and K. Nagashio, "Transport properties of the top and bottom surfaces in monolayer MoS₂ grown by chemical vapor deposition", *Nanoscale*, 2017, **9**, 13264-13271.

[5] K. Nagashio, Y. Hattori, N. Takahashi, T. Taniguchi, K. Watanabe, J. Bao, W. Norimatsu, and M. Kusunoki, "Electrical Integrity and

Anisotropy in Dielectric Breakdown of Layered h-BN Insulator", *ECS Transactions*, 2017, **79**, 91-97.

[6] S. Sekizaki, M. Osada, and K. Nagashio, "Molecularly-thin Anatase field-effect transistors fabricated through the solid state transformation of titania nanosheets", *Nanoscale*, 2017, **9**, 6471-6477.

[7] R. Matsuoka, R. Sakamoto, K. Hoshiko, S. Sasaki, H. Masunaga, K. Nagashio, and H. Nishihara, "Crystalline Graphdiyne Nanosheets Produced at a Gas/Liquid or Liquid/Liquid Interface", *J. Am. Chem. Soc.*, 2017, **139**, 3145.

[8] N. Fang, K. Nagashio, and A. Toriumi, "Experimental detection of active defects in few layers MoS₂ through random telegraphic signals analysis observed in its FET characteristics", *2D mater.*, 2017, **4**, 015035.

[9] [Review] K. Nagashio, "Graphene field-effect transistor application -Electric band structure of graphene in transistor structure extracted from quantum capacitance-", *J. Mater. Res.*, 2017, **32**, 64.

〔学会発表〕(計 45 件)

[1][Invited] K. Nagashio, "Understanding of layered heterointerfaces in 2D semiconductors", 10th anniversary international symposium on advanced Plasma science (ISPlasma2018), (March, 5, 2018, Meijyo univ., Nagoya).

[2][Invited] K. Nagashio, "Interface engineering for 2D electronics", 2017 NEA Symposium of Emerging Materials Innovation, (October, 18, 2017, Lotte hotel, Seoul, Korea).

[3] Y. Hattori, T. Taniguchi, K. Watanabe, and K. Nagashio, "Random Telegraph Noise in h-BN under Constant-Voltage Stress Test", International Conference on Solid State Devices and Materials (SSDM), (September. 21, 2017, Sendai International Center, Sendai)

[4] N. Fang and K. Nagashio, "Quantitative study of interfacial properties in monolayer MoS₂ FET", International Conference on Solid State Devices and Materials (SSDM), (September. 21, 2017, Sendai International Center, Sendai)

[5] K. Taniguchi, and K. Nagashio, "Detection of electron trapping/detrapping in MoS₂ FET by high time-resolved I-V measurement", International Conference on Solid State Devices and Materials (SSDM), (September. 21, 2017, Sendai International Center, Sendai)

[6][Invited] K. Nagashio, "Interface engineering for 2D layered semiconductors", 2017 PKU-UTokyo nano-carbon summer camp, (July, 27, 2017, Hongo, UTokyo (Tokyo))

[7][Invited] K. Nagashio, "Gap engineering and reliability study for 2Delectronics", 6th Int. Conf. on Semiconductor Technology for ULSI & TFT, (May. 23, 2017, Schloss Hernstein, Hernstein, Austria).

- [8]T. Uwanoo, T. Taniguchi, K. Watanabe, and K. Nagashio, "Improvement of Ion/Ioff for h-BN encapsulated bilayer graphene by graphite local back gate electrode", APS March meeting 2017, (March 17, 2017, New Orleans).
- [9]N. Fang and K. Nagashio, "Interface states analysis in atomically thin MoS₂FET", APS March meeting 2017, (March 16, 2017, New Orleans).
- [10][Invited] K. Nagashio, "Interface engineering for 2D electronics", Nippon-Taiwan Workshop, (Feb. 18, 2017, Kwansai Gakuin Univ. Sanda, Hyogo).
- [11] K. Nagashio, "Dielectric breakdown of hexagonal boronitride", UTokyo-NTU joint conference at NUT 2016, (Nov. 31-Dec.1, 2016, NTU, Taiwan)
- [12] [Invited] K. Nagashio, "Graphene transistor application" Core to core program, (November, 16-17, 2016, Tohoku university, Sendai).
- [13] [Invited] K. Nagashio, "Reliability study on layered 2D insulator", 230th Electrochemical Society Meeting, (Oct. 2-7, 2016, Honolulu, Hawaii).
- [14]S. Sekizaki, M. Osada, K. Nagashio, "Field Effect Transistor of Thin Anatase Obtained through Solid-State Transformation of Ti_{0.87}O₂ Nanosheet", International Conference on Solid State Devices and Materials (SSDM), (September. 28, 2016, Tsukuba International Congress Center).
- [15]Y. Hattori, T. Taniguchi, K. Watanabe, K. Nagashio, "Measurement of Anisotropic Dielectric Strength of Hexagonal Boron Nitride", International Conference on Solid State Devices and Materials (SSDM), (September. 27, 2016, Tsukuba International Congress Center).
- [16]T. Uwanoo, T. Taniguchi, K. Watanabe, K. Nagashio, "Improvement of Ion/Ioff for Bilayer Graphene by Encapsulation with h-BN", International Conference on Solid State Devices and Materials (SSDM), (September. 27, 2016, Tsukuba International Congress Center).
- [17] Y. Hattori, T. Taniguchi, K. Watanabe, K. Nagashio, "Dielectric breakdown of layered insulator", 43rd International Symposium on Compound semiconductors (ISCS), (June 26-30, 2016, Toyama int. Conf. Center, Toyama).
- [18] K. Nagashio, "Gap state analysis and reliability study on 2D electronics", Core to core program, (July, 18-19, 2016, Cambridge university, UK).
- [19] [Invited] K. Nagashio, "Gap engineering & reliability study for 2D electronics", Graphene week (June 13-17, 2016, Warsaw, Poland).
- [20] [Invited] K. Nagashio, "Dielectric breakdown of hexagonal Boron Nitride", International conference on graphene and related materials: properties and applications, (May 23-27, 2016, Paestum, Italy).
- [21][招待講演] 長汐晃輔, "2次元層状ヘテロ FET の電子輸送特性及び界面特性", 電気学会ナノエレクトロニクス新機能創出・集積化技術専門員会, (2018年3月16日, 早稲田大(東京)).
- [22]中村 圭吾, 何 俊陽, 上野 啓司, 谷口 尚, 渡邊 賢司, 長汐 晃輔, "*p*⁺-WSe₂/MoS₂ヘテロ構造におけるキャリア移動の PL による評価", 2018年第65回応用物理学会春季学術講演会, (2018年3月19日, 早稲田大(東京)).
- [23]豊田 哲史, 谷口 尚, 渡邊 健司, 長汐 晃輔, "単層 MoS₂/h-BN/Graphiteヘテロ FETにおけるSSの温度依存性", 2018年第65回応用物理学会春季学術講演会, (2018年3月19日, 早稲田大(東京)).
- [24][奨励賞受賞講演] Nan Fang, Kosuke Nagashio, "Interface traps "extrinsically" deliver MIT in monolayer MoS₂ FET", 2018年第65回応用物理学会春季学術講演会, (2018年3月19日, 早稲田大(東京)).
- [25]谷口 功起, 長汐 晃輔, "高速時間分解能計測による MoS₂-FETにおける過渡応答からのギャップ内準位の抽出", 2018年第65回応用物理学会春季学術講演会, (2018年3月19日, 早稲田大(東京)).
- [26]何 俊陽, 方 楠, 中村 圭吾, 上野 啓司, 谷口 尚, 渡邊 健司, 長汐 晃輔, "Type III *p*⁺-WSe₂/WSe₂ヘテロ構造におけるバンド間トンネル", 2018年第65回応用物理学会春季学術講演会, (2018年3月19日, 早稲田大(東京)).
- [27]丸山 航平, 長汐 晃輔, "酸素分離型蒸着装置による2次元層状チャネル上への High-k 絶縁膜堆積", 2018年第65回応用物理学会春季学術講演会, (2018年3月19日, 早稲田大(東京)).
- [28]川元 颯巳, 東垂水 直樹, 長汐 晃輔, "供給・脱離制御による単層 SnS 成長の実現", 2018年第65回応用物理学会春季学術講演会, (2018年3月20日, 早稲田大(東京)).
- [29]東垂水 直樹, 川元 颯巳, 上野 啓司, 長汐 晃輔, "酸化プロセスによる自己保護膜を持った極薄 SnS 層の作製", 2018年第65回応用物理学会春季学術講演会, (2018年3月20日, 早稲田大(東京)).
- [30][招待講演] 長汐晃輔, "2次元原子層半導体における層状ヘテロ界面の理解と制御", 第36回電子材料シンポジウム, (2017年11月9日, 長浜ロイヤルホテル, (滋賀県長浜市)).
- [31][招待講演] 長汐晃輔, "2次元層状チャネル FET の電子輸送特性及び界面特性", 応用電子物性分科会研究例会, (2017年10月19日, 東工大, (東京都目黒区)).
- [32]服部吉晃, 谷口尚, 渡邊健司, 長汐晃輔, "金属電極とのバリアハイトを考慮した極薄 h-BN の絶縁性評価", 2017年第78回応用物理学会秋季学術講演会, (2017年9月7日, 福岡国際会議場, (福岡県)).
- [33]Nan Fang, Kosuke Nagashio,

"Bandtailinterface states and quantum capacitance in monolayer MoS₂ FET", 2017 年第 78 回応用物理学会秋季学術講演会, (2017 年 9 月 7 日, 福岡国際会議場(福岡県)).

[34]ウワンノーティエラユット, 谷口尚, 渡邊賢司, 長汐晃輔, "石英基板上 h-BN/2 層グラフェンヘテロ FET の容量計測", 2017 年第 78 回応用物理学会秋季学術講演会, (2017 年 9 月 7 日, 福岡国際会議場(福岡県)).

[35]東垂水直樹, 川元颯巳, 上野啓司, 長汐晃輔, "薄層 SnS の機械的剥離と化学的安定性", 2017 年第 78 回応用物理学会秋季学術講演会, (2017 年 9 月 7 日, 福岡国際会議場(福岡県)).

[36]何俊陽, 方楠, 中村圭吾, 上野啓司, 長汐晃輔, "WSe₂/SnS₂ ヘテロ構造におけるバンド間トンネル", 2017 年第 78 回応用物理学会秋季学術講演会, (2017 年 9 月 7 日, 福岡国際会議場(福岡県)).

[37][招待講演] 長汐晃輔, "2 次元原子膜応用のためのゲートスタック形成", 2017 真空・表面科学合同講演会, (2017 年 8 月 17 日, 横浜市立大, (横浜市)).

[38]豊田哲史, ウワンノーティエラユット, 長汐晃輔, "レンズ形状の PMMA/PDMS を用いた二次元結晶のピンポイントピックアップとバブルフリー積層", 2017 年第 64 回応用物理学会春季学術講演会, (2017 年 3 月 16 日, パシフィコ横浜(横浜)).

[39]倉林 空, 長汐 晃輔, "基板と相互作用した CVD-MoS₂ の表裏面の結晶性評価", 2017 年第 64 回応用物理学会春季学術講演会, (2017 年 3 月 16 日, パシフィコ横浜(横浜)).

[40]服部吉晃, 谷口尚, 渡邊賢司, 長汐晃輔, "六方晶ボロンナイトライドの経時絶縁破壊におけるランダムテレグラフノイズ", 2017 年第 64 回応用物理学会春季学術講演会, (2017 年 3 月 16 日, パシフィコ横浜(横浜)).

[41][招待講演] 長汐晃輔, "グラフェンの伝導特性", 日本化学会第 97 春季年会「特別企画」二次元物質の科学, (2017 年 3 月 16 日, 慶応大学, 日吉, (神奈川県)).

[42]長汐晃輔, "2 次元ヘテロ構造作製のための転写プロセス", 新世代研究所 2016 年度第 2 回ナノカーボン研究会, (2017 年 1 月 16 日, (福島)).

[43]長汐晃輔, "2 次元電子デバイスのギャップエンジニアリングと信頼性評価", 物性研究所短期研究会「原子層上の活性サイトで発現する局所機能物性」(2016 年 12 月 21 日, 東大物性研 (千葉県)).

[44][講演奨励賞受賞記念講演] 服部 吉晃, 谷口 尚, 渡邊 賢司, 長汐 晃輔, "h-BN の絶縁破壊電界はなぜダイヤモンドより高いのか?", 2016 年第 77 回応用物理学会秋学術講演会, (2016 年 9 月 16 日, 新潟コンベンションセンター(新潟県)).

[45]谷口 功起, 長汐 晃輔, "高速パルス IV 計測による 2 層グラフェンのギャップ内準位の時定数に関する考察", 2016 年第 77 回応用物理学会秋学術講演会, (2016 年 9 月 15 日, 新

潟コンベンションセンター(新潟県)).

〔図書〕 (計 4 件)

[1] 長汐晃輔, "グラフェンの伝導特性とエネルギーギャップ形成", 二次元物質の科学, **CSJ カレントレビュー**, 第 26 号, 日本化学会編 化学同人, 2017, p61-67.

[2] 長汐晃輔, "2 次元層状チャネル FET の電子輸送特性", **応用電子物性分科会誌**, 2017, 23, 133-138.

[3] 長汐晃輔, "電界効果トランジスタにおけるゲートスタック形成と評価", **カーボンナノチューブ・グラフェンの応用研究最前線**, エヌ・ティー・エス, 東京, 2016, pp.168-175.

[4] A. Toriumi, K. Nagashio, "Metal contacts to Graphene" in **2D materials for nanoelectronics**, edited by M.Houssa, A. Dimoulas, A. Molle, CRC Press, 2016, pp.53-78.

〔その他〕

ホームページ

http://webpark1753.sakura.ne.jp/nagashio_lab/

6. 研究組織

(1)研究代表者

長汐 晃輔 (NAGASHIO, Kosuke)

東京大学・大学院工学系研究科・准教授

研究者番号：20373441