

令和元年6月11日現在

機関番号：13903

研究種目：若手研究(B)

研究期間：2016～2018

課題番号：16K16045

研究課題名(和文) 仮想ネットワーク機器を有するデータセンタにおけるサーバ資源利用に基づいた遅延予測

研究課題名(英文) Latency Estimation based on Server Resource Usage for Virtualized Data Center Networks

研究代表者

川島 龍太 (Kawashima, Ryota)

名古屋工業大学・工学(系)研究科(研究院)・助教

研究者番号：00710328

交付決定額(研究期間全体)：(直接経費) 3,000,000円

研究成果の概要(和文)：本研究は既存のNFV (Network Functions Virtualization) 技術からなる汎用サーバ群の資源利用状況から実性能を予測する手法の確立を目指すもので、NFVシステムの性能解析を重点的に行った。さらに、性能解析結果を元に、NFVシステムの性能向上を実現する仕組みも開発した。具体的には、DPDK (Data Plane Development Kit)を搭載した汎用サーバにおいて、既に実用化されている様々な仮想スイッチソフトウェアのパケット処理性能を厳密に評価し、性能要因を明らかにした。また性能予測を簡単化するため、仮想ネットワークI/O性能を安定化する仕組みも実現した。

研究成果の学術的意義や社会的意義

5G通信は情報通信分野における世界的なトレンドであり、「モノ」のインターネット (IoT)や自動運転・コネクテッドカーなど、様々な次世代産業の可能性を拓くものである。その共通基盤であるコアネットワークにおいては、サービスごとに独立した仮想ネットワークを構築するため、ソフトウェアによる柔軟なリソース制御が可能なNFV (Network Functions Virtualization) 技術の導入が見込まれている。しかし、既存のNFV技術では5Gに要求される性能要件を達成できない。本研究で得られた様々な性能評価・解析結果は、各種NFV技術の更なる性能向上の基礎になるものと期待できる。

研究成果の概要(英文)：The goal of this study is to estimate actual performance of NFV (Network Functions Virtualization) systems based on resource usage of COTS (Commercial off-the-shelf) servers. Particularly, we have focused on analyzing actual performance of NFV systems and figuring out the cause of performance characteristics. In addition, we have developed several performance/functionality enhancement mechanisms based on the results of the analysis. We thoroughly evaluated packet processing performance of widely-used virtual switches running on DPDK (Data Plane Development Kit)-enabled NFV nodes, and clarified internal causes of their performance characteristics. Further, We have developed a performance stabilizer for virtual network I/O based on the above results in order to simplify the estimation of performance.

研究分野：情報ネットワーク

キーワード：ネットワーク仮想化 ソフトウェア化 NFV SDN

様式 C - 19、F - 19 - 1、Z - 19、CK - 19 (共通)

1. 研究開始当初の背景

データセンタや通信事業者の基幹ネットワークでは、専用ハードウェアで実現されていたネットワーク機器を、ソフトウェア実装の機器として仮想化する NFV (Network Functions Virtualization) への注目が高まっている。NFV は、運用コストの削減だけでなく、ネットワーク機能の連結 (Chaining) によって、絶えず変化するネットワーク状況に対して即座に対応できる柔軟な基幹システムを実現するための鍵となる技術である。しかし、物理サーバの資源利用状況によっては、専用ハードウェアと比較して 3 桁から 5 桁ほど遅延ゆらぎが増大するため、仮想ネットワーク機器が分散配置されている状況下において、遅延保証などの QoS 確保が必要な通信フローを処理するマシンおよび通信経路を選択するための仕組みが不可欠である。

2. 研究の目的

NFV を導入したネットワークでは、仮想ルータや仮想ロードバランサを分散配置することで複数の通信経路 (マルチパス) が生まれる。しかし、仮想ネットワーク機器の処理遅延は物理サーバの資源利用状況によって大きく変動するため、QoS 保証が必要な通信フローに対し、遅延やゆらぎの要件を満たす最適パスを選択することができなかった。本研究では下記の 3 つのプロジェクトを通じてこの課題を解決する。

1. 仮想ネットワーク機器によるサーバ資源の安定利用を実現する資源割当てモデルの考案
2. 物理サーバ資源の利用状況とパケット処理遅延の関係性の評価および遅延予測手法の確立
3. SDN の適用による、遅延予測に基づいた動的パス選択機構の実現

3. 研究の方法

[プロジェクト 1]

先行研究の CPU 資源割当てモデルを基に、複数の仮想 NIC および仮想 CPU を持つ仮想マシンに対応したモデルを考案し、実機による遅延ゆらぎ評価を行う。

[プロジェクト 2]

CPU 性能の異なる複数の物理サーバを用意し、パケット処理機構を変更 (NAPI と DPDK) した場合と、通信フロー数や使用帯域を変化させた場合の提案モデルの遅延評価を行う。

[プロジェクト 3]

提案した遅延予測手法を OpenDaylight コントローラに実装し、実環境を模したネットワーク環境下で遅延要求に応じた動的経路選択機能を評価する。

4. 研究成果

ソフトウェアによって効率的な通信処理を行うためには、OS (カーネル) のパケット I/O 機構ではなく、専用の高速パケット I/O 機構を使うことが必須である。Intel 社が開発した DPDK (Data Plane Development Kit) は代表的な高速パケット I/O 機構であり、NFV 化されたネットワークにおいて既に幅広く利用されている。そこで、NFV ノードの基本的な性能特性を把握するために、DPDK 自体の実装解析および性能解析を実施した (学会発表 [4])。その結果、DPDK における CPU 資源の利用モデルやメモリアーキテクチャの詳細について深い理解が得られたほか、DPDK アプリケーションにおける各資源の利用モデルとパケット処理性能との関連性が明らかになった。この基本成果を元に、NFV ノードの実性能予測を実現するための基礎データを得るため、実環境下で実際に使用されている DPDK アプリケーションを対象としたより大規模で厳密な性能解析を実施した (雑誌論文 [1]、学会発表 [3])。本性能解析では、40 Gbps に対応したネットワーク上において、対象のアプリケーション (Open vSwitch, Lagopus, VALE, xDPd など) を物理または仮想マシン上で動作させた際の性能特性 (スループットおよび遅延/ジッタ) を評価し、その要因を探った。

[物理マシン]

DPDK を使用するアプリケーションは、従来型のアプリケーションと比較して顕著にスループットが向上することが分かったが、遅延/ジッタに関しては大きな差は見られなかった。また、DPDK を使用する場合でも、CPU 資源の利用方法の違いによって確かな性能差が表れることが明らかになった。

[仮想マシン]

物理マシン上での結果と同様に、DPDK を使用するアプリケーションはより高い性能を発揮したが、物理マシンと仮想マシンをつなぐ仮想ネットワーク I/O が性能ボトルネックとなり、物理マシン上での性能と比較して半分以下のスループットしか実現できず、また遅延/ジッタも悪化ことが明らかになった。仮想ネットワーク I/O には複数の実現方法が存在するが、vhost-user 方式が最も性能バランスが取れていることが分かった。一方で、最も効率的だと思われていた SR-IOV 方式は、vhost-user と比較して大きな性能メリットが得られないばかりか、性能が顕著に不安定になるケースが続発するという結果に終わった。

これらの性能解析の結果から、NFV の性能予測の実現および実用化の促進のためには、仮想

環境上での性能改善（スループットの向上および遅延/ジッタの安定化）が不可欠であることが判明し、その大きな要因が仮想ネットワーク I/O にあることが明らかになった。そこで、既存仮想ネットワーク I/O 機構の様々な問題点を解決するためにソフトウェア実装の SR-IOV 機構 (IOVTee)を開発した(学会発表[1])。IOVTee は、vhost-user の枠組み内で動作するにも関わらず、Rx Queue Mapping および DMA-to-VNF という仕組みを用いて仮想環境上のアプリケーション領域に直接パケットを送信することで、20%程度の性能向上を実現した。また、ソフトウェア実装にすることで、SR-IOV と比較して大幅な性能安定化も達成できた。さらに、仮想環境上での効率的な仮想機能間連携を実現する仕組みとして vNFChain を開発した(雑誌論文[2], 学会発表[2])。vNFChain もまた vhost-user の枠組み内で動作するが、仮想機能をオンデマンドに挿入・削除する仕組みを備えており、物理マシン上の仮想スイッチを経由しないために安定した機能間通信が可能である。

5. 主な発表論文等

〔雑誌論文〕(計 2 件)

- [1] **Ryota Kawashima**, Hiroki Nakayama, Tsunemasa Hayashi, and Hiroshi Matsuo, "Evaluation of Forwarding Efficiency in NFV-nodes toward Predictable Service Chain Performance", IEEE Transactions on Network and Service Management, vol. 14, no. 4, pp. 920-933, 2017. [査読あり]
- [2] **Ryota Kawashima** and Hiroshi Matsuo, "A Generic and Efficient Local Service Function Chaining Framework for User VM-dedicated Micro-VNFs", IEICE Transactions on Communications, vol. E100-B, no. 11, pp. 2017-2026, 2017. [査読あり]

〔学会発表〕(計 4 件)

- [1] **Ryota Kawashima** and Hiroshi Matsuo, "IOVTee: A Fast and Pragmatic Software-based Zero-copy/Pass-through Mechanism for NFV-nodes", Proc. 4th IEEE Conference on Network Function Virtualization and Software Defined Networks (NFV-SDN 2018), Verona, Italy, Nov. 2018. [査読あり] **[Best Paper Award]**
- [2] **Ryota Kawashima** and Hiroshi Matsuo, "vNFChain: A VM-dedicated Fast Service Chaining Framework for Micro-VNFs", Proc. The Fifth European Workshop on Software Defined Networks (EWSN 2016), pp. 13-18, The Hague, The Netherlands, Oct. 2016. [査読あり]
- [3] **Ryota Kawashima**, Shin Muramatsu, Hiroki Nakayama, Tsunemasa Hayashi, and Hiroshi Matsuo, "A Host-based Performance Comparison of 40G NFV Environments Focusing on Packet Processing Architectures and Virtual Switches", Proc. The Fifth European Workshop on Software Defined Networks (EWSN 2016), pp. 19-24, The Hague, The Netherlands, Oct. 2016. [査読あり]
- [4] **川島 龍太**, "オープンソース仮想スイッチの実装に見る DPDK の使用方法と性能への影響" 信学技報 (ICM2016-27), vol. 116, no. 324, pp. 13-18, 2016. [査読なし] **[招待講演]**

〔図書〕(計 0 件)

〔産業財産権〕

出願状況 (計 0 件)

取得状況 (計 0 件)

〔その他〕

ホームページ等:

http://technofair.web.nitech.ac.jp/wp-content/uploads/2018/11/TF2018_F-07_kawashima-ryota.pdf

6 . 研究組織

(1)研究分担者

特になし

(2)研究協力者

研究協力者氏名：松尾 啓志

ローマ字氏名： Hiroshi Matsuo

研究協力者氏名：林 經正

ローマ字氏名： Tsunemasa Hayashi

研究協力者氏名：中山 裕貴

ローマ字氏名： Hiroki Nakayama

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。