

令和元年6月19日現在

機関番号：14603

研究種目：若手研究(B)

研究期間：2016～2018

課題番号：16K18093

研究課題名(和文)イオン液体を用いた酸化物半導体スティープスロープ・フレキシブル素子の創製

研究課題名(英文)Oxide semiconductor steep slope flexible device using ionic liquid

研究代表者

藤井 菜美 (FUJII, Mami)

奈良先端科学技術大学院大学・先端科学技術研究科・助教

研究者番号：30731913

交付決定額(研究期間全体)：(直接経費) 3,200,000円

研究成果の概要(和文)：低駆動電圧フレキシブルTFTの高信頼性化のため、IGZOとILを用いたEDLT界面で生じる劣化現象を抑制することを目的とし、界面に自己組織化単分子膜の導入を提案した。この界面層導入したEDLTの電気的信頼性測定から、長期的な駆動における劣化が抑制されることが明らかになった。

このFDTsによって抑制された劣化現象は、IGZO中のInが減少し相対的なZn量が増加することによると考えられる。従って、ILによってIGZOのキャリア密度が変化するが、界面層によってこれを抑制可能である。

研究成果の学術的意義や社会的意義

電気二重層トランジスタ(EDLT)における信頼性および界面の劣化現象を検討した初めての成果であり、EDLT信頼性における学術的な議論が可能となった。また、劣化現象の抑制手段についても提案し、実証したため、イオン液体とIn系酸化物薄膜を用いた素子の実用化に資する。

Inを含む透明導電膜などの薄膜とイオン液体を接触させた場合に生じる現象であるため、これらの材料を用いた二次電池などの劣化現象の議論にも影響を与えられよう。

研究成果の概要(英文)：I proposed the introduction of a self-assembled monolayer on the interface in order to improve the reliability of the low driving voltage electric double layer transistor (EDLT) using IGZO and IL. From the measurement of the electrical reliability of EDLT introduced with this interface layer, it has become clear that the degradation in long-term driving is suppressed. The degradation phenomenon suppressed by this FDTs is considered to be due to the decrease of In and increase of the relative amount of Zn in IGZO semiconductor layer. Therefore, although the carrier density of IGZO changes with IL, this can be suppressed by the interface layer.

研究分野：半導体デバイス

キーワード：酸化物半導体 薄膜トランジスタ 電気二重層トランジスタ イオン液体 信頼性

## 様式 C - 19、F - 19 - 1、Z - 19、CK - 19 (共通)

### 1. 研究開始当初の背景

代表的な酸化物半導体 (OS) である IGZO (In - Ga - Zn - O) は 3 eV 以上のワイドバンドギャップ材料であるため薄膜トランジスタ (TFT) 動作時にオフ電流が極めて小さいという利点があり、酸素欠陥制御により良好な素子動作を実現できる。現在はディスプレイ応用が主流であるが、透明・フレキシブル応用の拡大に伴い、申請者は OS をさらに広範囲で多機能な半導体として応用することを目指した。その一つとして、フレキシブル基板での極低消費電力素子を挙げた。電池で駆動するウェアラブル端末では、極低電圧駆動で十分な電流および ON/OFF 比を実現しなければならず、ステップスロートランジスタが必要である。一方、イオン液体などを絶縁体とした電気二重層トランジスタでは、低電圧駆動が期待できるが、これまでは有機半導体との組み合わせが主で、素子の信頼性や急峻な立ち上がりを議論されたものではない。イオン液体 (IL) は形成時に加熱の必要がなく、室温で液体状態を保つイオンのみから成る塩というユニークな材料であり、新たな学術領域を拓いている。IGZO は駆動電圧が一般的に 5 V 程度であり、電解質やイオン液体を用いることで理論限界に近い急峻なスイッチングが期待できる。さらに、極低電圧駆動が可能になれば電界劣化が抑制でき、信頼性の大幅な改善が期待できると予想した。

### 2. 研究の目的

本研究では、フレキシブルエレクトロニクスに重要な低温形成可能という特性を持つ IGZO を半導体チャネル、EMIM-TFSI イオン液体を絶縁体として使用した。これにより、極低消費電力化が可能な EDLT 構造における IGZO と EMIM-TFSI イオン液体の間に生じる化学反応抑制を目的とする。

(1) 安定なフレキシブル素子の実現に対する主な課題は、以下の 2 点である。無機材料では信頼性と性能確保のため高温処理が必須であり、フレキシブル化が困難であること、柔軟な有機材料は熱処理が不要であるが、長期的な信頼性に欠けることである。これらを解決するため、低温形成可能な無機材料 (InGaZnO) のスイッチングデバイスに、同じく低温形成可能で比較的安定な有機材料であるイオン液体 (IL) を組み合わせた素子を提案する。

(2) 電気二重層トランジスタ (EDLT) における IGZO へのキャリア蓄積およびキャリア密度変化は、静電注入と化学反応によって生じると考えられる。そこで、化学反応による影響のみを明らかにするため、まずはこれら 2 つの要因を分離する手法を検討する必要がある。具体的には、図 1 に示す 1H, 1H, 2H, 2H - パーフルオロデシルトリエトキシシラン (FDTS) を IGZO/IL 界面に導入した。この材料は安定で且つ疎水性の薄膜表面を実現できるため、IL や大気からの水分の影響を効果的に抑制できると考えた。これにより、IGZO と IL の直接の接触を防止し、静電注入のみによるキャリア蓄積を実現する。同時に、FDTS 保護層を堆積させることにより、化学反応による EDLT デバイスの長時間の電気特性劣化を抑制することを目指す。

### 3. 研究の方法

#### (1) FDTS 界面保護層形成

FDTS は自己組織化単分子膜 (SAM) として多くの分野で使用されており、単純な化学気相堆積 (CVD) 法により非常に緻密で薄い SAM 膜を堆積することができる。FDTS は疎水性の長いフッ素結合鎖を持つため、堆積した薄膜表面を疎水性に保つことができる。そこで、IGZO 表面の水滴接触角を測定することで FDTS 膜の有無による表面改質状態を検討した。IGZO 薄膜は、高ドープ低抵抗 p+S i 基板上に、RF マグネトロンスパッタリング法を用いて堆積した。堆積条件は、ターゲット組成 In: Ga: Zn: O = 2: 2: 1: 7、酸素流量比 (O<sub>2</sub>/Ar+O<sub>2</sub>) = 4.5%、投入電力 100W、成膜圧力 0.6 Pa である。次に FDTS と基板を 120 °C の対流オープンに入れて 2 時間加熱し、気化した FDTS を IGZO 表面に気相堆積させた。

#### (2) 薄膜評価用試料の作製手法

IL を IGZO チャネルの上に滴下すると、電界無印加時においても界面で化学反応が起こり、IGZO 表面に影響を与える可能性が高い。その影響を明らかにするため、以下の実験を行った。洗浄を行った S i O<sub>2</sub>/p+S i 基板上に、RF マグネトロンスパッタリング法を用いて IGZO 薄膜を堆積した。IGZO 堆積後、薄膜上に 1 - エチル - 3 - メチルイミゾリウムビス (トリフルオロメチルスルホニル) イミド (EMIM-TFIS) (図 1) IL を滴下し、試料を一定時間グローブボックス内で放置した。その後 IL を除去して、評価試料を作成した。ここで用いたグローブボックスは、窒素ガスをグローブボックス中へ導入し、露点を約 -47 ~ -50 °C で保持したものとする。これは、イオン液体が吸湿することで変質してしまうことを防ぐためである。

#### (3) EDLT 素子作製方法

イオン液体ゲートを用いてトップゲート、トップコンタクト型の IGZO TFT を作製した。作製した TFT は、膜厚 100 nm の熱酸化 S i O<sub>2</sub> ゲート絶縁体および高ドープされた p 型シリコン (< 0.01 cm) ゲートを有するボトムゲート、トップコンタクト TFT としても動作することができる。膜厚 70 nm の IGZO チャネルは、室温で高周波 (RF) マグネトロンスパッタリングによって堆積させた。ソース、ドレイン、およびサイドゲート電

極は、RFマグネトロンスパッタリングを用いて、モリブデン（80 nm）/プラチナ（20 nm）を堆積し、リフトオフ法によりパターン形成を行った。その後、試料を乾燥疑似大気条件（ $N_2/O_2 = 4:1$ ）で300℃、2時間アニールを行った。イオン液体の正しい位置をアライニングするために、感光性シロキサン（Merck KGAA）を用いてマスクアライニングでカバー膜を形成し、シロキサン硬化のため、窒素中（2時間、250℃）、および酸素中（2時間、300℃）でアニールを行った。次に、FDTS膜を素子上に成膜した。作成したEDLTの構造を図2に示す。

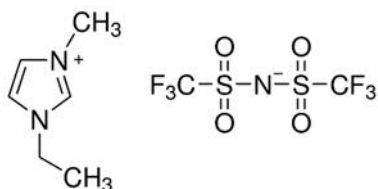


図1 EMIM-TFSIイオン液体の化学構造

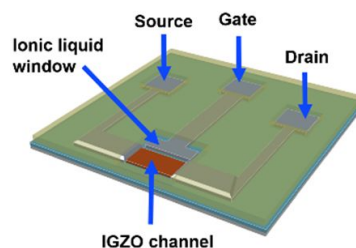


図2 IGZO-EDLTの構造

(4) 光電子分光法による分析

窒素グローブボックス環境において、FDTS有り（W-FDTS）、無し（W/O-FDTS）の2種類のIGZO表面にILを滴下し、窒素グローブボックス環境下で1分、10分、1時間、24時間、360時間（15日間）放置した。この各5つのグループで、それぞれ設定時間に到達した後にILを洗浄し、露出したIGZO表面をXPSにより測定した。また、測定結果におけるO1sピークを分離した。

4. 研究成果

(1) EDLT素子の電気特性

トランジスタのチャンネルとゲート電極に接触するように設計したIL滴下領域に、窒素グローブボックス内で金線を用いてILを滴下し、撮影した光学顕微鏡像を図3に示す。また、図4に、FDTS有り（W-FDTS）、無し（W/O-FDTS）の2種類のEDLT特性を示している。双方とも良好なスイッチング特性を示しており、FDTS膜が界面に存在してもEDLTが形成されていることがわかった。しかし、電気特性の性能には表1に示したような差があった。特性の閾値電圧（ $V_{th}$ ）は、W/O-FDTSで-1.95V、W-FDTSで-1.43Vと、W-FDTSの方が低電圧（ $V_{gs} = 0V$ に近い）であり、且つ2.67μAの高いドレイン電流を有する。電流の立ち上がりの急峻さを示すサブスレッショルドスイング（S.S.）値もW/O-FDTSの241mV/decに対してW-FDTSでは171mV/decと小さく、W-FDTSのEDLTはより高性能な初期特性を示すと言える。

このように、界面層があっても電気二重層を形成でき、FDTS層による何らかの反応抑制効果が生じて電気特性を向上させていると考えられる。界面層による影響を議論した研究は初めての事であり、電気二重層トランジスタの劣化を制御して実用化できる可能性が高まった。しかし、この現象の理解を進めるため、信頼性解析および物性分析を行う必要がある。

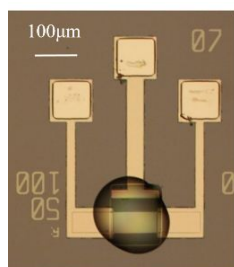


図3 チャンネル膜上にILを滴下したEDLTの光学顕微鏡像

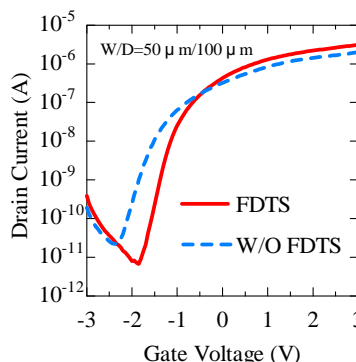


図4 FDTS含有と含有しないEDLTの初期トランスファー特性測定結果

表1 FDTS有・無の試料におけるEDLT特性のパラメータ比較

FDTS	$I_{on}$ (μA)	S. S. (mV/dec)	$V_{th}$ (V)
有り	2.67 at $V_{gs} = 2.56 V$	171	-1.43
無し	1.46 at $V_{gs} = 2.07 V$	241	-1.95

## (2) EDLT素子の電気的信頼性

次に、EDLTの電気的な信頼性試験を行った。ここではEDLTの正電圧掃引(Forward)と負電圧掃引(Reverse)の両特性を測定し、ForwardとReverseの閾値電圧差をヒステリシス幅と呼ぶ。この $V_{gs}$ 往復掃引を測定1回とし、49回繰り返し測定を行った際の1回目と49回目の結果を図5に示す。図5(b)に示したように、W/O-FDTSのEDLTは、測定中、閾値電圧が明らかに正電圧側へシフトしていった。さらにヒステリシス幅の減少も示すことが確認できた。一方、図5(a)に示すようにW-FDTSのEDLTではこの現象は確認されず、閾値電圧やヒステリシス幅の変動が小さかった。図6は、図5における1~49回測定のうち、初期特性からの閾値電圧の変化量をプロットしたものである。W/O-FDTSのEDLTは、Forward, Reverseそれぞれ0.4Vおよび0.8Vの閾値電圧シフトを観測した。これは、W/O-FDTSのEDLTがスイッチングするためにより高い印加電圧を要することを示し、半導体層のキャリアの減少を引き起こす劣化現象を生じていることになる。W-FDTSのEDLTは試験の初期段階でW/O-FDTSと同様の特性シフトが発生したが、10サイクル目程度から後期段階ではシフトが生じず、減少傾向であった。また、ForwardとReverseの差も保持されたままであり、ヒステリシス幅に大きな変化が見られない。この結果は、ILとIGZO界面では電界印加によってキャリア変化をもたらす劣化が生じること、FDTS層が導入された場合IGZO層または界面状態を効果的に保護できることを証明している。このようなキャリア変化は半導体層の組成変動や界面欠陥状態の変化によるものと推測される。そこで、この劣化がどのような現象に起因しているのか、検討する必要がある。

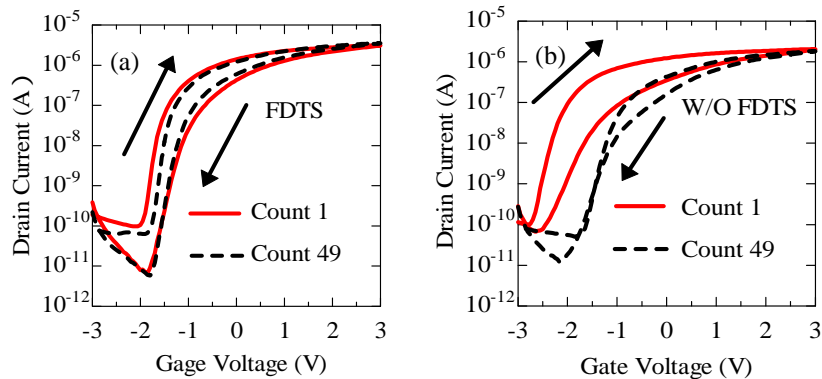


図5 電気特性繰り返し測定結果。(a) FDTS有り素子の特性、(b) FDTS無し素子の特性

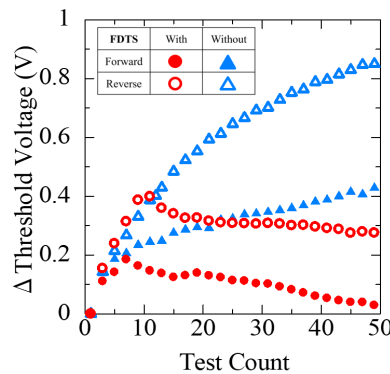


図6 電気特性の閾値電圧変化量

## (3) 表面化学結合状態分析

IGZOとILの界面で生じる劣化現象を明らかにするため、光電子分光法(XPS)を用いた表面化学結合状態分析を行った。分析対象は、ILを滴下した後、窒素グローブボックス内で一定時間放置し、その後ILを洗浄し露出したIGZO表面である。特に本研究では、酸素のO 1sピークおよび、In, Ga, Znの金属元素ピークを分析した。IGZO薄膜のO 1sピークは、その異なる酸素接合状態に依存して、530.0 eVの金属酸素結合(MO)、531.2 eVの酸素欠乏領域(M-Vo)、そして532.0 eVの金属-OH結合(M-OH)など弱い結合に分離することができる。

O 1sピークを分離し、得た3つのピークの面積比を図7に示す。放置時間が増加するに従い、W/O-FDTS試料において、金属酸素接合は62%から59%に減少し、金属-OH結

合は16%から19%に増加した。一方、W-FDTSではIGZO表面の結合エネルギーの割合は安定しており変化が小さい。

そこで、次にIn, Ga, Znの各金属ピークについて分析をおこなった。W/O-FDTSおよびW-FDTSのそれぞれ3種類の金属ピーク強度変化を図8に示した。W-FDTSでは、各金属元素が放置時間に従って減少していくことに対して、W/O-FDTSではIn, Gaに対してZnの減少率が小さくなっていることがわかった。IGZOではInがキャリア生成を担うため、Inが減少してZnが増加するような組成の場合、半導体膜の電気抵抗率は増加することになる。従って、図5で見られたトランジスタ特性の高抵抗化を示す正シフトの要因は、IGZO膜の組成比が変化したことによるキャリア密度変化であると考えられる。

イオン液体がInやZnを含有する金属氧化物と接した場合、キャリア減少傾向の変化をもたらすことがわかった。この結果は、透明導電膜として知られるITOなどでも生じる可能性が高く、イオン液体とITOを組み合わせて作製される二次電池などの劣化も懸念される。従って、In系薄膜とイオン液体を組み合わせた全ての素子の劣化解析に適応できる可能性があり、トランジスタに限らず影響を与える成果である。

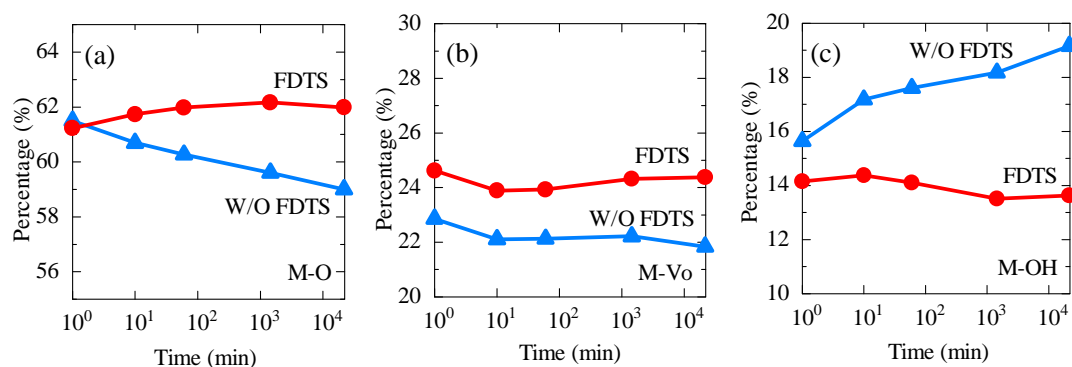


図7 01s ピーク分離から得たピーク存在比プロット。(a) 金属酸素結合, (b) 酸素欠乏領域, (c) 金属OH結合

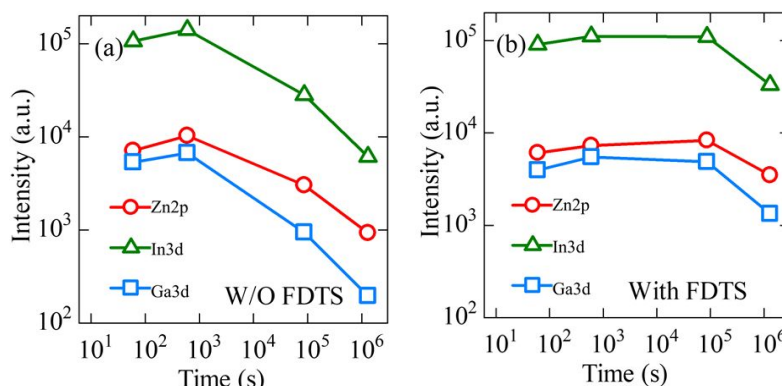


図8 In, Ga, Znの各金属強度変化。(a) W/O-FDTS, (b) W-FDTS

<引用文献>

K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, Nature 432, 488 (2004).  
 D. Nilsson, M. Chen, T. Kugler, T. Remonen, M. Armgarth and M. Berggren, Adv. Mater. 14, 51 (2002).  
 S. Ono, S. Seki, R. Hirahara, Y. Tominari, and J. Takeya, Appl. Phys. Lett. 92, 103313 (2008).  
 S. Ono, K. Miwa, S. Seki, and J. Takeya, Appl. Phys. Lett. 94, 39 (2009).  
 S. Jeong, Y. G. Ha, J. Moon, A. Facchetti, and T. J. Marks, Adv. Mater. 22, 1346 (2010).  
 P. Liu, T. P. Chen, X. D. Li, Z. Liu, J. I. Wong, Y. Liu, and K. C. Leong, ECS Solid State Lett. 2, Q21 (2013).

## 5 . 主な発表論文等

[雑誌論文](計 7件)

Yang Liu, Mami N Fujii, Shoma Ishida, Yasuaki Ishikawa, Kazumoto Miwa, Shimpei Ono, Juan Paolo Soria Bermundo, Naoyuki Fujita, and Yukiharu Uraoka, Improvement of the stability of an electric doubl-layer transistor using a 1H,1H,2H,2H-perfluorodecyltriethoxysilane barrier layer, Jap. J. of Appl. Phys. RC, 査読有, 58, 2019, 4

DOI:10.7567/1347-4065/ab008c

Kahori Kise, Mami Fujii, Juan Paolo Soria Bermundo, Yasuaki Ishikawa, and Yukiharu Uraoka, Self-heating suppressed structure of a-IGZO thin-film transistor, IEEE Electron Dev. Lett. 査読有, 39, 2018, 1322-1325

DOI:10.1109/LED.2018.2855152

Takanori Takahashi, Takeshi Hoga, Ryoko Miyanaga, Mami Fujii, Yasuaki Ishikawa and Yukiharu Uraoka, Kiyoshi Uchiyama, SrTa<sub>2</sub>O<sub>6</sub> Induced Low Voltage Operation of InGaZnO Thin-Film Transistors, Thin Solid Films, 査読有, 665, 2018, 173-178.

DOI:10.1016/j.tsf.2018.09.020

[学会発表](計 20件)

石田翔麻、藤井茉美、劉洋、山田祐久、石河泰明、浦岡行治、藤田直幸、自己組織化単分子膜形成による InGaZnO/イオン液体界面反応における保護作用, 第66回応用物理学会春季学術講演会, 2019年

Yang Liu, Mami N. Fujii, Juan Paolo S. Bermundo, Yasuaki Ishikawa, Miwa Kazumoto, Shimpei Ono, and Yukiharu Uraoka, Stability improvement of electric double layer transistor by suppressing chemical reaction, International Thin Film Transistor Conference (国際学会), 2019

Mami Fujii, Hiromi Okada, Kenta Komori, Kazumoto Miwa, Shimpei Ono, Juan Paolo Soria Bermundo, Yasuaki Ishikawa, and Yukiharu Uraoka, Interfacial Analysis of Ionogel Gated In<sub>2</sub>Ga<sub>2</sub>Zn<sub>107</sub> Thin Film Transistors, 2017 International Workshop on Dielectric Thin Films for Future Electron Devices (国際学会), 2017

## 6 . 研究組織

研究協力者

研究協力者氏名: 小野 新平, 藤田 直幸, 山田 祐久

ローマ字氏名: ONO Shimpei, FUJITA Naoyuki, YAMADA Hirohisa

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。