

令和 2 年 9 月 14 日現在

機関番号：14401

研究種目：基盤研究(B) (一般)

研究期間：2017～2019

課題番号：17H03236

研究課題名(和文)高配向2次元転位網メモristaによる高機能シナプティックプラットフォームの開発

研究課題名(英文)Synaptic platform for neuromorphic computing developed by functional defect engineering in memristive devices

研究代表者

酒井 朗(Sakai, Akira)

大阪大学・基礎工学研究科・教授

研究者番号：20314031

交付決定額(研究期間全体)：(直接経費) 14,300,000円

研究成果の概要(和文)：メモristaを基幹シナプス素子とする脳型コンピュータは、次世代高速・低消費電力コンピューティングに不可欠である。本研究では、金属酸化物メモrista結晶中の機能的格子欠陥である酸素空孔や転位に着目し、それらの原子・電子構造と形態のデザインと多端子素子構造への拡張を念頭に、高配向2次元転位網を用いた抵抗スイッチング素子の開発、4端子メモrista素子のシナプス特性の実証、素子内抵抗変化領域の電子構造解析等を行った。それにより、生体シナプスが有する高次ニューロモジュレーション機能を模倣するシナプス素子・回路基盤となるシナプティックプラットフォームを構築した。

研究成果の学術的意義や社会的意義

本研究では、より多機能・高性能な脳型コンピュータを実現するために、メモrista結晶素子における酸素空孔や転位等の格子欠陥に着目し、4端子構造をベースにしたシナプティックプラットフォームを創製した。高配向2次元転位網の形成や酸素空孔分布の2次元面内制御を通して、酸化物メモrista結晶の抵抗変化に関わる転位の影響や、酸素空孔のドリフト機構と電子構造の相関等、学術的に意義深い物理学的知見が獲得された。また、本研究で提唱した4端子構造は、シナプスの自己回帰的な重み操作等、今後、より高度なニューラルネットワークをハードウェア的に実現していくうえで、産業戦略的にも意義深い。

研究成果の概要(英文)：A brain-inspired computer consisting of artificial synapses is inevitable for next generation high speed and low power consumption computing. In this research, we focus on functional defects, such as oxygen vacancies and dislocations, in crystalline metal-oxide memristive materials. On the basis of designing atomic and electronic structures of the defects and improving conventional memristive device architectures into multi-terminal configurations, we develop resistive switching memory devices with highly ordered two-dimensional dislocation networks, demonstrate synaptic functions of four terminal memristive devices, and elucidate electronic structures of resistance change regions in the devices. The obtained outcomes allow us to reach the realization of the synaptic platform where the artificial synapses can exert high order neuromorphic functions similarly to living synapses in brains.

研究分野：半導体物性工学

キーワード：メモrista シナプス 金属酸化物結晶 酸素空孔 転位 エピタキシャル薄膜 パルスレーザー蒸着
走査透過電子顕微鏡

様式 C-19、F-19-1、Z-19 (共通)

1. 研究開始当初の背景

現代の汎用コンピュータの基盤であるノイマン型コンピュータは、論理的思考や計算等の左脳型思考を高度に再現する。しかし、直観、パターン認識、連想記憶等の右脳型思考の再現には、その効率が著しく低下する。人間の脳が待機時で 20W、計算時でも+1W 程度の仕事率であるのに対し、ノイマン型コンピュータによる右脳の処理には、その数千万倍の消費電力が必要となる。それゆえ、右脳型コンピュータ (以下、脳型コンピュータ) の開発は次世代高速・低消費電力コンピュータに不可欠である。

脳型コンピュータは生体神経系を模したニューロモルフィック回路で構成される。その基幹となるシナプス素子は、入力信号の頻度やタイミング等に応じて、伝達特性をダイナミックに変化させる機能を要し、通常、多数のトランジスタから構成される。そのため、近年 IBM が開発したニューロチップ「True North」でさえもニューロン数は人間の脳の 10 万分の 1、シナプス数は 50 万分の 1 に留まっている。これに対して、電流・電圧の入力履歴によって抵抗率が変化するメモリスタ材料で作られたシナプス素子は、通常、2 つの電極で挟まれた 2 端子構造を有し、素子の単体レベルで記憶・学習機能を持っている。それゆえ、トランジスタベースで作製されるチップに比べて、高集積化、高エネルギー効率化が期待されている。

金属酸化物 (以下、酸化物) 結晶はメモリスタ材料の代表格であり、結晶中に存在する格子欠陥である酸素空孔の分布形態の変化が抵抗変化現象と密接に関わっている。また、その他の格子欠陥である転位等も、電界によって誘起される酸素空孔のドリフト現象に強く影響する。そのため、メモリスタ材料で作られるシナプス素子において抵抗変化機構を発現させるには、これら格子欠陥の原子・電子構造とその密度、分布、配向等の形態を精密にデザインすることが不可欠である。また、素子設計の観点からは、これまで主流であった 2 端子構造を拡張し、素子内に多数の電極端子を配置して多様な電界を誘起できる構造にすれば、抵抗変化を誘発する酸素空孔の分布形態を自在に制御することが可能になる。こうしたアプローチを含め、従来のシナプス素子の機能を各段に向上させ、かつエレクトロニクスとして次世代脳型コンピュータの発展に寄与する材料・素子開発に関わる研究が要請されている。

2. 研究の目的

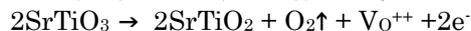
本研究においては、上記の着眼点のもと、酸素空孔分布が精密に制御された酸化物メモリスタ結晶で発現する抵抗変化現象を解明すると同時に、その抵抗スイッチング挙動をニューロモルフィック素子におけるシナプス重みの変化に見立てたシナプス素子を開発し、基本動作の実証と動作機構の解明を行う。それによって、生体シナプスが有する高次ニューロモジュレーション機能を模倣するシナプス素子・回路基盤となるシナプティックプラットフォームを構築する。以下は、本研究で主に遂行した具体的な研究課題である。

- (1) SrTiO₃ (STO) 双結晶中高配向 2 次元転位網を用いた抵抗スイッチング素子の開発
- (2) 4 端子エピタキシャル TiO_{2-x} メモリスタ素子の開発とシナプス特性の実証
- (3) 走査透過電子顕微鏡法 (STEM) によるメモリスタ結晶抵抗変化領域の電子構造解析

3. 研究の方法

(1) STO 双結晶中高配向 2 次元転位網を用いた抵抗スイッチング素子の開発

STO 結晶内に意図的に転位網を導入するため、2 枚の単結晶ノンドープ STO(100)基板を、およそ 4°のツイスト角で直接貼り合わせ、大気中で 1500°C、10 h の熱処理を施すことにより両者を原子接合し、STO 双結晶を得た。その後、結晶内部に酸素空孔を生成するため、1.5×10⁻⁶ Pa 以下の真空中で 700°C、3 h の熱還元処理を施した。この熱還元処理によって下記の還元反応が起こり、STO 結晶中には酸素空孔 (式中の V_O⁺⁺) が生成され、それらはドナーの役割を果たす。



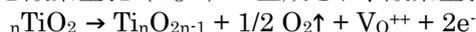
本方法によれば、STO 双結晶の接合界面に 2 次元転位網が形成される。ここでは、この転位網が STO 双結晶の抵抗スイッチング特性へ与える影響を調査するため、接合界面を含む素子 (Fe/twist STO/Pt 素子) とそれ含まない素子 (Fe/bulk STO/Pt 素子) の 2 種類を作製した。

(2) 4 端子エピタキシャル TiO_{2-x} メモリスタ素子の開発とシナプス特性の実証

メモリスタ素子作製用の材料として(001)ルチル型 TiO₂ 単結晶基板を使用した。本基板上に酸素空孔を含んだ抵抗変化層を作製するため、パルスレーザー蒸着 (PLD) 法によって TiO_{2-x} エピタキシャル薄膜を成長した。PLD 法では、波長 266 nm、レーザー強度 60 mJ の Nd:YAG レーザーをアッテネータ経由で TiO₂ ターゲットに照射し、ガス導入口から任意のガスを導入してメインチャンバ内の成長雰囲気や気圧を変化させた。本研究ではガス導入前の真空度を 2.0~3.0×10⁻⁶ Pa、基板温度を 500°C に設定し、成長膜厚は 25~300 nm とした。また、エピタキシャル層の形成は、PLD 装置に付随の反射高速電子回折パターンから確認した。さらに、作製した TiO_{2-x} エピタキシャル薄膜に対して電気的特性 (シナプス特性) 評価を行うために、メッシュ状 Ni メタルマスクを用いた RF スパッタリングにより、Pt 電極を形成した。

(3) STEM 法によるメモリスタ結晶抵抗変化領域の電子構造解析

STEM 解析用メモリスタ素子を作製するために、(100)ルチル型 TiO₂ 単結晶基板に対して、1.0×10⁻⁶ Pa の真空度で 700°C、6 h の熱還元処理を施した。下記の還元反応によって、基板中にはマグネリ相 (Ti_nO_{2n-1}) と酸素空孔 (V_O⁺⁺) が生成され、酸素空孔はドナーの役割を果たす。



この熱還元処理基板の表面に正方配置の 4 端子 Pt 電極を作製し、表面[001]対角方向に対向する 2 端子を接地した状態で、もう一对の対角 2 端子に 8 V の電圧を 500 s 間印加した。

4. 研究成果

(1) STO 双結晶中高配向 2 次元転位網を用いた抵抗スイッチング素子の開発

図 1 は Fe/twist STO/Pt 素子の典型的なサイズ・構造を表す模式図である。素子作製には、主に集束イオンビーム (FIB) 装置を用いた。STO 双結晶のイオンビーム局所エッチング、リーク電流防止 SiO₂ 絶縁膜蒸着、Fe・Pt 電極配線蒸着等の諸プロセスを経て完成した、Fe/twist STO/Pt 素子の走査電子顕微鏡 (SEM) 像を図 2 に示す。接合界面を選択的に挟む形で Fe、Pt 電極が配線されており、マイクロメートルサイズの素子作製に成功した。なお、Fe/bulk STO/Pt 素子については、FIB を用いた上記と同様のプロセスによって、同じ STO 双結晶から接合界面を含まない箇所を選択して、同サイズ・構造の素子を作製した。

図 3 に STO 双結晶接合界面に対する透過電子顕微鏡 (TEM) 観察結果を示す。接合界面には高配向の 2 次元転位網が形成されている。回折ベクトルを変化させた場合、像中に現れる転位線のコントラストが異なることを確認し、このコントラスト解析によって、D₁、D₂ 共にらせん転位であることが分かった。また、ツイスト角 θ 、転位線間隔 d 、転位のバーガースベクトル \vec{b} の関係式は、

$$d = |\vec{b}|/\theta$$

の Franck's formula で表される。図 3 の TEM 像から転位線間隔は $d=63 \text{ nm}$ と見積もられ、 \vec{b} の大きさは STO の格子定数である 0.39 nm であるので、ツイスト角 θ は 0.35° と求まり、貼り合わせの際の実測値と大方一致した。

Fe/twist STO/Pt 素子の電流・電圧特性評価の結果を図 4 に示す。 $\pm 4 \text{ V}$ の電圧掃引で、低抵抗状態 (LRS) → 高抵抗状態 (HRS) → HRS → LRS のノーマルヒステリシスが確認され、 $+1.9 \text{ V}$ 付近から電圧を上昇させると電流値が減少する負性抵抗が発現し、 -2.2 V 付近では急激に電流値が上昇する。また、ヒステリシスの耐久性を調査するため、同条件で繰り返し電圧掃引を行った。1500 回の電圧掃引で得られたヒステリシスカーブから $+0.7 \text{ V}$ における電流値を抽出し、掃引回数に対してプロットしたグラフを図 5 に示す。HRS と LRS が回数を重ねても明瞭に識別できる安定な特性が観察される。

一方、Fe/bulk STO/Pt 素子の電流・電圧ヒステリシス特性の耐久性も同様に評価した。図 6 は、ヒステリシスカーブから $+0.7 \text{ V}$ における電流値を抽出し、掃引回数に対してプロットしたグラフである。本素子では電圧掃引当初から HRS と LRS の識別が困難で、1100 回程度までは不安定ながらヒステリシスが確認できるものの、その後、掃引回数を増やすとヒステリシス幅が減少し、徐々に低抵抗化していく傾向が現れた。

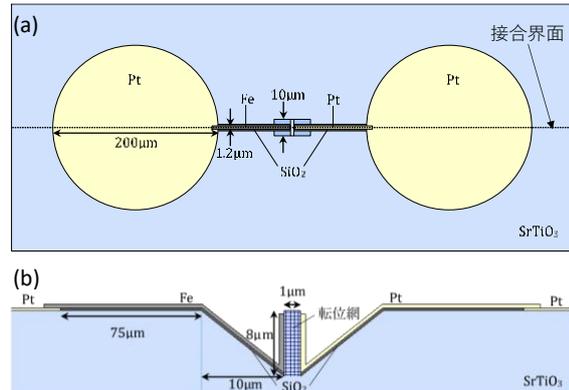


図 1 Fe/twist STO/Pt 素子の構造模式図 (a) 上面図 (b) 断面図

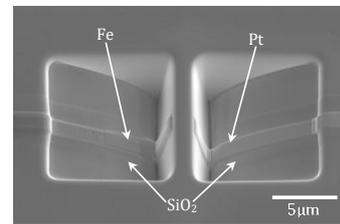


図 2 Fe/twist STO/Pt 素子の SEM 像

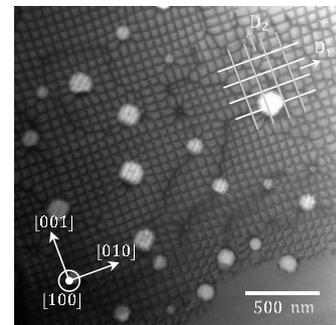


図 3 STO 双結晶内接合界面における高配向 2 次元転位網の明視野 TEM 像

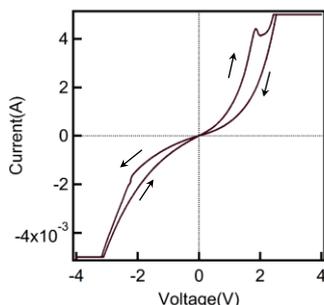


図 4 $\pm 4 \text{ V}$ 掃引の電気特性 (掃引速度 1400 mV/s)

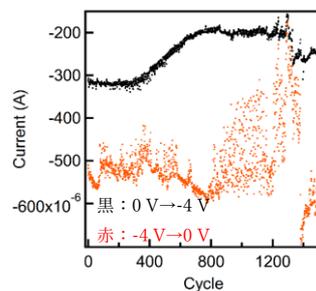


図 5 Fe/twist STO/Pt 素子の繰り返し連続電圧掃引の $+0.7 \text{ V}$ における電流値の変化

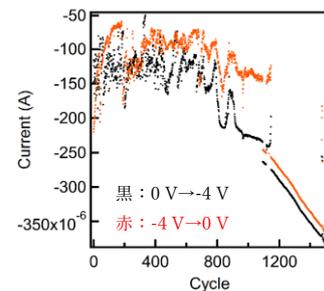


図 6 Fe/bulk STO/Pt 素子の繰り返し連続電圧掃引の $+0.7 \text{ V}$ における電流値の変化

ここで、Fe/twist STO/Pt 素子と Fe/bulk STO/Pt 素子の抵抗スイッチング特性について比較する。最も顕著な差は、繰り返し掃引時における安定性である。Fe/bulk STO/Pt 素子では常に不安定な特性が現れ、アブノーマルヒステリシスも出現するのに対し、Fe/twist STO/Pt 素子では、約 800 回は比較的安定した LRS→HRS→HRS→LRS のノーマルヒステリシスが出現する。両者の素子構造の違いは、STO 双結晶中の高配向 2 次元転位網の有無のみであることから、この高配向転位網が抵抗変化に関わる酸素空孔の優先的ドリフトパスとして働き、そうした限られた領域での酸素空孔の挙動が揺らぎの抑制に繋がったものと考えられる。以上の結果より、シナプス素子応用として、抵抗スイッチングの発現と安定性に寄与する高配向 2 次元転位網の効果を実証することができた。

(2) 4 端子エピタキシャル TiO_{2-x} メモリスタ素子の開発とシナプス特性の実証

素子内の酸素空孔の二次元的な分布制御によるコンダクタンス変化を調査するため、電気的特性評価と光学顕微鏡観察を行った。電気的特性評価における印加電圧は書き込み電圧 $V_{2,4}$ 、読み取り電圧 V_{read} で構成される。図 7 は電圧印加測定の様子を表す模式図である。 $V_{2,4}$ 印加は酸素空孔分布の 2 次元制御を目的とした操作で、T1 と T3 端子を接地した状態で行う。一方、 V_{read} 印加は端子間コンダクタンス値を読み取るために行い、T3 (T4) 接地で T1 (T2) に電圧を印加した際に流れる電流値から T1-T3 (T2-T4) 間コンダクタンス値 G_{1-3} (G_{2-4}) を求める。

図 8 は印加 $V_{2,4}$ に対して G_{1-3} 、 G_{2-4} の測定を 6 サイクル行った結果である。ここでは $V_{2,4}$ は 100 s のパルス電圧、 V_{read} は 1 V とした。初期状態における G_{1-3} 、 G_{2-4} は同程度であるが、 $V_{2,4}$ を +8 V まで増加させると G_{1-3} (G_{2-4}) は上昇 (下降) し、高コンダクタンス状態 HCS (低コンダクタンス状態 LCS) へと遷移する。電気測定と同時にに行った光学顕微鏡観察から、電極間が HCS である場合、その電極付近には酸素空孔の集積による着色領域が形成されていることを確認した。また、T1-T3 間が HCS (LCS) の場合の平均値を G_{on} (G_{off}) とし、 G_{on}/G_{off} 値を抵抗比と定義すると、本素子では 20 倍以上の値を示しており、熱還元 TiO₂ 基板を用いた先行研究[1]の 2~3 倍に比べて格段に大きい抵抗比を得ることができた。

本 4 端子メモリスタ素子を用いて、シナプス特性の一つであるスパイクタイミング依存可塑性 (STDP) の実装ならびにゲート電圧印加による STDP 特性の変調を試みた。T3 へのポストスパイクに Δt 時間先んじて、T1 へのプレスパイクとしてのパルス電圧を印加することで、STDP 特性の発現を検証した。また、プレスパイクと同時に、ヘテロスパイクとしての V_{gate} パルス電圧を T2 と T4 に印加することで同特性の変調を行った。図 9 はスパイク印加前後の T1-T3 間コンダクタンス値の変化率 Δw を Δt に対してプロットした結果である。ゲート電圧を印加しない場合、 Δt が正でコンダクタンス値は上昇し、 Δt が負でコンダクタンス値は減少する。また Δt が ± 25 ms の際、コンダクタンスの変化量が最大値を取る。一方、ゲート電圧印加を行った場合、電圧振幅の増加に伴いコンダクタンス変化量が減少し、変化量の極性が対称性よく逆転する。以上の結果より、4 端子メモリスタ素子を用いた STDP 特性の実装およびそのゲート変調が可能であることが示された。

(3) STEM 法によるメモリスタ結晶抵抗変化領域の電子構造解析

図 10 は印加前後の T1-T3 間と T2-T4 間の抵抗値変化を示しており、電圧印加により T1-T3 間抵抗値は半分程度に減少する一方で、T2-T4 間では大きく増加した。電圧印加後の光学顕微鏡像を図 11 に示す。T1-T3 間に跨る暗青色の着色領域が観察され、それ以外の領域は非着色である。これは、正電荷を有する酸素空孔が T2 および T4 における正電圧によって斥力を受けてドリフトし、T1-T3 間に跨るように再分布したためである。先述のとおり、酸素空孔はドナーであるため、着色領域は低抵抗、非着色領域は高抵抗になり、この結果は図 10 の各端子間の抵抗値の結果をよく説明できる。

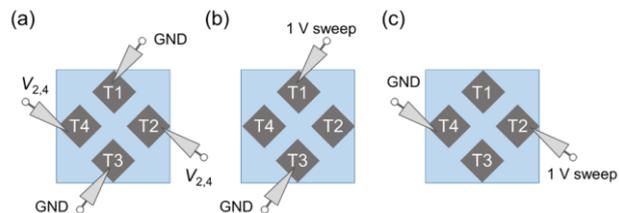


図 7 測定手順を表す模式図 (a) $V_{2,4}$ による酸素空孔分布制御 V_{read} による (b) G_{1-3} 測定 (c) G_{2-4} 測定

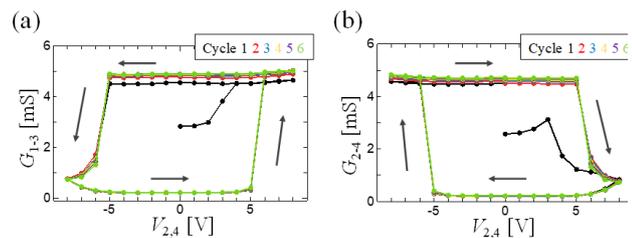


図 8 コンダクタンス (a) G_{1-3} (b) G_{2-4} の $V_{2,4}$ 依存性

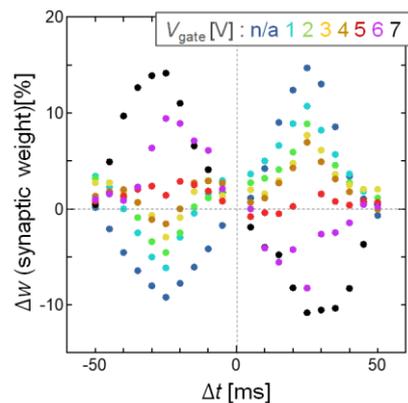


図 9 STDP 特性およびそのゲート変調

次に、図 11 に示す、本メモリスタ素子の着色領域(赤枠 A)と非着色領域(青枠 B)から FIB を用いて断面試料を抽出し、走査透過電子顕微鏡・電子エネルギー損失分光法(STEM-EELS)で結晶・電子構造を評価した。着色領域より抽出した試料の表層近傍の断面高角散乱環状暗視野(HAADF)-STEM像を図 12(a)に示す。像全域に、長さ数百 nm~1 μm 、太さ数十 nm、[100]および[010]方向に伸長している明るい筋状コントラストが観察される。一方、非着色領域にはこのようなコントラストは観察されない(図 12(b))。

両領域の試料表面近傍から取得した一連の Ti-L_{2,3} 端 STEM-EELS スペクトルを図 13 に示す。通常、TiO₂ 結晶の Ti-L_{2,3} 端スペクトルには、3d 軌道が e_g 軌道と t_{2g} 軌道に分かれる結晶場分裂が生じるが、着色領域の筋状コントラストを跨るような領域(図 13(a)参照)で観察された L_{2,3} ピークの形状は STEM 像コントラストに応じて変化している。図 14(a)と(b)は、それぞれ、各スペクトルにおける e_g、t_{2g} ピーク分裂幅 ΔE とピーク立ち上がり位置 E_{on} の観察位置依存性である。着色領域は非着色領域に比べて ΔE および E_{on} がともに小さく、特に表面から 7~15 nm および 35~45 nm の領域での減少は、STEM 像で見られる明るい筋状コントラストの位置と一致している。 ΔE 、E_{on} の減少は TiO₂ から一部の酸素原子が抜けて、結晶の対称性が崩れたことを示しており、その領域が還元されていることを意味する。従って筋状コントラスト領域は、マグネリ相(Ti_nO_{2n-1})に近い組成を有し、それ以外の STEM 像で暗く見える領域と比較して高い導電率を示す相であることが示唆される。

以上より、還元された(100)ルチル型 TiO₂ 結晶からなる 4 端子メモリスタ素子の抵抗変化現象には、酸素欠損を現す電子状態を有する筋状領域の形成が寄与していることが明らかになった。

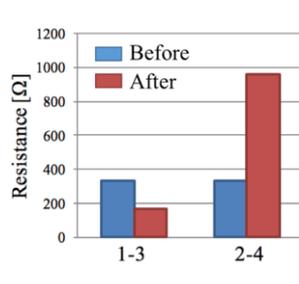


図 10 電圧印加前後の T1-T3 間および T2-T4 間の抵抗

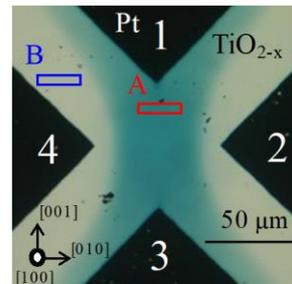


図 11 電圧印加後の光学顕微鏡像 赤枠 A および青枠 B は STEM-EELS 測定用試料の抽出箇所

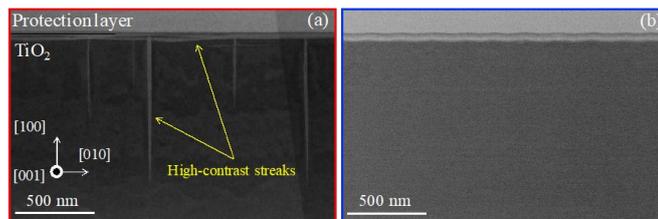


図 12 素子表層近傍の断面 HAADF-STEM 像 (a) 着色領域 (b) 非着色領域

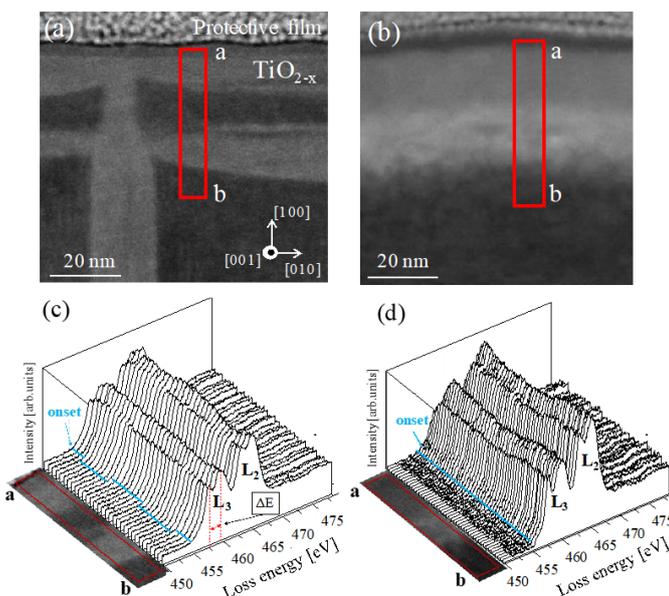


図 13 断面 HAADF-STEM の拡大像 (a) 着色領域 (b) 非着色領域 および Ti-L_{2,3} 端 STEM-EELS スペクトル (c) 着色領域 (d) 非着色領域の赤枠部

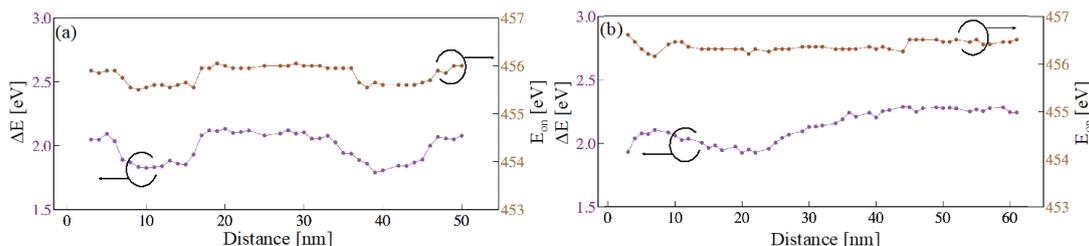


図 14 ΔE および E_{on} の位置依存性 (a) 着色領域 (b) 非着色領域

<引用文献>

[1] Takeuchi S, Shimizu T, Isaka T, Tohei T, Ikarashi N, Sakai A, Scientific Reports, 9, 2601-1~9, 2019.

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件/うち国際共著 0件/うちオープンアクセス 2件）

1. 著者名 Yamaguchi Kengo, Takeuchi Shotaro, Tohei Tetsuya, Ikarashi Nobuyuki, Sakai Akira	4. 巻 57
2. 論文標題 Analysis of Ti valence states in resistive switching regions of a rutile TiO ₂ -x four-terminal memristive device	5. 発行年 2018年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 06KB02 ~ 06KB02
掲載論文のDOI (デジタルオブジェクト識別子) 10.7567/JJAP.57.06KB02	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takeuchi Shotaro, Shimizu Takuma, Isaka Tsuyoshi, Tohei Tetsuya, Ikarashi Nobuyuki, Sakai Akira	4. 巻 9
2. 論文標題 Demonstrative operation of four-terminal memristive devices fabricated on reduced TiO ₂ single crystals	5. 発行年 2019年
3. 雑誌名 Scientific Reports	6. 最初と最後の頁 2601-1~9
掲載論文のDOI (デジタルオブジェクト識別子) 10.1038/s41598-018-38347-z	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Nagata Zenya, Shimizu Takuma, Isaka Tsuyoshi, Tohei Tetsuya, Ikarashi Nobuyuki, Sakai Akira	4. 巻 9
2. 論文標題 Gate tuning of synaptic functions based on oxygen vacancy distribution control in four-terminal TiO ₂ -x memristive devices	5. 発行年 2019年
3. 雑誌名 Scientific Reports	6. 最初と最後の頁 10013-1~7
掲載論文のDOI (デジタルオブジェクト識別子) 10.1038/s41598-019-46192-x	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

〔学会発表〕 計16件（うち招待講演 1件/うち国際学会 8件）

1. 発表者名 Tohei Tetsuya, Murakami Hiroya, Yamaguchi Kengo, Shimizu Takuma, Takeuchi Shotaro, Sakai Akira
2. 発表標題 TEM microstructure analysis of resistive switching regions in rutile TiO ₂ single crystal memristors
3. 学会等名 The 3rd East-Asia Microscopy Conference (EAMC3) (国際学会)
4. 発表年 2017年

1. 発表者名 Yamaguchi Kengo, Takeuchi Shotaro, Tohei Tetsuya, Ikarashi Nobuyuki, Sakai Akira
2. 発表標題 Analysis of Ti valence state in resistive switching region of rutile TiO _{2-x} four-terminal memristive device
3. 学会等名 2017 International Workshop on Dielectric Thin Films for future electron devices -science and technology- (IWDTF 2017) (国際学会)
4. 発表年 2017年

1. 発表者名 Yamaguchi Kengo, Takeuchi Shotaro, Shimizu Takuma, Tohei Tetsuya, Ikarashi Nobuyuki, Sakai Akira
2. 発表標題 Valence state analysis of Ti in resistive switching region of rutile TiO _{2-x} single crystals memristor
3. 学会等名 International Conference on Materials and Systems for Sustainability 2017 (ICMaSS 2017) (国際学会)
4. 発表年 2017年

1. 発表者名 Sakai Akira, Shimizu Takuma, Shimotani Masato, Takeuchi Shotaro, Tohei Tetsuya
2. 発表標題 Demonstrative operation of four-terminal memristive devices by controlling oxygen vacancy distribution in TiO _{2-x} single crystals
3. 学会等名 2018 MRS Spring Meeting (国際学会)
4. 発表年 2018年

1. 発表者名 Nagata Zenya, Shimizu Takuma, Isaka Tsuyoshi, Tohei Tetsuya, Sakai Akira
2. 発表標題 Gate-tuning of synaptic functions based on the oxygen vacancy distribution control in four-terminal TiO _{2-x} memristive devices
3. 学会等名 2018 International Conference on Solid State Devices and Materials (SSDM2018) (国際学会)
4. 発表年 2018年

1. 発表者名 Miyake Ryotaro, Nagata Zenya, Tohei Tetsuya, Sakai Akira
2. 発表標題 Oxygen vacancy distribution control for resistive switching of epitaxial TiO _{2-x} thin films in four-terminal memristive devices
3. 学会等名 2019 International Conference on Solid State Devices and Materials (SSDM2019) (国際学会)
4. 発表年 2019年

1. 発表者名 Isaka Tsuyoshi, Tohei Tetsuya, Shimizu Takuma, Takeuchi Shotaro, Ikarashi Nobuyuki, Sakai Akira
2. 発表標題 Atomic and electronic structure analysis of resistive switching regions in rutile TiO _{2-x} based four-terminal memristive devices
3. 学会等名 International Conference on Materials and Systems for Sustainability 2019 (ICMaSS 2019) (国際学会)
4. 発表年 2019年

1. 発表者名 Joko Mamoru, Hayashi Yusuke, Tohei Tetsuya, Sakai Akira
2. 発表標題 Fabrication of GaO _x based crossbar array memristive devices and their resistive switching properties
3. 学会等名 2019 International Workshop on Dielectric Thin Films for future electron devices -science and technology- (IWDTF 2019) (国際学会)
4. 発表年 2019年

1. 発表者名 山口賢吾, 村上弘弥, 清水拓磨, 竹内正太郎, 藤平哲也, 酒井朗
2. 発表標題 ルチル型TiO ₂ 単結晶メモリスタ微細素子における抵抗変化領域の結晶構造解析
3. 学会等名 第78回応用物理学会秋季学術講演会
4. 発表年 2017年

1. 発表者名 村上弘弥, 山口賢吾, 清水拓磨, 竹内正太郎, 酒井朗
2. 発表標題 ルチル型TiO ₂ 単結晶メモリスタ微細素子における抵抗変化領域の結晶構造解析
3. 学会等名 日本電子顕微鏡学会第73回学術講演会
4. 発表年 2017年

1. 発表者名 藤平哲也, 山口賢吾, 村上弘弥, 竹内正太郎, 酒井朗
2. 発表標題 FIBおよびイオンミリング試料作製法による酸化チタン単結晶メモリスタの微細構造解析
3. 学会等名 大阪大学ナノテクノロジー設備供用拠点 微細構造解析プラットフォーム地域セミナー（招待講演）
4. 発表年 2018年

1. 発表者名 永田善也, 藤平哲也, 酒井朗
2. 発表標題 ドナー密度分布制御型メモリスタ素子における抵抗変化機構の有限要素法シミュレーション
3. 学会等名 第66回応用物理学会春季学術講演会
4. 発表年 2019年

1. 発表者名 三宅亮太郎, 藤平哲也, 酒井朗
2. 発表標題 TiO ₂ -xエピタキシャル薄膜を用いた4端子メモリスタ素子の抵抗変化特性
3. 学会等名 第66回応用物理学会春季学術講演会
4. 発表年 2019年

1. 発表者名 三宅亮太郎, 林侑介, 藤平哲也, 酒井朗
2. 発表標題 4端子TiO2-x薄膜メモリスタ素子によるシナプス特性の実装
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 上甲守治, 林侑介, 藤平哲也, 酒井朗
2. 発表標題 GaOxを用いたクロスバーアレイメモリスタの開発と抵抗変化特性
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 三宅亮太郎, 林侑介, 藤平哲也, 酒井朗
2. 発表標題 4端子平面型TiO2-xメモリスタ素子におけるパプロフ型条件付けの実装
3. 学会等名 第67回応用物理学会春季学術講演会
4. 発表年 2020年

〔図書〕 計0件

〔出願〕 計1件

産業財産権の名称 メモリスタおよびそれを備えたアレイシステム	発明者 林侑介, 藤平哲也, 酒井朗	権利者 大阪大学
産業財産権の種類、番号 特許、2019-235344	出願年 2019年	国内・外国の別 国内

〔取得〕 計0件

〔その他〕

-

6. 研究組織	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
---------	---------------------------	-----------------------	----