科研費

科学研究費助成事業研究成果報告書

令和 2 年 5 月 2 8 日現在

機関番号: 82626

研究種目: 基盤研究(C)(一般)

研究期間: 2017~2019 課題番号: 17K06481

研究課題名(和文)100V量子交流標準素子の開発

研究課題名(英文)Study on an AC 100V quantum voltage standard device

研究代表者

山森 弘毅 (YAMAMORI, Hirotake)

国立研究開発法人産業技術総合研究所・エレクトロニクス・製造領域・研究グループ長

研究者番号:00358293

交付決定額(研究期間全体):(直接経費) 3,600,000円

研究成果の概要(和文):現在は古典的な原理の交流の電圧標準を、直流標準ですでにジョセフソン素子で実現されているような量子標準を実現するための素子開発を行った。交流の出力電圧100Vを実現するためには波高値で141V必要となるので、1チップ当たり32Vの素子を直列に5個接続すればよい。そのためには1チップ当たり100万個のジョセフソン接合を集積する必要がある。チップサイズは限られるので、性能を落とさず接合素子の微細化をして高集積化を実現し、同時に作製プロセスの歩留まりの改善を行った。同時に作製した素子を評価するための室温エレクトロニクスの開発と、冷凍機実装の熱応力による破損を改善するための信頼性の向上を行った。

研究成果の学術的意義や社会的意義標準は精度が高いことに加えて、誰がどこで測っても同じ値が得られることが重要であり、それを実現するのが量子定数で定義された量子標準である。直流電圧標準については、プランク定数や素電荷の値等で定義されたジョセフソン効果を用いた量子標準が実現されて30年にもなるが、交流の方は電気をいったん熱に変換する古典的な標準を用いており、量子標準の実現が期待されている。交流には、周波数というパラメータがあり、すべての周波数を一度に量子化を実現するのは困難なので、本研究では最も一般的な、家庭用の50Hz(60Hz)を実現するための素子の設計と、作製プロセスの開発、実装の信頼性向上を行った。

研究成果の概要(英文): The Josephson voltage standard circuit to achieve a quantum ac-voltage standard has been developed while an ac-voltage standard is currently used a classic principle one. The maximum output voltage of 141 V for ac-voltage standard is necessary to achieve the output voltage of 100 Vrms, and five devices of output voltage of 32 V should be connected in series. It is necessary to integrate 1,000,000 Josephson junctions on a chip, and the design to improve operating current margin and the fabrication yield for the chip have been investigated. Furthermore, a room temperature electronics have been developed to evaluate the fabricated chip, and the reliability for mount the chip on a cryocooler has been improved.

研究分野: 超伝導デバイス

キーワード: 量子標準 ジョセフソン効果

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。

1.研究開始当初の背景

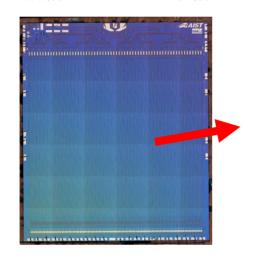
標準は精度が高いことに加えて、誰がどこで測っても同じ値が得られることが重要であり、それを実現するのが量子定数で定義された量子標準である。直流電圧標準については、プランク定数や素電荷の値等で定義されたジョセフソン効果を用いた量子標準が実現されて 30 年にもなるが、交流の方は電気をいったん熱に変換するといういまだに古典的な標準を用いており、量子標準の実現が期待されている。交流には、周波数というパラメータがあり、すべての周波数を一度に量子化を実現するのは困難なので、本研究では最も一般的な、家庭用の 50Hz (60Hz)を実現するための素子の設計と、作製プロセスの開発、実装の信頼性向上を行った。

2.研究の目的

現在は古典的な原理の交流の電圧標準を、直流標準ですでにジョセフソン素子で実現されているような量子標準を実現するための素子開発を行った。交流の出力電圧 100V を実現するためには波高値で 141 V 必要となるので、例えば 1 チップ当たり 32V の素子を直列に 5 個接続すればよい。そのためには 1 チップ当たり 100 万個のジョセフソン接合を集積する必要がある。性能を維持しながら接合サイズを小さくすることで集積度を向上した設計を行った。また、作製プロセスの歩留まりの改善も行った。同時に作製した素子を評価するための室温エレクトロニクスの開発と、冷凍機実装の熱応力による破損を改善するための信頼性の向上を行った。

3.研究の方法

ジョセフソン接合を 1 チップに 100 万個集積させるために、ジョセフソン接合の形状やマイクロ波伝送線路、ローパスフィルタ、ハイパスフィルタなどのマイクロ波部品の設計を、2 次元電磁界解析ソフトウェアで数値解析しながら最適な設計を探索した(図1、図2)。



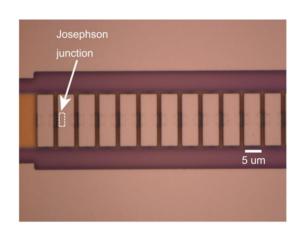


図 1 作製した素子の顕微鏡写真 出力電圧 Max 32V 集積接合数 1,048,576 JJs チップサイズ 15mm x 18mm

図 2 ジョセフソン接合アレーの顕微鏡写真 接合サイズ 6 um x 1.4um

また、設計が完了したデザインを、超伝導の共用施設で試作し特性を評価し設計にフィードバックした。ジョセフソン接合の臨界電流や終端抵抗の値の再現性の改善や、チップ内の断線やショートの削減の取り組みを実施した。接合の臨界電流は下部電極の膜厚でグレインサイズが変化することがばらつきの原因であることがわかった。また終端抵抗については材料のパラジウム膜の成膜時のガス圧や基板ーターゲット間距離を最適化することで再現性の向上を実現した。一方で、作製した素子を効率的に評価するための室温系のエレクトロニクスも同時に開発し、16ch のセルを自動測定するソフトウェアも自ら開発した。またこれまで冷凍機で素子を冷却した際に素子が収縮し熱応力で破損する問題があったが、この熱応力を半減するアイディアを提案し有限要素法を用いた数値解析によりこの効果を確認した(図3)。

4. 研究成果

素子の高集積化と動作マージンを向上した設計については国際会議並びに国内の学会にて口頭 発表した。またこれまで冷凍機実装の際に熱応力で素子が破損する問題に長年悩まされてきた が、熱応力を半減し信頼性を向上させた冷凍機実装技術を開発することで解決し、この成果について国際会議、国内の学会発表ならびに、紙上発表をおこなった¹⁾。

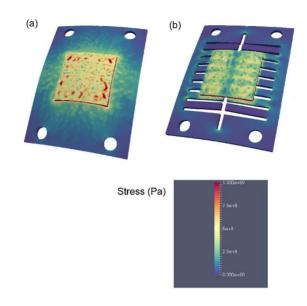


図3 室温から 10K まで冷却したときの熱応力の計算結果。スリットにより応力が半分程度に軽減できる。また温度上昇も冷凍能力の範囲内であることが確認できた。

サイズ 40 mm x 30 mm

1) Reliable packaging of Josephson voltage standard circuit for cryocooler operation, 山森 弘毅、丸山 道隆、天谷 康孝、島崎 毅, IEICE Electronics Express, 16-12, pp.1-4、 2019/05

5 . 主な発表論文等

「雑誌論文〕 計1件(うち査読付論文 1件/うち国際共著 0件/うちオープンアクセス 1件)

「「神心神久」 可「什(フラ旦がり神久 「什)フラ曲は六有 ○什)フラカ フラナノピス 「什)			
1.著者名	4 . 巻		
Yamamori Hirotake、Maruyama Michitaka、Amagai Yasutaka、Shimazaki Takeshi	16		
2 . 論文標題	5.発行年		
Reliable packaging of Josephson voltage standard circuit for cryocooler operation	2019年		
3.雑誌名	6.最初と最後の頁		
IEICE Electronics Express	20190219		
掲載論文のDOI (デジタルオブジェクト識別子)	査読の有無		
10.1587/ELEX.16.20190219	有		
オープンアクセス	国際共著		
オープンアクセスとしている(また、その予定である)	-		

〔学会発表〕 計5件(うち招待講演 0件/うち国際学会 4件)

1.発表者名

山森弘毅、丸山道隆、天谷康孝、島崎毅

2 . 発表標題

Reliable packaging of Josephson voltage standard circuit for cryocooler

3 . 学会等名

Applied Superconductivity Conference ASC2018 (国際学会)

4 . 発表年

2018年

1.発表者名

山森弘毅、丸山道隆、天谷康孝、島崎毅

2 . 発表標題

Design and fabrication of Josephson voltage standard circuit for ac-voltage standard

3 . 学会等名

31st International Symposium on Superconductivity (国際学会)

4.発表年

2018年

1.発表者名

山森弘毅、丸山道隆、天谷康孝、島崎毅

2 . 発表標題

熱応力を低減したジョセフソン電圧標準素子の冷凍機実装

3.学会等名

第79回応用物理学会秋季学術講演会

4 . 発表年

2018年

1	
	. жир б

H.Yamamori, M.Maruyama, Y.Amagai and T.Shimazaki

2 . 発表標題

High Impedance Josephson Junction Arrays for Voltage Standard Circuits

3 . 学会等名

The 30th International Symposium on Superconductivity(ISS2017)(国際学会)

4 . 発表年

2017年

1.発表者名

H.Yamamori, M.Maruyama, Y.Amagai and T.Shimazaki

2 . 発表標題

Reliable packaging of Josephson voltage standard circuit for cryocooler

3 . 学会等名

Applied Superconductivity Conference ASC2018(国際学会)

4 . 発表年

2018年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6.研究組織

_	υ.	・ W1 プロボロ PW		
		氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考