

令和元年6月13日現在

機関番号：17104

研究種目：若手研究(B)

研究期間：2017～2018

課題番号：17K12660

研究課題名(和文)小型で高速動作可能なデジタル温度電圧センサの開発

研究課題名(英文)A digital temperature and voltage sensor with high-speed and small area

研究代表者

三宅 庸資(MIYAKE, Yousuke)

九州工業大学・大学院情報工学研究院・研究職員

研究者番号：60793403

交付決定額(研究期間全体)：(直接経費) 3,200,000円

研究成果の概要(和文)：VLSIはチップ内の温度や電圧により性能が大きく変動するため、システムの高性能化および高信頼化には、チップの発熱状況や電圧変動を監視し、状況に合わせた電力制御や性能最適化が重要である。本研究では、従来のアナログ回路を使用したセンサ技術とは異なり、短時間測定かつ、CPU等のデジタル回路に隣接して配置可能な、小型高速動作デジタル温度電圧センサ技術について研究を行った。リング発振器(RO: Ring Oscillator)をベースとするセンサ回路や、製造バラツキの影響を低減する補正手法、ROの周波数から温度と電圧を算出する演算回路について提案し、提案センサ技術の実用化に向けた評価を行った。

研究成果の学術的意義や社会的意義

本研究で開発したデジタル温度電圧センサ技術を実現することで、本センサをシステム制御に活用したMPUごとのスループット向上や、電力制御による消費電力削減が期待できる。また、センサを用いたVLSIの動的性能最適化技術への寄与だけでなく、他のセンサ技術と組合せたセンサネットワーク技術への応用も期待でき、学術的波及効果は大きい。さらに、デジタルセンサであるため、設計・製造への負担が小さいことを活かし、FPGAへの実装を通じたIoT機器の環境センサや体内埋込型医療機器への適用等、幅広い用途を見込むことができる。したがって、本研究はVLSIを用いた様々なシステムの信頼性確保に大きく貢献する。

研究成果の概要(英文)：Measuring temperature and voltage in a current VLSI is very important in guaranteeing its reliability, because a large variation of temperature or voltage in field will reduce a delay margin and makes the chip behavior unreliable. This research proposed an on-chip digital temperature and voltage sensor that can be realized as a high-speed and small area sensor. a measurement time of the sensor is able to set below 0.1 msec. Since the proposed sensor's area is small and its design is fully digital, the impact on chip design will be small. This research also proposed some techniques for the sensor such as a RO(Ring Oscillator)-based sensor circuit, a calculation circuit that calculates on-chip temperature and voltage from measured RO count values, or a calibration technique that reduces effects of process variation. In order to evaluate the proposed techniques, circuit simulation is performed, its feasibility was confirmed.

研究分野：情報学

キーワード：温度センサ 電圧センサ デジタルセンサ リングオシレータ LSIテスト フィールドテスト VLSI設計技術 ディペンダブル・コンピューティング

## 様式 C - 19、F - 19 - 1、Z - 19、CK - 19 (共通)

### 1. 研究開始当初の背景

スーパーコンピュータや大規模サーバに利用される MPU は、チップ内の温度や電圧により性能が変動し、熱暴走などの異常な温度上昇が発生した際に、誤作動を起こしてシステム障害に至る危険性がある。システムの高性能化・高信頼化には、チップ内部に温度や電圧のセンサを組み込み、チップの発熱状況や電圧変動を監視することが重要である。VLSI 稼働時のモニタリングに使用する一般的なセンサとして、ダイオード等のアナログ回路を利用したセンサ技術が実用化されている。しかし、従来センサでは測定に置ける反応時間が数十 msec オーダーと長く、測定した時刻と測定結果を反映させる時刻にタイムラグが生じるため、その間にチップの温度が変化するおそれがある。また、アナログ回路を用いるためチップ上にセンサを多数搭載することができず、MPU 等のデジタル回路の近くに配置することもできないため、測定対象の位置とセンサ位置の温度が乖離しやすい。その結果、モニタリング結果をシステム制御等に利用する際、センサの測定時間や配置位置による差の考慮を過剰に行うなど、信頼性確保のために本来性能が犠牲になっている。従って、チップ内の温度や電圧のモニタリングには、短時間測定が可能かつ、小型で配置等の設計制約がないセンサが必要不可欠である。

### 2. 研究の目的

スーパーコンピュータや大規模サーバに利用される MPU は、チップ内の温度や電圧により性能が大きく変動するため、システムの高性能化および高信頼化には、チップの発熱状況や電圧変動を監視し、その状況に合わせた電力制御や性能最適化が重要である。本研究では、従来のアナログ回路を使用したセンサ技術とは異なり、短時間 (0.1 msec 以下) 測定かつ、MPU 等のデジタル回路に隣接して配置可能な、小型高速動作デジタル温度電圧センサ技術の開発を目的とする。

### 3. 研究の方法

研究の目的を達成するために、下記の項目に関する研究開発を実施する。

#### (1) 超微細テクノロジーにおける R0 特性評価

様々な CMOS テクノロジーを用いたシミュレーション評価により、R0 特性評価および製造バラツキがセンサの測定誤差に与える影響を評価する。シミュレーションでは 65nm、45nm、20nm CMOS テクノロジーを検証する。超微細テクノロジー (20nm) では 45nm 以前の CMOS テクノロジーとは異なり、R0 特性の傾向が逆転する現象が生じる。そのため、温度電圧センサの超微細テクノロジーへの対応を検討するために、R0 特性評価および製造バラツキの影響評価を実施する。また、シミュレーション評価だけでなく、65nm CMOS テクノロジーによる既存の試作チップを用いて、実際の製造バラツキの影響を含んだ R0 特性評価を実施し、超微細テクノロジーのために開発する次項の (2) 製造バラツキの影響を低減可能なキャリブレーション手法の有効性評価に活用する。これらの評価のために測定したデータは、センサに用いる 3 種類の R0 の最適な組合せなど、測定精度の高精度化に向けた検証にも活用する。

#### (2) 製造バラツキの影響を低減可能なキャリブレーション手法の開発

超微細テクノロジー特有の R0 特性や製造バラツキの影響を低減可能なキャリブレーション手法の開発を行い、有効性の評価を行う。キャリブレーションを行わない場合、ワーストケース (プロセスの Fast/Slow) での測定温度の誤差は、製造バラツキがない条件 (Typical) に比べて非常に大きい。申請者の従来手法では、温度 60 と電圧 1.8V の 1 点を初回測定時の既知の値と仮定してキャリブレーションを実行し、製造バラツキの影響を低減している。しかし、初回の温度と実測時の温度差が大きくなった場合に測定誤差が拡大する。そこで、2 点の温度を既知とする測定条件 (例: 室温と 60 ) を利用した新しいキャリブレーション手法の開発を行い、特性評価で得られたデータを用いて有効性の検証を行う。

#### (3) 温度電圧演算回路の開発およびセンサ全体の基本構造の確立

チップ上の R0 の周波数から温度と電圧を算出する演算回路 および演算処理を実行するための制御回路を開発する。温度電圧の演算処理はセンサ内の R0 カウント値の値を読み出して計算式に当てはめて算出する。演算手順および演算器の実装方法により回路面積や演算速度が異なるが、まずは、温度電圧演算回路やセンサ全体の基本構造の確立を優先して行い、センサの測定時間や面積等を評価する。また、LSI テストの標準規格である JTAG (Joint Test Action Group) インターフェースの適用を目指し、TAP (Test Access Port) コントローラ等と組み合わせたセンサのインターフェース開発を行う。試作チップ評価を見据えた実用化に向けた検証を行い、小型で高速なデジタル温度電圧センサ技術を実現する。温度電圧の算出処理は完全デジタル処理で実現させるため、開発の初期段階では、FPGA も動作検証に活用する。

#### 4. 研究成果

##### (1)超微細テクノロジーにおけるROの特性評価：

RO 特性の評価や製造バラツキがセンサの測定誤差に与える影響を評価するため、65nm, 45nm, 20nm などの様々な CMOS テクノロジを用いたシミュレーション評価を実施した。特に超微細テクノロジー(20nm)では 45nm 以前の CMOS テクノロジとは異なり、RO 特性の傾向が逆転する現象が生じることを確認している。図 1 に 20nm CMOS テクノロジを用いて多種多様な RO を構成し、SPICE シミュレーションを用いて RO 構成とその特性を評価した結果を示す。図 1 に示した分類(1)の RO 構成では、周波数と温度の変化傾向が上に凸の傾向になっており、低温と高温では RO 特性の傾きが逆転していることが確認される。しかし、分類(4)の RO 構成では、RO 特性の線型性が強くなって直線に近づくなど、回路構成によって RO 特性が異なることが確認できる。図 2 に電圧を変えた際に生じる RO 特性の傾向の変化について示す。電圧が異なることで RO 特性の傾向が顕著に変化している構成もあることが確認される。また、製造バラツキの影響評価も実施し、プロセスの Fast/Slow によって RO 特性の傾向が逆転する RO 構成も確認された。このように、20nm などの超微細テクノロジーでは従来の 45nm 以前の CMOS テクノロジとは RO 特性と RO 特性の傾向が異なることが確認できたため、これらの評価結果や測定データは、超微細テクノロジーのために開発する次項の製造バラツキの影響を低減可能なキャリブレーション手法の有効性評価や、センサに用いる 3 種類の RO の最適な組合せなど、測定精度の高精度化に向けた検証に活用している。

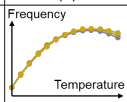
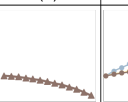
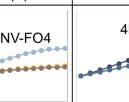
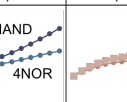

分類	(1)	(2)	(3)	(4)	(5)
F-T 変化傾向					
RO 構成	INV-FO1 INV+wire	UDL(Universal Delay Line)	2NAND-FO4 2NOR-FO4 INV-FO4	4NAND-FO1 4NOR-FO1	2NAND-FO1 2NOR-FO1 INV+PassTr
	線形性:低 温度感度:高	線形性:中 温度感度:低	線形性:中 温度感度:中	線形性:高 温度感度:中	線形性:低 温度感度:中

図 1. RO 構成と特性の関係 (20nm CMOS テクノロジ)

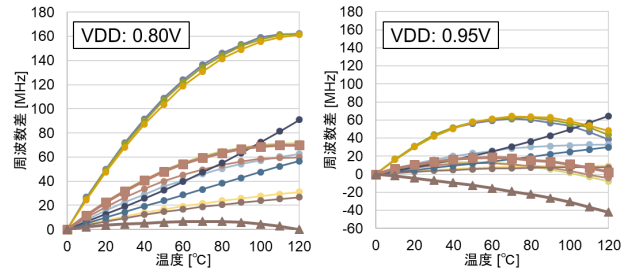


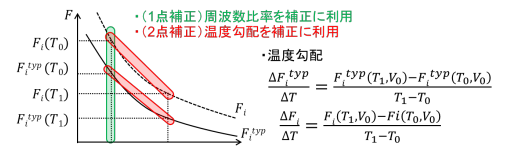
図 2. 電圧と RO 特性の関係 (20nm CMOS テクノロジ)

図 2 に電圧を変えた際に生じる RO 特性の傾向の変化について示す。電圧が異なることで RO 特性の傾向が顕著に変化している構成もあることが確認される。また、製造バラツキの影響評価も実施し、プロセスの Fast/Slow によって RO 特性の傾向が逆転する RO 構成も確認された。このように、20nm などの超微細テクノロジーでは従来の 45nm 以前の CMOS テクノロジとは RO 特性と RO 特性の傾向が異なることが確認できたため、これらの評価結果や測定データは、超微細テクノロジーのために開発する次項の製造バラツキの影響を低減可能なキャリブレーション手法の有効性評価や、センサに用いる 3 種類の RO の最適な組合せなど、測定精度の高精度化に向けた検証に活用している。

##### (2)製造バラツキの影響を低減可能なキャリブレーション手法の開発：

温度電圧センサの超微細テクノロジーへの対応を検討するために、超微細テクノロジー特有の RO 特性や製造バラツキの影響を低減可能なキャリブレーション手法の開発を行い、有効性の評価を行った。図 3 に、初回測定時に既知の値と仮定することが可能な温度 2 点の測定値を用いて、RO 特性(温度依存性)を補正可能な新規キャリブレーション手法の概念を示す。

従来のキャリブレーション手法では、基準とする温度と電圧の 1 点を初回測定時の既知の値と仮定して、製造バラツキを含む初回測定時の周波数と、事前にシミュレーション等で求めた製造バラツキがない条件(Typical)での周波数の比率を利用することで、製造バラツキの影響を低減していた。しかし、補正に利用する基準点から離れると誤差が拡大するといった問題があった。そこで、図 3 に示すように、温度勾配(RO 特性の温度依存性の傾き)を利用し、製造バラツキを含む RO 特性の温度勾配と製造バラツキがない条件の RO 特性の温度勾配を補正に利用することで、RO 特性の温度依存性を補正することができる。65nm CMOS テクノロジを用いた SPICE シミュレーションにより、提案した温度 2 点の測定値を利用した補正手法の有効性を評価した結果を図 4 に示す。この評価結果より、補正に用いた初回の温度と実測時の温度差が大きくなった場合に生じる測定誤差の拡大を低減可能なことを確認できている。



・温度 2 点補正手法の概念を利用して拡張した温度推定式

$$\Delta T \cong a_{\Delta T} \cdot \left[ \frac{F_i^{typ}(T_1, V_0) - F_i^{typ}(T_0, V_0)}{F_i(T_1, V_0) - F_i(T_0, V_0)} \right] \cdot \{F_i(T, V) - F_i(T_0, V_0)\} + \dots + d_{\Delta T}$$

係数  $a_{\Delta T}$  温度勾配補正 測定値 初期値

図 3. 製造バラツキ影響を低減可能な補正手法

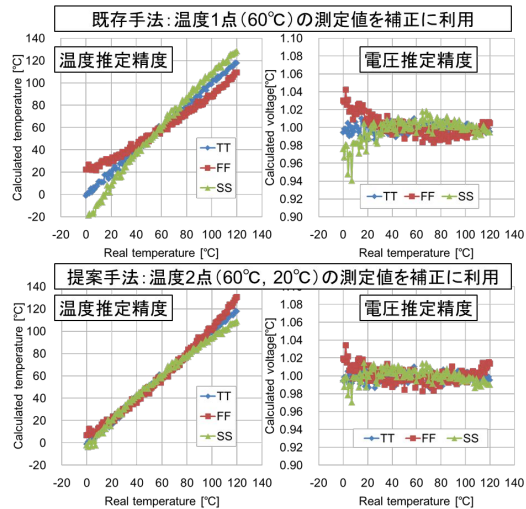


図 4. 補正手法の評価結果

### (3)温度電圧演算回路の開発およびセンサ全体の基本構造の構築：

開発した温度電圧センサの構成を図5に示す。チップ内のモニタリングしたい箇所に配置するROとカウンタのペアであるセンサ回路，ROの制御回路，ROのカウント値から温度と電圧を算出する温度電圧演算回路，および，演算器等を用いて変換処理を実行するための制御回路を開発した。デジタル温度電圧センサでは，外部で計算処理を行う場合，処理時間は外部IC等のコア性能に依存するため計算処理を含めた測定時間の見積もりが困難である。そこで，測定時間の見積もりの容易化および測定時間の短縮を実現するためROの発振周波数の取得だけでなく，温度と電圧をチップ上で計算する回路を搭載した温度電圧センサを構築した。また，開発センサのROカウント値を周波数に変換する処理を省くため，計算式は周波数と温度の関係から導出するのではなく，ROカウント値から直接温度を導出する構造にした。これにより，測定

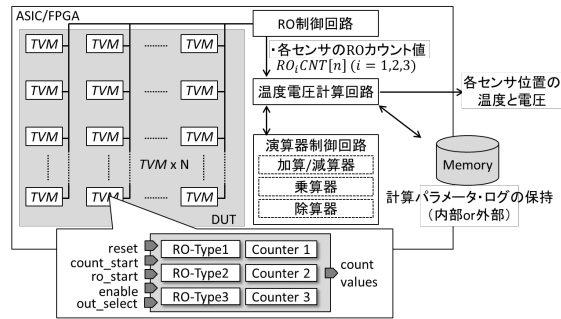


図5. 温度電圧センサの構成

主な処理項目	処理時間[μs] (センサ1組)		測定時間[μs]		
	初回測定時	2回目移行	センサ数	1組	10組
計算パラメータ読み出し処理	0.62	—	初回測定時	21	106
RO発振制御処理	10.24	10.24	2回目以降	18	77
カウント値読み出し処理	1.79	1.79	温度と電圧が計算対象 &区間分割ありの場合 センサ1組の測定時間は約44μs		
キャリブレーション処理	2.69	—			
温度計算処理	4.99	4.99			
合計	20.33	17.02			

図6. 温度電圧センサの処理時間（50MHz動作時）

したROカウント値を計算式に受け渡すことで，周波数変換を伴わずにチップ内の温度と電圧が算出可能となる。計算回路部は入力としてセンサで測定されたROカウント値および前処理で求めた計算式の係数などの計算パラメータを受け取り，計算回路に構築したキャリブレーション処理や温度電圧計算処理の計算式に当て嵌めることで測定結果である温度と電圧を出力する。演算器制御回路では，温度計算に必要な演算器である加算減算器，乗算器，除算器の制御を行う。これらの回路構造は全てアナログ回路を含まない完全デジタル回路で構築した。また，測定結果を外部に出力させるため，TAPコントローラ等と組み合わせたセンサのインターフェース開発も実施した。温度電圧センサの測定時間を評価するため，Intel社のFPGA，Cyclone（60nmテクノロジー）を用いた評価実験を行った。センサの測定ROカウント値から温度電圧の算出処理を行う計算回路や演算器を含めたFPGAに実装し，各処理項目の処理時間を計算する。計算回路は完全デジタル処理であるため，FPGAの動作周波数と各処理に必要なクロック数より処理時間を求めることができる。ここで，本実験に用いたFPGAでは電圧を変動させた評価実験が行えないため，温度計算処理のみを実装した。ただし，温度計算処理も電圧計算処理も処理手順は同じであるため，温度計算処理の評価結果から電圧計算処理の評価も行うことができる。デジタル温度電圧センサにおける回路全体の基本構造を構築し，FPGAおよびシミュレーションを用いてセンサの測定時間を評価した結果を図6に示す。50MHzの動作周波数下において，デジタル温度電圧センサ1組としての測定時間は約44μsであることが確認できた。

上記の研究開発項目を完了させ，国内研究会やLSIテスト関係の国際会議などで成果発表を行った。また，企業と共同で本提案課題のセンサ技術の有効性を評価するなど，提案センサの実用化に向けた検討なども進めている。

## 5. 主な発表論文等

### 〔雑誌論文〕(計1件)

Yousuke Miyake, Yasuo Sato, and Seiji Kajihara, "On the effects of real time and contiguous measurement with a digital temperature and voltage sensor," Proc. IEEE International Test Conference in Asia, pp. 125-130, Taipei City, Taiwan, Sep. 2017. DOI:10.1109/ITC-ASIA.2017.8097126 (査読有)

### 〔学会発表〕(計8件)

古川大悟, 三宅庸資, 梶原誠司, Poki Chen, "FPGAにおけるオンチップ可変テストクロック生成器の検討," 第80回FTC研究会, 2019-01.

三宅庸資, 佐藤康夫, 梶原誠司, "FPGAにおける周期的なフィールドテストのためのオンチップ遅延測定," 電子情報通信学会技術研究報告, vol. 118, no. 364, DC2018-58, pp. 1-6, 2018-12.

Yousuke Miyake, Yasuo Sato, and Seiji Kajihara, "On-Chip Delay Measurement for In-field Periodic Test of FPGAs," Digest of IEEE International Workshop on Automotive Reliability & Test, P01, pp. 1-6, Phoenix, Arizona, USA, Nov. 2018. (査読有)

三宅庸資, 梶原誠司, "FPGAにおける自己補正可能なオンチップデジタル温度センサ," 第17回情報科学技術フォーラム講演論文集(FIT2018), C-010, pp.179-180, 2018-09.

波多江雅貴, 三宅庸資, 加藤隆明, 佐藤康夫, 梶原誠司, "デジタル温度電圧センサの精度向上のための推定式の拡充について," 電子情報通信学会 2018 年総合大会講演論文集, D-10-5, p. 124, 2018-03.

井上賢二, 三宅庸資, 梶原誠司, "デジタル温度電圧センサにおける特定温度電圧領域の推定精度向上手法," 電子情報通信学会技術研究報告, vol. 117, no. 444, DC2017-85, pp. 49-54, 2018-02.

三宅庸資, 佐藤康夫, 梶原誠司, "FPGA の自己テストのための TDC を用いたテストクロック観測手法の検討," 電子情報通信学会技術研究報告, vol. 117, no. 359, DC2017-75, pp. 37-42, 2017-12.

三宅庸資, 佐藤康夫, 梶原誠司, "デジタル温度電圧センサにおける温度 2 点補正手法の検討," 電子情報通信学会技術研究報告, vol. 117, no. 154, DC2017-19, pp. 19-24, 2017-07.

〔図書〕(計 0 件)

〔産業財産権〕

出願状況 (計 0 件)

名称：  
発明者：  
権利者：  
種類：  
番号：  
出願年：  
国内外の別：

取得状況 (計 0 件)

名称：  
発明者：  
権利者：  
種類：  
番号：  
取得年：  
国内外の別：

〔その他〕

ホームページ等

## 6 . 研究組織

### (1)研究分担者

研究分担者氏名：

ローマ字氏名：

所属研究機関名：

部局名：

職名：

研究者番号 (8 桁)：

### (2)研究協力者

研究協力者氏名：梶原 誠司

ローマ字氏名：KAJIHARA, Seiji