

平成22年9月2日現在

研究種目：特定領域研究
 研究期間：2006 ～ 2009
 課題番号：18080006
 研究課題名（和文） 単一磁束量子局在電磁波集積回路
 研究課題名（英文） Single-Flux-Quantum Circuits based on Localized Electromagnetic Waves
 研究代表者
 吉川 信行 (YOSHIKAWA NOBUYUKI)
 国立大学法人横浜国立大学・大学院工学研究院・教授
 研究者番号：70202398

研究成果の概要（和文）：

本特定研究領域は、将来のサブテラヘルツ集積回路分野の確立に向け、新しい局在電磁波配線技術を前面に据えた単一磁束量子集積回路の研究を、デバイス製作技術、回路設計技術から回路応用まで総合的に推進した。具体的には、単一磁束量子集積回路の動作スピードと集積密度を高めるための基盤となる新しい材料・デバイス製作技術の創出、ならびに大規模で柔軟な集積回路の設計を可能とする回路設計技術の確立、更にそれらを利用した高速信号処理回路への展開を図った。

研究成果の概要（英文）：

This research project promoted the study on single-flux-quantum (SFQ) circuits based on localized electromagnetic waves by the effective use of superconducting transmission lines in order to establish fundamental technologies for future sub-terahertz integrated circuits. The project conducted the systematic study on physics, materials, fabrication technologies, design technologies and application technologies of SFQ integrated circuits. Fabrication and design technologies for SFQ circuits have been highly developed and their applications to digital signal processing were demonstrated.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2006年度	1,500,000	0	1,500,000
2007年度	2,400,000	0	2,400,000
2008年度	2,400,000	0	2,400,000
2009年度	3,500,000	0	3,500,000
総計	9,800,000	0	9,800,000

研究分野：電子デバイス、集積回路工学

科研費の分科・細目：電気電子工学・電子デバイス・電子機器

キーワード：局在電磁波、単一磁束量子、超伝導回路、ジョセフソン接合、低消費電力、SFQ回路、サブテラヘルツ、演算回路

1. 研究開始当初の背景

IT技術の発展に伴う今後の指数関数的な情報処理量の増大に対応するためには、情報

処理システムの更なる高速化、高機能化、低消費電力化が必要不可欠である。言うまでもなく、これまでの情報機器の能力の飛躍的な

性能向上は、主に CMOS 集積回路の微細化、高集積化を牽引力としてなされてきた。しかしながら、CMOS デバイスの寸法が数十 nm スケールに微細化された今、今後の更なる性能向上に対して数々の障害が指摘されている。その 1 つが消費電力（発熱）の問題であり、1 つが配線遅延の増大である。現在の集積回路の消費電力密度は冷却能力の限界値に達しており、消費エネルギー当りの演算処理能力を向上させる新技術が必要とされている。また、ゲート間の信号伝播遅延時間は、ゲート遅延時間と同程度となっており、ゲート遅延時間の向上だけではもはやシステム性能を向上させることができない。したがって、配線も含めて本質的に高速・低消費電力なデバイス・回路方式があればそれを採用し、抜本的に消費電力と配線遅延の問題を解決する新たな技術の芽を育むことは、今後 10 年以上先を見据えたエレクトロニクス産業の繁栄のために我国として是非取り組んでおく必要がある。

超伝導体を用いた単一磁束量子回路(SFQ 回路)は、発生する電圧がインパルス状で、パルス幅はわずかに数ピコ秒、パルス高も 1mV 程度である。SFQ 回路は、磁束量子 1 個あるいは観測される物理量としてはパルス (SFQ パルス) を情報担体としており、ゲートあたりのスイッチングエネルギーが極めて小さく、スイッチング速度においても優れた性能を持つ。SFQ 回路は、申請者らのグループを中心とした研究により近年急速な進歩を遂げた。すでに数十 GHz で動作するマイクロプロセッサや 120GHz 動作のシフトレジスタなどが実証され、サブテラヘルツ領域の集積回路の可能性が示されている。この新技術を更に発展させ、半導体では成し得ない性能を有するエレクトロニクス領域として確立するには、高速化や回路の柔軟性の障害になっている配線技術についても革新技術が必要である。これに対しごく最近になって、超伝導導波路を配線として集積回路に取り込み、局在電磁波パルスを利用して信号を高速に伝送する配線技術が成長してきた。

2. 研究の目的

超伝導導波路において SFQ パルスにより誘起されたピコ秒幅のパルスは、局在電磁波として導波路を無分散で伝搬する。そのため、局在電磁波は形を変えずに導波路を弾道的に伝播する。これは超伝導導波路特有のユニークな特性である。この局在電磁波による信号伝播を用いれば、SFQ 回路を柔軟かつ高スループットで配線することが可能となり、従来の半導体集積回路とは一線を異にする 100GHz を超えるサブテラヘルツクロック周波数領域で動作する高性能集積回路を実現できる。SFQ 回路技術はこの局在電磁波配線

技術を取り入れ、エレクトロニクス集積回路とフォトニック集積回路の中間に位置する第 3 の極としての発展が期待される。

本研究領域は、日本が世界を先導する単一磁束量子回路の研究分野において、新たに開発された局在電磁波による高速信号配線技術を積極的に導入し、本技術を将来の高性能集積回路の基盤技術として格段に発展させることを目的とする。

本研究領域では将来のサブテラヘルツ集積回路分野の確立に向け、新しい局在電磁波配線技術を前面に据えた単一磁束量子集積回路の研究を、デバイス製作技術、回路設計技術から回路応用まで総合的に推進した。具体的には、単一磁束量子集積回路の動作スピードと集積密度を高めるための基盤となる新しい材料・デバイス製作技術の創出、ならびに大規模で柔軟な集積回路の設計を可能とする回路設計技術の確立、更にそれらを利用した高速信号処理回路への展開を図った。

3. 研究の方法

本プロジェクトでは、デバイス製作技術を研究する「局在電磁波集積回路プロセス研究」グループと、単一磁束量子回路の設計技術を確立し、信号処理回路応用への展開を図る「局在電磁波集積回路設計技術・システム研究」グループの 2 つの研究班を設けた。

以下に、本研究領域の研究組織と研究内容を示す。

(1) 研究項目 A O 1 局在電磁波集積回路プロセスの研究

①「単一磁束量子局在電磁波集積回路プロセスに関する研究」

代表者：藤巻朗（名古屋大学）

NbN/Al/Al_{10x}/Al/NbN 積層構造を用いたセルフオーバダンプ型の高 IcRs 積ジョセフソン接合の研究を行った。

②「二硼化マグネシウム超伝導接合技術の確立」

代表者：内藤方夫（東京農工大学）

新材料である MgB₂ 接合を用いた高温でテラヘルツ動作を可能とする接合技術の開発を行った。

③「単一磁束量子による高スループット微細超伝導配線」

代表者：明連広昭（埼玉大学）

アルミナ等の高誘電率絶縁体を用いた微細な局所電磁波超伝導導波路の作製と伝送特性の評価を行った。

(2) A02 班：局在電磁波集積回路設計技術・システム研究

①「局在電磁波による高速信号伝送を利用した単一磁束量子高速フーリエ変換回路の研究」

代表者：中島康治（東北大学）

局在電磁波伝送線路における局在電磁波の高速信号伝搬を利用したビットパラレル単一磁束量子FFTシステムの設計およびその集積化を行った。

②「局在電磁波配線を利用した単一磁束量子論理ゲートの研究と高速信号処理回路への応用」

代表者：吉川信行（横浜国立大学）

論理ゲートを直接局在電磁波導波路に接続するための回路設計技術の研究を行った。更に局在電磁波の高スループット信号伝播を利用したビットシリアル単一磁束量子FFTシステムの設計およびその集積化を行った。

③「局在電磁波配線を用いた単一磁束量子論理回路の設計および設計支援に関する研究」

代表者：高木一義（名古屋大学）

局在電磁波配線を用いた単一磁束量子論理回路に適したデータ伝送・処理方式、演算回路の研究を行うとともに、設計支援・自動化に関する研究を行った。

④「超伝導多層導波路の高密度三次元設計と評価」

研究代表者：水柿義直（電気通信大学）

3次元超伝導回路からインダクタンス等の物理的回路パラメータを正確に抽出する技術の研究を行った。

領域全体としては、平成18年7月に領域発足後、これまでに8回の研究代表者会議を行い、①チップ試作体制の強化、②回路設計環境とライブラリの共有化、③共通研究課題目標の設定、④新たな研究目標の設定、などを行った。また、これまでに6回の設計関係Meetingを実施し、集積回路設計環境とセルライブラリの共同開発を領域全体で実施した。年度末には公開の領域全体会議を横浜（平成18年度）、仙台（平成19年度）、名古屋（平成20年度）、横浜（平成21年度）において開催し、研究成果報告を行うとともに、評価委員による外部評価を行った。また、研究成果を国内外に発信し、本研究分野の研究者の相互交流を図るために3度の国際ワークショップ、SSV2008（平成20年度3月、横浜）、SSV2009（平成21年度6月、福岡）、SSV2010（平成22年度1月、横浜）を開催した。

4. 研究成果

(1) 研究成果の概要

デバイス製作技術の研究では、従来のNb材料の1.5倍以上の高い超伝導エネルギーギャップを持ち、高速・高温動作が可能なNbNやMgB₂材料を用いたジョセフソン接合の実現を目指した。NbN接合は、アルミニウムをプラズマ窒化したトンネル障壁層を用いることでこれまでにない高品質な接合の作製に成功した。MgB₂接合では、アモルファス半導体

層を用いることで、安定性の高い接合特性を得ることに成功した。更に、配線の微細化を目指して比誘電率の大きなアルミナを絶縁材料とする微小線幅の局在電磁波配線を作製し、それらの伝送特性を評価した。

回路設計技術の研究では、論理ゲートと局在電磁波配線の効率的な接続方法の研究、3次元超伝導配線の正確なインダクタンス解析方法の研究、局在電磁波配線を積極的に利用した回路設計方法論や回路設計技術の確立を行い、これらの成果に基づくCADツールとセルライブラリを開発した。以上の成果を用いた演算回路の設計と試作評価を通して局在電磁波配線を利用した単一磁束量子集積回路の演算性能を評価した。最終的には、10個の加減算器、乗算器で構成される4ビットFFTプロセッサを設計試作し、世界で初めて単一磁束量子FFTプロセッサの25GHz高速動作実証に成功した。

以上により、単一磁束量子論理回路の基盤技術を格段に進歩させることができた。一方、本領域での研究を通して、高エネルギーギャップ材料を用いた高効率磁場シールド法、低消費電力動作を可能とする低雑音論理回路方式や断熱モード単一磁束量子回路の提案と実証など、今後、単一磁束量子回路の性能を飛躍的に向上させる新たな知見を得た。

(2) 各研究課題の研究成果

A01 局在電磁波集積回路プロセスの研究

①「単一磁束量子局在電磁波集積回路プロセスに関する研究」

回路の安定動作に不可欠なシャント抵抗を内包し、かつ高速性を発揮できるNbNジョセフソン接合の作製を目指した。トンネル障壁層に接する形で常伝導NbNx層を配置することで、目標とした特性の獲得に成功した。また、そこで用いたプラズマ窒化AlN膜がトンネル障壁層として優れていることを見出し、これまでにない高品質な接合の作製に成功した。基本構造のジョセフソン接合自身は電波天文などへ応用展開が期待されている。

また、局在電磁波集積回路を含むジョセフソン接合集積回路で長年の課題であった接合近傍の超伝導薄膜への磁束トラップが、NbNあるいはMgB₂を接地面として用いることで、効果的に低減することを見出した。

②「二酸化マグネシウム超伝導接合技術の確立」

分子線エピタキシー(MBE)法により、250°C以下の低温で超伝導MgB₂薄膜を成長する技術を確立した。現在までに、特性の揃った(Tc=33K以上、室温抵抗率50マイクロohm cm以下)MgB₂薄膜を年間500回以上成長を行える体制を整えた。

化学気相成長(CVD)法により、安全かつ

廉価に、高品質 MgB₂ 薄膜成長する技術を開発した。T_c=38K 以上、室温抵抗率 30 マイクロ ohm cm 以下の単結晶ライクなエピタキシャル薄膜が得られている。

また MgB₂ ジョセフソン接合の特性評価を行い、ボロンバリアを用いた接合において磁場応答とともにマイクロ波応答も確認した。

③「単一磁束量子による高スループット微細超伝導配線」

絶縁層に比誘電率の大きなアルミナを用いたサブミクロンマイクロストリップ線路の製作プロセスを確立した。線路幅と負荷 Q 値の関係を調べ、線路幅の減少とともに負荷 Q 値が減少することがわかった。

また、有機溶媒を用いた非水めっき法による Nb 薄膜の堆積に関する研究を行い、NbCl₅ と TCMC1 を含む ACN 溶液を液体窒素冷却により精製しためっき浴から連続な金属光沢のある薄膜が得られることを見出した。この薄膜の X 線回折パターンは Nb(110) に対応するピークが存在し、室温における非水めっき法により Nb 金属薄膜の堆積の可能性が示唆された。

A02 局在電磁波集積回路設計技術・システム研究

①「局在電磁波による高速信号伝送を利用した単一磁束量子高速フーリエ変換回路の研究」

単一磁束量子論理回路の高速性を生かした FFT システムの設計および集積化を目的とし、パラレルアーキテクチャに基づく乗算器、加算器と減算器を設計し、回路の動作性能を評価した。CLA 構成とした 4 ビット加算器では、素子数が 1051 接合、回路面積は 1.5×1.5mm²、消費電力は 20GHz 動作時で 0.27mW となった。4 ビット符号なし乗算器は 3360 接合、面積 2.9×1.8mm²、消費電力は 20GHz 動作時で 0.92mW となった。確認した最高動作周波数は約 30GHz である。4 ビット符号なし乗算器は低速測定で全動作を確認した。さらに 2 点バタフライユニットを設計し、動作可能クロック周波数 20GHz、スループットは 20GHz、レイテンシは 1350ps、ジョセフソン接合数は 22000、占有面積 8×7mm²、総消費電力は 6mW と見積もられた。

②「局在電磁波配線を利用した単一磁束量子論理ゲートの研究と高速信号処理回路への応用」

単一磁束量子回路の遅延時間と消費電力の低減、ならびに設計の柔軟性の向上を目指して、局在電磁波配線と直接接続可能な論理ゲートセルの研究開発を行った。新たな論理ゲートセルでは、回路面積、接合数、消費電力、遅延時間を従来型セルに対して約 30%改善できることを示した。

また局在電磁波配線を利用した単一磁束

量子論理回路の信号処理回路への応用を目指し、ビットシリアルアーキテクチャに基づいて FFT 演算用のバタフライ演算器の開発を行い、オンチップ高速テストにより 25 GHz での高速動作を実証した。バタフライ演算器は 2 つの乗算器と 8 つの加減算器で構成され、チップ性能は約 40 G 演算/秒、1W 当たりの演算性能は約 19 T演算/W であった。本成果は、単一磁束量子 FFT 演算器の高速動作実証として世界初である。

③「局在電磁波配線を用いた単一磁束量子論理回路の設計および設計支援に関する研究」

単一磁束量子回路に適したデータ伝送・処理方式に関する研究を行い、演算回路の構成法を検討した。また、設計支援・自動化に関する研究を行い、回路設計フローを確立し、個々の処理に必要なアルゴリズムを開発した。具体的には以下の成果を得た。

- ・乗算および開平のための回路アルゴリズムの設計を行なった。
- ・クロック同期式順序回路の合成のための一手法を提案した。
- ・クロック信号の配信のためのクロックスケジューリングアルゴリズムを提案した。
- ・レイアウトを考慮したクロック木構成法を開発した。
- ・パイプライン動作の検証手法を開発した。

④「超伝導多層導波路の高密度三次元設計と評価」

超伝導多層導波路の高密度集積化に必要なインダクタンス設計を重要研究項目とした。「複数の超伝導グラウンドプレーン間に形成される超伝導ループがデバイスのインダクタンスに与える影響」を定量的に評価すると共に、超伝導ストリップラインのインダクタンスの解析式の導出、超伝導層を間に挟んだ超伝導ライン間の相互インダクタンスの評価、超伝導層で挟まれた空間に配置された超伝導ストリップライン間の相互インダクタンスの評価、単一磁束量子型デジタル-アナログ変換器用基本要素回路である電圧増倍セルおよびパルス数増倍回路の設計と動作実証を行った。

5. 主な発表論文等

〔雑誌論文〕(計 35 件)

- (1) Y. Okamoto, H. Jin, K. Yaguchi, Y. Yamanashi, and N. Yoshikawa, "Access Time Measurement of 64-kb Josephson-CMOS Hybrid Memories using SFQ Time-to-Digital Converter," IEICE Electron. Express, vol. 7, 2010, pp.320-325. 査読あり。
- (2) K. Fujiwara, Q. Liu, T. Van Duzer, X. Meng, N. Yoshikawa, "New delay-time measurements on a 64 kb Josephson-CMOS

- hybrid memory with 600 ps access time,”
IEEE Trans. Appl. Superconductivity, vol. 20,
2010, pp. 14 – 20. 査読あり。
- (3) N. Takeuchi, Y. Yamanashi, Y. Saito, N. Yoshikawa, “3D simulation of superconducting microwave devices with an electromagnetic field simulator,” Physica C, vol. 469, 2009, pp.1662-1665. 査読あり。
- (4) H. Park, Y. Yamanashi, K. Taketomi, N. Yoshikawa, M. Tanaka, K. Obata, Y. Ito, A. Fujimaki, N. Takagi, K. Takagi, S. Nagasawa, “Design and Implementation of SFQ Half-Precision Floating-Point Adders,” IEEE Trans. Appl. Superconductivity, vol. 19, 2009, pp. 634-639. 査読あり。
- (5) M. Igarashi, K. Churei, N. Yoshikawa, K. Fujiwara, Y. Hashimoto, “SFQ pulse transfer circuits using inductive coupling for current recycling,” IEEE Trans. Appl. Superconductivity, vol. 19, 2009, pp. 649-652. 査読あり。
- (6) K. Nakamiya, N. Yoshikawa, A. Fujimaki, H. Terai, Y. Hashimoto, “Direct measurements of propagation delay of single-flux-quantum circuits by time-to-digital converters,” IEICE Electronics Express, Vol. 5, 2008, No. 9, pp.332-337. 査読あり。
- (7) 吉川信行, “単一磁束量子回路を用いた超高速マイクロプロセッサの開発とその展望,” 電子情報通信学会論文誌 C, vol. J91-C, 2008, pp. 183-193. 査読あり。
- (8) Y. Yamanashi, M. Tanaka, A. Akimoto, H. Park, Y. Kamiya, N. Irie, N. Yoshikawa, A. Fujimaki, H. Terai, Y. Hashimoto, “Design and Implementation of a Pipelined Bit-Serial SFQ Microprocessor, CORE1beta,” IEEE Trans. Applied Superconductivity, vol. 17, June 2007, pp. 474-477. 査読あり。
- (9) Y. Yamanashi, T. Nishigai, N. Yoshikawa, “Study of LR-Loading Technique for Low-Power Single Flux Quantum Circuits,” IEEE Trans. Applied Superconductivity, vol. 17, June 2007, pp. 150-153. 査読あり。
- (10) T. Hikida, K. Fujiwara, N. Yoshikawa, A. Fujimaki, H. Terai, S. Yorozu, “Bit-Error-Rate Measurements of RSFQ Shift Register Memories,” IEEE Trans. Applied Superconductivity, vol. 17, June 2007, pp. 512-515. 査読あり。
- (11) Y. Nobumori, T. Nishigai, K. Nakamiya, N. Yoshikawa, A. Fujimaki, H. Terai, S. Yorozu, “Design and Implementation of a Fully Asynchronous SFQ Microprocessor: SCRAM2,” IEEE Trans. Applied Superconductivity, vol. 17, June 2007, pp. 478-481. 査読あり。
- (12) Y. Yamanashi, A. Akimoto, N. Yoshikawa, M. Tanaka, T. Kawamoto, Y. Kamiya, A. Fujimaki, H. Terai and S. Yorozu, “A new design approach for control circuits of pipelined single-flux-quantum microprocessors,” Supercond. Sci. Technol. 19, 2006, pp. S340-S343. 査読あり。
- (13) N. Yoshikawa, M. Tokuda, T. Tomida, H. Kojima, K. Fujiwara, Q. Liu and T. Van Duzer, “Access time measurements of Josephson-CMOS hybrid memory using single-flux-quantum circuits,” Supercond. Sci. Technol. 19, 2006, pp. S350-S353. 査読あり。
- [学会発表] (計 215 件)
- (1) Y. Shimamura, K. Tshiki, F. Miyaoka, Y. Yamanashi, N. Yoshikawa, A. Fujimaki, N. Takagi, K. Takagi, “50 GHz operation of SFQ floating-point multiplier using 10 kA/cm² Nb process,” Abstract of 2010 Applied Superconductivity Conference (ASC2010), Washington DC, 1-6 August 2010, 4EY-01.
- (2) N. Yoshikawa, D. Ozawa, “Adiabatic quantum flux parametron as an ultra-low-power superconducting logic device,” Abstract of 2010 Applied Superconductivity Conference (ASC2010), Washington DC, 1-6 August 2010, 3EB-06.
- (3) T. Kainuma, Y. Yamanashi, N. Yoshikawa, A. Fujimaki, N. Takagi, K. Takagi, “Design and implementation of component circuits of an SFQ half-precision floating-point adder using 10 kA/cm² Nb process,” Abstract of 2010 Applied Superconductivity Conference (ASC2010), Washington DC, 1-6 August 2010, 4EY-06.
- (4) D. OZAWA, Y. Natsume, Y. Yamanashi, N. Yoshikawa, “Design and Implementation of Multi-flux drivers using High Beta_c Junctions,” Abstract of 2010 Applied Superconductivity Conference (ASC2010), Washington DC, 1-6 August 2010, 4EPA-01.
- (5) F. Miyaoka, T. Kainuma, Y. Shimamura, Y. Yamanashi, N. Yoshikawa, “High-speed test of a radix-2 butterfly processing element for the Fast Fourier Transform using SFQ circuits,” Abstract of 2010 Applied Superconductivity Conference (ASC2010), Washington DC, 1-6 August 2010, 4EY-05.
- (6) Y. Arita, N. Yoshikawa, T. Baba, Y. Yamanashi, “Integration of optical waveguides with SFQ circuits,” Abstract of 2010 Applied Superconductivity Conference (ASC2010), Washington DC, 1-6 August 2010, 4EPA-03.

- (7) N. Yoshikawa, H. Suzuki, K. Taketomi, and Y. Yamanashi, "Development of SFQ Logic Gates Connectable to Passive Transmission Lines and Their Application to Digital Signal Processors," Proceedings of Superconducting SFQ VLSI Workshop (SSV 2010), Yokohama National University, Yokohama, 13 January 2010, A02-2, pp.16-20.
- (8) N. Yoshikawa, T. Kainuma, H. Park, Y. Yamanashi, A. Fujimaki, N. Takagi and K. Takagi, "(Invited) High-Speed Floating-Point Processors based on Single-Flux-Quantum Circuit Technology," Asian Conference of Applied Superconductivity and Cryogenics (ACASC 2009), Matsue, Japan, December 6-8, 2009.
- (9) N. Yoshikawa, T. Kainuma, H. Park, Y. Yamanashi, A. Fujimaki, N. Takagi and K. Takagi, "(Invited) Component Design and Test of 50-GHz Half-Precision Floating-Point Adders and Multipliers," EUROFLUX 2009 International Conference, Avignon, France, Sep. 20-23, 2009.
- (10) N. Yoshikawa, "(Invited) Recent Research Activities in the MEXT SFQ Project," Technical Program of Superconducting SFQ VLSI Workshop (SSV 2009), Kyushu University School of Medicine, 16 June 2009, 14.
- (11) N. Yoshikawa, H. Park, H. Hara, K. Taketomi, Y. Yamanashi, I. Kataeva, R. Kasagi, S. Iwasaki, H. Akaike, A. Fujimaki, M. Tanaka, K. Obata, Y. Ito, K. Takagi, N. Takagi, H. Honda, K. Inoue, K. Murakami, S. Nagasawa, M. Hidaka, "(Invited) Recent development of Large-Scale reconfigurable data-paths using RSFQ Circuits," Abstracts on 21st International Symposium on Superconductivity (ISS2008), Tsukuba, 27-29 October 2008, FD-25-INV.
- (12) H. Park, Y. Yamanashi, K. Taketomi, N. Yoshikawa, M. Tanaka, K. Obata, Y. Itou, A. Fujimaki, N. Takagi, K. Takagi, S. Nagasawa, "(Invited) Design and Implementation of SFQ Half-Precision Floating-Point Adders," 2008 Applied Superconductivity Conference (ASC 2008), 17-22 August 2008, Chicago, 4EB01.
- (13) N. Yoshikawa, "(Invited) RSFQ projects in Japan," 5th FLUXONICS RSFQ design workshop, 29 June 2008, Ilmenau.
- (14) N. Yoshikawa, "Development of SFQ Logic Gated with Passive Transmission lines and Their Application to Digital Signal Processors," Superconducting SFQ VLSI Workshop 2008, A2-1, Yokohama National University, Japan, 14 Mar 2008.
- (15) N. Yoshikawa, "(Invited) Superconductor

Electronics based on Single-Flux-Quantum Circuit Technology," East Asia Symposium on Superconductor Electronics (EASSE2007), 11-15 December 2007, Delhi, India.

- (16) N. Yoshikawa, M. Tanaka, Y. Yamanashi, N. Irie, H. Park, S. Iwasaki, K. Taketomi, A. Fujimaki, H. Terai, S. Yorozu, "(Invited) Review of the CORE1 Microprocessor Project: Recent Development and Next Plans," Extended Abstract of 11th International Superconductivity Electronics Conference, 10-14 June 2007, Washington DC, USA, I-S01.

[その他]

ホームページ等

<http://www.yoshilab.dnj.ynu.ac.jp/tokutei/>

6. 研究組織

(1) 研究代表者

吉川 信行 (YOSHIKAWA NOBUYUKI)
 国立大学法人横浜国立大学・大学院工学研究院・教授
 研究者番号：70202398

(2) 研究分担者

藤巻 朗 (FUJIMAKI AKIRA)
 国立大学法人名古屋大学・大学院工学研究科・教授
 研究者番号：20183931
 (H19→H20 連携研究者)

中島 康治 (NAKAJIMA KOUJI)
 国立大学法人東北大学・電気通信研究所・教授
 研究者番号：60125622
 (H19→H20 連携研究者)

明連 広昭 (MYOREN HIROAKI)
 国立大学法人埼玉大学・工学部・教授
 研究者番号：20219827
 (H19→H20 連携研究者)

金田 久義 (KANEDA HISAYOSHI)
 国立大学法人横浜国立大学・大学院工学研究院・助手
 研究者番号：30242382