

令和 3 年 6 月 21 日現在

機関番号：12102

研究種目：基盤研究(B)（一般）

研究期間：2018～2020

課題番号：18H03246

研究課題名（和文）再構成可能システムとGPUによる複合型高性能計算プラットフォーム

研究課題名（英文）High performance computing platform by GPU and FPGA

研究代表者

朴 泰祐（Boku, Taisuke）

筑波大学・計算科学研究センター・教授

研究者番号：90209346

交付決定額（研究期間全体）：（直接経費） 13,300,000円

研究成果の概要（和文）：(1)GPUとFPGAを混載する複合演算加速ノードにおいて宇宙物理学コードARGOTを実装し、両デバイスを効果的に用いるプログラミング手法とその支援システムを開発した。(2)並列FPGAシステムを実現するためのFPGA上の光リンクを用いて直接網及び関節網をそれぞれ構築する基本技術を開発した。(3)並列FPGAの高性能計算応用のため、3次元ステンシル計算や流体計算を低レベル記述で実装し、その性能向上を評価した。(4)任意精度の浮動小数点演算をFPGAを用いて実現するため、ハードウェア記述とC++によるライブラリの2種を作成し、OpenCL演算カーネルに組み込んで演算性能の比較を行った。

研究成果の学術的意義や社会的意義

演算加速デバイスを用いた高性能計算システムはGPUを中心として開発・利用されてきたが、その問題点を補うためにFPGAを導入する考えは以前より検討されてきた。しかし、実アプリケーションへの適用、ユーザフレンドリーなプログラミング環境の提供、大規模並列FPGAシステムにおける並列通信の最適化・高性能アプリケーション応用、可変精度計算への適用など、実用に供するための実践的研究の例は極めて少ない。我々の研究成果は、FPGAとGPUの相補的利用を行う実用プログラムを実現し、並列FPGAに関する各種技術を開発することにより、今後のFPGAによる高性能計算への道筋を明確に示した。

研究成果の概要（英文）：(1) Implementation of a real application for computational astrophysics, ARGOT, on hybrid computation node with GPU and FPGA to enhance the performance from GPU-only system. (2) Direct and indirect network system implementation on FPGA optical links to construct large scale parallel FPGA systems. (3) Development of several FPGA-oriented high performance parallel applications including 3-D stencil computation and computational fluid dynamics and performance enhancement. (4) Arbitrary precision numerical computation by high level FPGA programming by C++ and its performance enhancement and storage area reduction.

研究分野：高性能計算システム、演算加速プログラミング、クラスタコンピューティング

キーワード：FPGA GPU 並列FPGAシステム 任意演算精度計算 並列プログラミング

1. 研究開始当初の背景

GPU (Graphics Processing Unit)を演算加速デバイスとして用いる GPU クラスタは、演算加速によって高性能化を実現するスーパーコンピュータの代表例である。しかし、GPU だけによる加速では、プログラムの部分的並列性の欠如、条件分岐における非効率的处理、ノード間通信の多発による GPU と CPU の間のやり取りのオーバーヘッド等、複雑な問題に適用する際に多くの問題が発生する。本研究課題では、従来の GPU クラスタに FPGA (Field Programmable Gate Array)を追加し、同一計算ノード上で両演算加速デバイスが協調的に動作する仕組みを構築し、多様な特性を持つ演算加速を実現すると共に、FPGA が持つデバイス間高速通信機構をユーザプログラムから容易に利用できるシステムの構築も目指す。

GPU を中心とするスーパーコンピュータの演算加速機構は、大規模並列性が内在する問題には適用可能であるが、複雑な科学技術計算における複合物理シミュレーションには十分でない。本課題はこの問題に FPGA を適用して対応するという先進的な試みである。FPGA の高性能計算への適用は過去にも例があるが、GPU との複合で、通信も含めた最適化・高速化を行うという試みは世界でも例がない。

2. 研究の目的

GPU と FPGA の両者を利用する複合型演算加速スーパーコンピュータのための基礎技術開発のため、プログラミングシステム、FPGA 間通信システム、FPGA の周辺デバイスへの適用、応用プログラムの開発といった多方面の技術開発を行うことで、次世代の演算加速スーパーコンピュータの新しい形を模索し、それを活用する技術の提供と応用例を示すことが本研究課題の目的である。

3. 研究の方法

研究テーマを(1)GPU と FPGA を協調利用するシステムの枠組みのための言語環境及びデバイス間協調動作環境の構築(朴チーム)、(2)データフローに基づく高性能数値計算とマルチ FPGA による並列処理方式の研究(佐野チーム)、(3)エッジ用ミドルクラス FPGA による高速数値計算処理手法の開発(天野チーム)、(4)数値計算の精度を可変にすることでメモリアクセスや演算に要する電力の最適化を行う技術の開発(埜チーム)、(5)FPGA 間通信システムによる通信と演算の融合に向けたモジュールの開発(山口チーム)の5つのグループにより、複合型演算加速スーパーコンピュータの様々な階層に渡るシステム開発と応用プログラム開発を行った。

プラットフォームとなるハードウェアシステムには筑波大学計算科学研究センターが運用する多重複合型演算加速スーパーコンピュータ Cygnus 及びその予備評価システムである PPX、さらに各研究チームがローカルに保有する FPGA システムを用いた。

4. 研究成果

(1) 朴チームの研究成果

本研究チームでは、FPGA 間通信を高次元言語である OpenCL からユーザが簡単に利用可能な環境である CIRCUS、GPU と FPGA 間的高速データ交換を実現する GPU・FPGA 間 DMA エンジン、OpenACC による統一的な複合演算加速デバイスプログラムを実現する MHOAT の開発を行った。

CIRCUS (Communication Integrated Reconfigurable Computing System)は、FPGA 間の光リンク通信機能をベースに、データ通信のルーティング機構を FPGA 上に低レベルモジュールとして実装し、これを OpenCL から直接呼び出して利用可能なシステムで、実際に Cygnus スーパーコンピュータ上で性能評価を行い、最大 8FPGA のシステムで理論ピーク性能の 90%の通信性能が達成された。

GPU・FPGA 間 DMA エンジンは CPU の補助を必要とせず FPGA が自律的に GPU との高速データ交換を行うもので、CPU を介した従来の通信方式に比べ、通信遅延時間を最大で 1/50 以下に短縮することを可能とした。また、この機構を用いた複合演算加速対応の宇宙初期天体シミュレーションである ARGOT を実装し、小規模問題において GPU のみの演算に比べ GPU+FPGA の複合処理で最大 17 倍の高速化を達成した。

OpenACC のみで GPU と FPGA の両デバイスの演算加速プログラムを統一的に記述することを可能とする MHOAT (Multi-Hetero OpenACC Translator)は、単一コード上の OpenACC ディレクティブを拡張し、どのデバイスに演算をオフロードするかをユーザが簡潔に記述すれば、それぞれのデバイス用の OpenACC コードを分割生成するコンパイラで、特に FPGA 用のバックエンドコンパイラには共同研究を行った米国オークリッジ国立研究所が開発中の OpenARC コンパイラを用いることで対応した。行列演算と連立一次方程式を複合的に処理するテストコードが問題なく動作し、総記述量が従来手法に比べ半分以下になり、性能低下は 20%程度に抑えられることを確認した。

(2) 佐野チームの研究成果

本研究チームでは、データフローに基づく高性能数値計算と複数 FPGA によるその並列処理方式について以下の研究を行った。

複数 FPGA による高性能計算の実現に向けて、リング網による FPGA クラスタを開発した。リ

ング網は Stratix10 FPGA を搭載する Intel 社 D5005 カードを 103.125Gbps の光ケーブルで直結することにより構成した直接網であり、そのプロトコルには Intel 社の Serial Lite III (SL3) を使用している。SL3 には FPGA 間のフロー制御機能がないため、クレジットベースのフロー制御のための上位プロトコルとそれを実現するフローコントローラモジュール (FC) を開発した。SL3 および FC にはプロトコルオーバーヘッドがあるものの、連続送信データ長が数百 MB 以上と十分に大きい場合に最大で 94.11 Gbps (=11.76 GB/s) を達成することを確認した。これは、103.125Gbps (=12.89 GB/s) の光ケーブル帯域の 91.26% であり、また、そこから Burst Gap を除く SL3 プロトコルオーバーヘッドを差し引いたピーク帯域 98.287Gbps (=12.29 GB/s) の 95.75% である。これは、FC 自体のプロトコルオーバーヘッドが僅か 4.25% に抑えられていることを示している。また、直接網と間接網を組み合わせたハイブリッド通信の評価を行った。

リング網により接続した複数の Stratix10 FPGA に対して、ストリーム計算パイプラインを FPGA 数に比例して延伸させる「パイプライン延伸」方式を提案し、これまでに開発してきたデータフローコンパイラを用いて実装した津波シミュレーションや多体問題のストリーム計算パイプラインモジュールにより評価を行った。その結果、ストリームデータ長が十分に大きい場合には FPGA 数に対して線形に近い性能向上が得られることが確認された。

FPGA 間通信路がボトルネックとなる可能性の高いパイプライン延伸方式に代わり、複数の FPGA 上でストリーム計算パイプラインを並行して動作させ通信を低頻度で行う「並列パイプライン」方式を提案した。間欠的な FPGA 間通信を実現するために、トークンに対する発火条件を緩和した Gate ノードと非対称マルチプレクサノードを導入して、データフローコンパイラを拡張した。これにより、2 次元流体計算モジュールの設計と実装を行った。

FPGA を光ケーブルで直結する直接網に代わり、100Gbps の Ethernet スイッチを用いて FPGA を相互接続する間接網の検討を行った。パケット交換網を用いながらも内部ロジックに対して複数の通信路を利用可能とする「仮想回線交換網」を提案し、その実装を行った。仮想的な回線に送出されたデータストリームは Ethernet Frame に分割され、届いた送信先で元のストリームに復元される。また、複数の仮想回線を利用可能とするために、データストリームの MUX・DEMUX モジュールを実装した。データストリームと Frame の変換などにより SL3 による直接網と比べ 3 倍程度大きな遅延が生じるが、Ethernet Frame の Jumbo Frame のおかげで SL3 および FC による FPGA 通信と比べて高い実効帯域を達成できた。

(3) 天野チームの研究成果

本研究チームでは、以下の研究を行い、エッジ用のミドルクラスの FPGA での高速数値計算の可能性を探った。

比較的安価な Xilinx 社の Kintex Ultrascale を 24 枚高速シリアルリンクで密接続した FPGA クラスタ FiC (Flow-in-Cloud) 上で、宇宙輻射輸送シミュレーションのための ART 法の高速化を試みた。ART 法はレイトレーシングの一種であり、並列性は大きいですが、処理が複雑であるため GPU での実装はあまり適していない。この ART 法の光線追跡を tracing_block 単位で分割し、単一の FPGA 内に複数モジュールを用いるとともにボード間で並列処理を行う。この処理は大量のデータを用いるため、ホストボードから、DMA 転送とブロードキャストによりシリアルケーブル経由でブロードキャストを行った。実装の結果、12 ボードで、Intel の Xeon2.5GHz 20 コアとほぼ同等の計算性能を実現した。現在の実装では 12 ボードのうち半数は入出力処理やデータ転送を行っており計算に寄与していないことから、性能改善はまだ可能である。

計算流体力学の問題である MPS (Moving Particle Simulation) を Intel 社のミッドレンジの SoC 型の FPGA である Arria10 で行った。この実装では、従来、困難と言われていた時間方向の並列性の利用を行った。鍵となるアイデアは、MPS における buckets をステンシル計算のステンシルとして扱う手法である。結果として、時間方向に並列度を 3 にした実装では、時間方向並列性を生かさない実装に比べて 2.96 倍の速度向上を実現した。Intel Xeon2.5GHz 20 コアと比較すると、4 倍から 10 倍の性能向上を実現した。

宇宙船のエンジンに用いるホールスラスターのシミュレーションを Full PIC (Full-Particle-In-Cell) 法により行うシミュレータ ARM を搭載した SoC 型の FPGA Arria10 上に実現した。Full PIC 法のシミュレータは全体としてコード量が大きいため、そのコアとなる外挿処理を Open-CL を用いて FPGA 上に実装した。これにより NVIDIA K20C の GPU 上に CUDA で実装した場合に比べて約 2.5 倍高速であった。

(4) 埴チームの研究成果

本研究チームでは、高性能計算における計算時間の短縮や消費エネルギー削減に向けてアプリケーション中の各フェーズで必要とする精度に合わせて計算を行う、変動精度演算に着目した。現在の CPU や GPU では、あらかじめ用意された精度の演算器を使う必要があり、任意精度を実現するためにはエミュレーションを行わなければならない。従って、アプリケーション全体で変動精度演算の効果を検証するのは困難であった。そこで FPGA 上に任意精度演算器を実装し、ホストからオフロード実行できることを示した。具体的には、様々な精度の演算器を、Verilog HDL によるハードウェア記述の実装と、C++ による実装とをそれぞれライブラリとして用意し、

OpenCL 演算カーネルに組み込むことによって実現し、比較評価を行った。さらに、このカーネルを、行列積、3次元テンソル計算に組み込み評価を行った。その結果、仮数ビット長とアプリケーションによって生じる誤差により、指定した通りの精度で演算器を実装することができたことを確認した。また、ビット数が少ないほど演算器の数を増やすことができるため、並列性を高め、アプリケーション全体のスループットを向上できることも確認した。ただし、用いた Intel Stratix10 GX FPGA に内蔵された演算器の構造と、アプリケーションの実装の問題から、浮動小数点フォーマットが IEEE754 準拠の FP32、FP16 のときの性能が高い傾向が見られた。

(5) 山口チームの研究成果

本研究グループでは、FPGA 間高速通信システム開発をテーマに、通信と演算の融合に向けたモジュールの提案および実装結果に基づく検証を行った。そして本検証により、以下の4つの内容について知見を得た。

FPGA の高速シリアル通信性能は大きな可能性を持つ一方、ユーザが作成する演算回路からの利用が困難であった。そこで、ユーザ回路と通信網の間に、ネットワーク構造の情報メモリと片側制御回路を組み込んだ通信制御用のフレームワーク(UFO-CIO: Ultrafast Fused and One-sided Control I/O)を提案した。本サブテーマでは、遅延時間の短縮と回路規模縮小の観点から、片側制御の完全結合を採用した。ここで本論文では提案するフレームワークの実装に完全結合を採用しているが、成長を続けるデータセンターなどの要素技術として今後も継続して採用することは難しい。そこで、ネットワークの局所性が記載された情報メモリを活用し、Hypernet のような多層構造型完全結合に類似する構造の提案と、FPGA の動的書き換えを活かしたネットワーク構造の変更可能性についても調査を行った。

提案フレームワークの実現に向け、要素技術の把握と使い熟するための予備調査を行った。この予備調査は、本番環境でもある Xilinx 社製 KCU1500 PCIe 評価ボードを用いて実施された。本サブテーマにおいて、PCIe 通信の単独評価実験では、理論性能 7.877 [Gbps] に対し実効性能 6.96 [GB/s] (効率 88.4%) を確認している。また、Xilinx 社 Aurora プロトコルを用いた光シリアル通信評価実験では、理論性能 5.0 [GB/s] に対して 4.62 [GB/s] (効率 92.4%) を確認している。この予備調査より、本サブテーマ提案の要素回路の実効性能が十分に使用に耐えることが確認された。また、PCIe 通信と光シリアル通信の性能差が大きくないことから、UFO-CIO の制御において伝送線路に特別な重みは設けず、等しい性能を持つシリアル伝送線路として取り扱うものとした。

測定環境である KCU1500 は、PCIe シリアル通信 (Gen3, 8 レーン) を 1 系統と光シリアル通信 (40 Gbps) を 2 系統の計 3 系統の伝送線路を備えている。つまり、2 次元トラス構造を問題なく扱える。これまでの結果を基に本サブテーマでは、ホスト 1 台に 4 枚の FPGA ボードを接続し、このセットを 2 式組み合わせることで、8 枚の KCU1500 からなる FPGA クラスタを構築した。PCIe シリアル通信と光シリアル通信のブリッジ(シームレス化)は、各通信パケットを伝送線路に応じて通信パケットにカプセル化処理を適用することで実現した。FPGA 上におけるカプセル化処理はほとんど時間を要さないため、ほぼオーバーヘッドは無しに、任意の転送先情報を含んだ通信パケットを直接網で高効率に転送することを実現している。

構築した FPGA クラスタにおいて提案フレームワークの評価実験を行った。三次元テンソル計算の問題空間を 8 分割し、FPGA ノード数に対する性能向上について評価した。演算ノードあたりの問題サイズを固定し全体の問題サイズを大きくした場合(弱スケーリング)では、8 台で得られる総理論性能 832.2 [GFLOPS] に対して 791.6 [GFLOPS] (効率 95.1%) を得ることができた。一方、全体の問題サイズを一定に保ち、使用 FPGA ノード数に応じて空間分割する数を変更した場合(強スケーリング)では、484.4 [GFLOPS] (効率 58.2%) と十分な性能を得ることができなかった。空間分割方式および演算回路の使用効率を改善することは可能であり、強スケーリングにおいても性能改善は可能と考えている。

5. 主な発表論文等

〔雑誌論文〕 計34件（うち査読付論文 23件 / うち国際共著 0件 / うちオープンアクセス 1件）

1. 著者名 藤田 典久, 小林 諒平, 山口 佳樹, 朴 泰祐, 吉川 耕司, 安部 牧人, 梅村 雅之	4. 巻 Vol. 12, No.3
2. 論文標題 宇宙輻射輸送コードにおけるOpenCLによるFPGA演算加速最適化	5. 発行年 2019年
3. 雑誌名 理学会論文誌コンピューティングシステム (ACS)	6. 最初と最後の頁 64-75
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 Ryohei Kobayashi, Norihisa Fujita, Yoshiki Yamaguchi, Ayumi Nakamichi, Taisuke Boku	4. 巻 -
2. 論文標題 OpenCL-Enabled GPU&FPGA Accelerated Computing with Inter-FPGA Communication	5. 発行年 2019年
3. 雑誌名 Proc. of IXPUG Workshop HPC Asia 2020	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 Norihisa Fujita, Ryohei Kobayashi, Yoshiki Yamaguchi and Taisuke Boku	4. 巻 -
2. 論文標題 Parallel Processing on FPGA Combining Computation and Communication in OpenCL Programming	5. 発行年 2019年
3. 雑誌名 Proc. of AshES2019 (Int. Workshop on Accelerators and Hybrid Exascale Systems)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 Ryohei Kobayashi, Norihisa Fujita, Yoshiki Yamaguchi, Ayumi Nakamichi and Taisuke Boku	4. 巻 -
2. 論文標題 GPU-FPGA Heterogeneous Computing with OpenCL-enabled Direct Memory Access	5. 発行年 2019年
3. 雑誌名 AshES2019 (Int. Workshop on Accelerators and Hybrid Exascale Systems)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 中道安祐未, 藤田典久, 小林諒平, 朴泰祐, 吉川耕司, 梅村雅之	4. 巻 2019-HPC-170(22)
2. 論文標題 GPU・FPGA複合演算加速による輻射流体シミュレーションコードARGOTの実装	5. 発行年 2019年
3. 雑誌名 情報処理学会研究報告ハイパフォーマンスコンピューティング(HPC)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 小林諒平, 藤田典久, 山口佳樹, 中道安祐未, 朴 泰祐	4. 巻 2019-HPC-170(5)
2. 論文標題 OpenCL対応FPGA間通信機能によるGPU・FPGA複合型演算加速	5. 発行年 2019年
3. 雑誌名 情報処理学会研究報告ハイパフォーマンスコンピューティング(HPC)	6. 最初と最後の頁 1-9
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antoniette Mondigo, Tomohiro Ueno, Kentaro Sano, and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 Comparison of direct and indirect networks for high-performance FPGA clusters	5. 発行年 2020年
3. 雑誌名 LNCS Reconfigurable Computing: Architectures, Tools, and Applications	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Tomohiro Ueno, Takaaki Miyajima, Antoniette Mondigo, Kentaro Sano	4. 巻 -
2. 論文標題 Hybrid Network Utilization for Efficient Communication in a Tightly Coupled FPGA Cluster	5. 発行年 2019年
3. 雑誌名 Proceedings of 2019 International Conference on Field-Programmable Technology (FPT)	6. 最初と最後の頁 363-366
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Jens Huthmann, Shin Abiko, Artur Podobas, Kentaro Sano and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 Scaling performance for N-Body Stream Computation with a ring of FPGAs	5. 発行年 2019年
3. 雑誌名 Proceedings of the International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antionette Mondigo, Tomohiro Ueno, Kentaro Sano, and Hiroyuki Takizawa	4. 巻 E102-D(5)
2. 論文標題 Scalability Analysis of Deeply Pipelined Tsunami Simulation with Multiple FPGAs	5. 発行年 2019年
3. 雑誌名 IEICE Transactions on Information and Systems(Special Section on Reconfigurable Systems)	6. 最初と最後の頁 1029-1036
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transinf.2018RCP0007	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Atsushi Koshiba, Kouki Watanabe, Takaaki Miyajima, and Kentaro Sano	4. 巻 -
2. 論文標題 Performance Evaluation and Power Analysis of Teraflop-scale Fluid Simulation with Stratix 10 FPGA	5. 発行年 2020年
3. 雑誌名 Proceedings of 28th ACM/SIGDA International Symposium on Field-Programmable Gate Arrays (FPGA2020)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 上野 知洋, 佐野 健太郎, 土方 康平, 滝沢 寛之	4. 巻 119(18)
2. 論文標題 RDMAを用いた密結合FPGAクラスタのメモリ間通信性能	5. 発行年 2019年
3. 雑誌名 電子情報通信学会リコンフィギャラブルシステム研究会 信学技法	6. 最初と最後の頁 7-10
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Changdao Du, Iman Firmansyah and Yoshiki Yamaguchi	4. 巻 -
2. 論文標題 FPGA-Based Computational Fluid Dynamics Simulation Architecture via High-Level Synthesis Design Method	5. 発行年 2020年
3. 雑誌名 Proc. of International Symposium on Applied Reconfigurable Computing (ARC2020)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Changdao Du, Iman Firmansyah, and Yoshiki Yamaguchi	4. 巻 -
2. 論文標題 High-Performance Computation of LGCA Fluid Dynamics on an FPGA-based Platform	5. 発行年 2020年
3. 雑誌名 Proc. of International Conference on Computer and Communication Systems (ICCCS2020)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Changdao Du and Yoshiki Yamaguchi	4. 巻 -
2. 論文標題 A High-Level Synthesis Design for a Scalable Hydrodynamic Simulation on OpenCL FPGA Platform	5. 発行年 2019年
3. 雑誌名 Proc. of International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART2019)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Mirai Niki, Yoshiki Yamaguchi, and Toshiyuki Amagasa	4. 巻 -
2. 論文標題 FPGA-based SPARQL query acceleration	5. 発行年 2019年
3. 雑誌名 Proc. of Asia Pacific Conference on Robot IoT System Development and Platform (APRIS2019)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Koki Honda, Kaijie Wei, Hideharu Amano	4. 巻 -
2. 論文標題 FPGA/Python co-design for lane line detection on a PYNQ-Z1 board	5. 発行年 2019年
3. 雑誌名 2019 IEEE 13th International Symposium on Embedded Multicore/Many-core Systems-on-Chip	6. 最初と最後の頁 53-60
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/MCSoc.2019.0015	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Ryohei Kobayashi, Norihisa Fujita, Yoshiki Yamaguchi, Taisuke Boku	4. 巻 -
2. 論文標題 OpenCL-enabled high performance direct memory access for GPU-FPGA cooperative computation	5. 発行年 2019年
3. 雑誌名 Proc. of Int. Con. HPC Asia 2019	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Norihisa Fujita, Ryohei Kobayashi, Taisuke Boku, Yuma Oobata, Yoshiki Yamaguchi, Kohji Yoshikawa, Makino Abe, Masayuki Umemura,	4. 巻 -
2. 論文標題 Accelerating Space Radiative Transfer on FPGA using OpenCL	5. 発行年 2018年
3. 雑誌名 Proc. of 2018 Int. Symp. on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART2018)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 中道安祐未, 小林諒平, 藤田典久, 朴泰祐	4. 巻 2019-HPC-168 (1)
2. 論文標題 GPU・FPGA混載ノードにおけるヘテロ演算加速プログラム環境に関する研究	5. 発行年 2019年
3. 雑誌名 研究報告ハイパフォーマンスコンピューティング(HPC)	6. 最初と最後の頁 1-10
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 藤田典久, 小林諒平, 山口佳樹, 朴泰祐	4. 巻 2018-HPC-167(9)
2. 論文標題 OpenCLによるFPGA上の演算と通信を融合した並列処理システムの実装及び性能評価	5. 発行年 2018年
3. 雑誌名 研究報告ハイパフォーマンスコンピューティング(HPC)	6. 最初と最後の頁 1-9
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 小林諒平, 藤田典久, 山口佳樹, 朴泰祐	4. 巻 2018-HPC-167(11)
2. 論文標題 OpenCLとVerilog HDLの混合記述によるGPU-FPGAデバイス間連携	5. 発行年 2018年
3. 雑誌名 研究報告ハイパフォーマンスコンピューティング(HPC)	6. 最初と最後の頁 1-10
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 小林諒平, 阿部昂之, 藤田典久, 山口佳樹, 朴泰祐	4. 巻 2018-HPC-165(26)
2. 論文標題 GPU-FPGA複合システムにおけるデバイス間連携機構	5. 発行年 2018年
3. 雑誌名 研究報告ハイパフォーマンスコンピューティング(HPC)	6. 最初と最後の頁 1-8
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 藤田典久, 小林諒平, 山口佳樹, 朴泰祐, 吉川耕司, 安部牧人, 梅村雅之	4. 巻 2018-HPC-165(27)
2. 論文標題 FPGAシステムにおけるOpenCLを用いた宇宙輻射輸送コードの演算加速	5. 発行年 2018年
3. 雑誌名 研究報告ハイパフォーマンスコンピューティング(HPC)	6. 最初と最後の頁 1-8
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Yun Ao, 中村大樹, 山口佳樹	4. 巻 -
2. 論文標題 並列計算における FPGA 高速相互接続に関する研究	5. 発行年 2019年
3. 雑誌名 情報処理学会全国大会論文集	6. 最初と最後の頁 1-2
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 A.Akagic, E.Buza, T.Turcinhodzic, H.Haseljic, H.Noda, H.Amano	4. 巻 -
2. 論文標題 Superpixel Accelerator for Computer Vision Applications on Arria 10 SoC	5. 発行年 2018年
3. 雑誌名 Proc. of 2018 IEEE 21st International Symposium on Design and Diagnostics of Electronic Circuits & Systems	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 R.Yasudo, A.L.Varbanescu, J.G.F.Coutinho, W.Luk, H.Amano	4. 巻 -
2. 論文標題 Performance Prediction for Large-scale Heterogeneous Platforms	5. 発行年 2018年
3. 雑誌名 Proc. of the 26th IEEE International Symposium on Field Programmable Custom Computing Machine	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 R.Yasudo, A.L.Varbanescu, J.G.F.Coutinho, W.Luk, H.Amano	4. 巻 -
2. 論文標題 Performance Estimation for Exascale Reconfigurable Dataflow platforms	5. 発行年 2018年
3. 雑誌名 Proc. of the International Conference on Field Programmable Technology	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antionette Mondigo, Tomohiro Ueno, Kentaro Sano, and Hiroyuki Takizawa	4. 巻 Vol. E102-D, No.5
2. 論文標題 Scalability Analysis of Deeply Pipelined Tsunami Simulation with Multiple FPGAs,	5. 発行年 2019年
3. 雑誌名 Scalability Analysis of Deeply Pipelined Tsunami Simulation with Multiple FPGAs I EICE Transactions on Information and Systems (Special Section on Reconfigurable Systems) (accepted)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Jinpil Lee, Tomohiro Ueno, Mitsuhsa Sato, and Kentaro Sano	4. 巻 -
2. 論文標題 High-productivity Programming and Optimization Framework for Stream Processing on FPGA	5. 発行年 2018年
3. 雑誌名 Proceedings of the International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART) (to appear)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antionette Mondigo, Kentaro Sano, and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 Enhancing Memory Bandwidth in a Single Stream Computation with Multiple FPGAs	5. 発行年 2018年
3. 雑誌名 Proceedings of International Conference on Field-Programmable Technology (FPT'18)	6. 最初と最後の頁 3 pages
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takaaki Miyajima, Tomohiro Ueno, and Kentaro Sano	4. 巻 -
2. 論文標題 Stream Computing of Lattice-Boltzmann Method on Intel Programmable Accelerator Card	5. 発行年 2018年
3. 雑誌名 Fourth International Workshop on Heterogeneous High-performance Reconfigurable Computing (H2RC'18)	6. 最初と最後の頁 1 page
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 宮島 敬明, イェンス ハットマン, 佐野 健太郎	4. 巻 Vol.118, No.432
2. 論文標題 Lattice-Boltzmann Method のIntel Programmable Accelerator Card への実装と評価	5. 発行年 2019年
3. 雑誌名 電子情報通信学会リコンフィギャラブルシステム研究会	6. 最初と最後の頁 125-130
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 李 珍泌, 上野 知洋, 佐藤 三久, 佐野 健太郎	4. 巻 Vol.2018-HPC-167, No.12
2. 論文標題 ストリーム計算ハードウェアコンパイラSPGenのためのPolyhedral Model を用いたループスケジュール最適化	5. 発行年 2018年
3. 雑誌名 第167回ハイパフォーマンスコンピューティング研究発表会 情報処理学会研究報告	6. 最初と最後の頁 1-6
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計44件 (うち招待講演 16件 / うち国際学会 32件)

1. 発表者名 Taisuke Boku
2. 発表標題 Japanese Supercomputer Development and Hybrid Accelerated Supercomputing
3. 学会等名 HPCI-AI Advisory Council Meeting, Perth 2019 (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Taisuke Boku
2. 発表標題 Next Generation Accelerated Supercomputing: Cygnus System at University of Tsukuba
3. 学会等名 AHeDD2019/IPAB2019, Kawasaki (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名	Ryohei Kobayashi, Norihisa Fujita, Yoshiaki Yamaguchi, Ayumi Nakamichi, Taisuke Boku
2. 発表標題	OpenCL-Enabled GPU&FPGA Accelerated Computing with Inter-FPGA Communication
3. 学会等名	IXPUG Workshop HPC Asia 2020 (国際学会)
4. 発表年	2020年

1. 発表者名	Norihisa Fujita, Ryohei Kobayashi, Yoshiaki Yamaguchi and Taisuke Boku
2. 発表標題	Parallel Processing on FPGA Combining Computation and Communication in OpenCL Programming
3. 学会等名	AshES2019 (Int. Workshop on Accelerators and Hybrid Exascale Systems) (国際学会)
4. 発表年	2019年

1. 発表者名	Ryohei Kobayashi, Norihisa Fujita, Yoshiaki Yamaguchi, Ayumi Nakamichi and Taisuke Boku
2. 発表標題	GPU-FPGA Heterogeneous Computing with OpenCL-enabled Direct Memory Access
3. 学会等名	AshES2019 (Int. Workshop on Accelerators and Hybrid Exascale Systems) (国際学会)
4. 発表年	2019年

1. 発表者名	中道安祐未, 藤田典久, 小林諒平, 朴泰祐, 吉川耕司, 梅村雅之
2. 発表標題	GPU・FPGA複合演算加速による輻射流体シミュレーションコードARGOTの実装
3. 学会等名	情報処理学会研究報告ハイパフォーマンスコンピューティング(HPC)
4. 発表年	2019年

1. 発表者名 小林諒平, 藤田典久, 山口佳樹, 中道安祐未, 朴 泰祐
2. 発表標題 OpenCL対応FPGA間通信機能によるGPU・FPGA複合型演算加速
3. 学会等名 情報処理学会研究報告ハイパフォーマンスコンピューティング(HPC)
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 Data-flow Compiler for Stream Computing Hardware on FPGA
3. 学会等名 Workshop on Large-scale Parallel Numerical Computing Technology (LSPANC) (招待講演) (国際学会)
4. 発表年 2020年

1. 発表者名 Kentaro Sano
2. 発表標題 Networks of FPGA Cluster with High Flexibility of Resource Allocation
3. 学会等名 SC19 Booth talk of University of Tsukuba (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 May Pipelining Be with You
3. 学会等名 SC19 Panel:Reconfigurable Computing in HPC: Success Stories Today and Future? (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 FPGA Cluster as Off-loading Engine for Existing Machines
3. 学会等名 SC19 BOF:Reconfigurable/FPGA Clusters for High Performance Computing (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 佐野 健太郎
2. 発表標題 柔軟な資源割当てを可能とするFPGAクラスタシステムとそのネットワーク
3. 学会等名 第12回FPGAエクストリームコンピューティング (FPGAX12) (招待講演)
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 High-Performance Custom Computing with FPGA Cluster as Off-loading Engine for Supercomputers
3. 学会等名 11th International Symposium on Discovery, Fusion, Creation of New Knowledge by Multidisciplinary Computational Sciences (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 佐野 健太郎
2. 発表標題 FPGAを用いたカスタムコンピューティングと高性能計算の将来
3. 学会等名 第12回総合科学を考えるセミナー (東北大学) (招待講演)
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 FPGA Cluster as Off-loading Engine for Supercomputers
3. 学会等名 1st International Workshop on Reconfigurable High-Performance Computing (ReHPC), in conjunction with FPL (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 FPGA Cluster as Custom Computing Engine for Supercomputers
3. 学会等名 5th workshop on Programming Abstractions for Data Locality (PADAL) (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 FPGA-based High-Performance Custom Computing based Dataflow Approach
3. 学会等名 Workshop on Post Moore's Law HPC Computing in conjunction with ISC'19 (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 Stratix10 FPGA Cluster as Off-loaded Custom Computing Engine for Supercomputers
3. 学会等名 Workshop of Intel eXtreme Performance Users Group (IXPUG) in conjunction with ISC'19 (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Jens Huthmann
2. 発表標題 Scaling performance for N-Body Stream Computation with a ring of FPGAs
3. 学会等名 International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART) (国際学会)
4. 発表年 2019年

1. 発表者名 Changdao Du, Iman Firmansyah and Yoshiki Yamaguchi
2. 発表標題 FPGA-Based Computational Fluid Dynamics Simulation Architecture via High-Level Synthesis Design Method
3. 学会等名 International Symposium on Applied Reconfigurable Computing (ARC2020) (国際学会)
4. 発表年 2020年

1. 発表者名 Changdao Du, Iman Firmansyah, and Yoshiki Yamaguchi
2. 発表標題 High-Performance Computation of LGCA Fluid Dynamics on an FPGA-based Platform
3. 学会等名 International Conference on Computer and Communication Systems (ICCCS2020) (国際学会)
4. 発表年 2020年

1. 発表者名 Changdao Du and Yoshiki Yamaguchi
2. 発表標題 A High-Level Synthesis Design for a Scalable Hydrodynamic Simulation on OpenCL FPGA Platform
3. 学会等名 International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART2019) (国際学会)
4. 発表年 2019年

1. 発表者名 Mirai Niki, Yoshiki Yamaguchi, and Toshiyuki Amagasa
2. 発表標題 FPGA-based SPARQL query acceleration
3. 学会等名 Asia Pacific Conference on Robot IoT System Development and Platform (APRIS2019) (国際学会)
4. 発表年 2019年

1. 発表者名 Hiroyuki Noda
2. 発表標題 An ARM-based heterogeneous FPGA accelerator for hall thruster simulation
3. 学会等名 International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (国際学会)
4. 発表年 2019年

1. 発表者名 Yasuaki Okamoto
2. 発表標題 Implementation of ART algorithm with Xilinx SDAccel
3. 学会等名 CoolChips22 (国際学会)
4. 発表年 2019年

1. 発表者名 Manfred Orszynowicz
2. 発表標題 FPGA SoC implementation of a subroutine for Hall Thruster Simulation in OpenCL
3. 学会等名 CoolChips 22 (国際学会)
4. 発表年 2019年

1. 発表者名 岡本泰明
2. 発表標題 Xilinx SDAccelによるART法の高速度化
3. 学会等名 電子情報通信学会コンピュータシステム研究会
4. 発表年 2019年

1. 発表者名 埴 敏博、三木 洋平
2. 発表標題 宇宙物理アプリケーションのための FPGA 演算オフローディングの検討
3. 学会等名 情報処理学会第172回HPC研究会
4. 発表年 2019年

1. 発表者名 Taisuke Boku
2. 発表標題 Reconfigurable/FPGA Cluster for HPC
3. 学会等名 SC19 BOF:Reconfigurable/FPGA Clusters for High Performance Computing (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Ryohei Kobayashi, Norihisa Fujita, Yoshiki Yamaguchi, Taisuke Boku
2. 発表標題 OpenCL-enabled high performance direct memory access for GPU-FPGA cooperative computation
3. 学会等名 Int. Con. HPC Asia 2019 (国際学会)
4. 発表年 2019年

1. 発表者名 Norihiisa Fujita, Ryohei Kobayashi, Taisuke Boku, Yuma Oobata, Yoshiki Yamaguchi, Kohji Yoshikawa, Makino Abe, Masayuki Umemura,
2. 発表標題 Accelerating Space Radiative Transfer on FPGA using OpenCL
3. 学会等名 2018 Int. Symp. on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART2018) (国際学会)
4. 発表年 2018年

1. 発表者名 中道安祐未, 小林諒平, 藤田典久, 朴泰祐
2. 発表標題 GPU・FPGA混載ノードにおけるヘテロ演算加速プログラム環境に関する研究
3. 学会等名 情報処理学会第168回HPC研究会
4. 発表年 2019年

1. 発表者名 藤田典久, 小林諒平, 山口佳樹, 朴泰祐
2. 発表標題 OpenCLによるFPGA上の演算と通信を融合した並列処理システムの実装及び性能評価
3. 学会等名 情報処理学会第167回HPC研究会
4. 発表年 2018年

1. 発表者名 小林諒平, 藤田典久, 山口佳樹, 朴泰祐
2. 発表標題 OpenCLとVerilog HDLの混合記述によるGPU-FPGAデバイス間連携
3. 学会等名 情報処理学会第167回HPC研究会
4. 発表年 2018年

1. 発表者名 小林諒平, 阿部昂之, 藤田典久, 山口佳樹, 朴泰祐
2. 発表標題 GPU-FPGA複合システムにおけるデバイス間連携機構
3. 学会等名 情報処理学会第165回HPC研究会
4. 発表年 2018年

1. 発表者名 藤田典久, 小林諒平, 山口佳樹, 朴泰祐, 吉川耕司, 安部牧人, 梅村雅之
2. 発表標題 FPGAシステムにおけるOpenCLを用いた宇宙輻射輸送コードの演算加速
3. 学会等名 情報処理学会第165回HPC研究会
4. 発表年 2018年

1. 発表者名 Yun Ao, 中村大樹, 山口佳樹
2. 発表標題 並列計算における FPGA 高速相互接続に関する研究
3. 学会等名 情報処理学会全国大会
4. 発表年 2019年

1. 発表者名 A.Akagic, E.Buza, T.Turcinhodzic, H.Haseljic, H.Noda, H.Amano
2. 発表標題 Superpixel Accelerator for Computer Vision Applications on Arria 10 SoC
3. 学会等名 2018 IEEE 21st International Symposium on Design and Diagnostics of Electronic Circuits & Systems (国際学会)
4. 発表年 2018年

1 . 発表者名 R.Yasudo, A.L.Varbanescu, J.G.F.Coutinho, W.Luk, H.Amano
2 . 発表標題 Performance Prediction for Large-scale Heterogeneous Platforms
3 . 学会等名 26th IEEE International Symposium on Field Programmable Custom Computing Machine (国際学会)
4 . 発表年 2018年

1 . 発表者名 R.Yasudo, A.L.Varbanescu, J.G.F.Coutinho, W.Luk, H.Amano
2 . 発表標題 Performance Estimation for Exascale Reconfigurable Dataflow platforms
3 . 学会等名 the International Conference on Field Programmable Technology (国際学会)
4 . 発表年 2018年

1 . 発表者名 Antoniette Mondigo, Kentaro Sano, and Hiroyuki Takizawa
2 . 発表標題 Enhancing Memory Bandwidth in a Single Stream Computation with Multiple FPGAs
3 . 学会等名 International Conference on Field-Programmable Technology (FPT'18) (国際学会)
4 . 発表年 2018年

1 . 発表者名 Takaaki Miyajima, Tomohiro Ueno, and Kentaro Sano
2 . 発表標題 Stream Computing of Lattice-Boltzmann Method on Intel Programmable Accelerator Card
3 . 学会等名 Fourth International Workshop on Heterogeneous High-performance Reconfigurable Computing (H2RC'18) (国際学会)
4 . 発表年 2018年

1. 発表者名 Taisuke Boku
2. 発表標題 Hybrid Accelerated Parallel Computing: GPU+FPGA=?
3. 学会等名 CODESIGN2018 Workshop in HPC China 2018 (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 Taisuke Boku
2. 発表標題 What's the Next Step of Accelerated Supercomputing ?
3. 学会等名 Supercomputing Frontier Europe 2019 (招待講演) (国際学会)
4. 発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	佐野 健太郎 (Sano Kentaro) (00323048)	国立研究開発法人理化学研究所・計算科学研究センター・ チームリーダー (82401)	
研究分担者	埴 敏博 (Hanawa Toshihiro) (30308283)	東京大学・情報基盤センター・准教授 (12601)	
研究分担者	山口 佳樹 (Yamaguchi Yoshiki) (30373377)	筑波大学・システム情報系・准教授 (12102)	

6. 研究組織（つづき）

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究 分 担 者	天野 英晴 (Amano Hideharu) (60175932)	慶應義塾大学・理工学部（矢上）・教授 (32612)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関