

令和 6 年 6 月 7 日現在

機関番号：12601

研究種目：基盤研究(C)（一般）

研究期間：2018～2023

課題番号：18K11210

研究課題名（和文）高信頼性を要求される常時起動デバイスの特性変動の実測評価と動作レベルのモデル化

研究課題名（英文）Long-term NBTI measurement and its modeling

研究代表者

松本 高士（Matsumoto, Takashi）

東京大学・大学院工学系研究科（工学部）・助教

研究者番号：70417369

交付決定額（研究期間全体）：（直接経費） 3,400,000円

研究成果の概要（和文）：経年劣化や特性ゆらぎが性能に及ぼす影響は微細化・高集積化に伴って大きくなっている。経年劣化データの取得には温度や電圧などを上昇させる加速試験が一般的に行われているが、専用の高価な測定系を用いており長時間占有することはできないという問題をふまえて、本研究では安価な低電力機器のみを用いて一般的なリング発振回路における連続する1か月超の長期にわたる劣化データを様々な動作電圧や温度のもとで測定した結果を収集できるようにした。また、リング発振回路と同じ製造テクノロジーを用いたトランジスタにおいて長期間劣化を含む劣化モデルの回路シミュレーション環境での表現方法（コンパクトモデル）を提案している。

研究成果の学術的意義や社会的意義

研究を開始した当初は、経年劣化データは専用の高価な測定系を占有して加速試験によって数時間程度測定して得ることが一般的であった。本課題ではそのような高価な測定装置を購入することなく、市販されている比較的安価なFPGAやマイコンによる測定系でリングオシレータの発振周波数の長時間劣化データを取得できることを実証し、さらにリングオシレータを構成するトランジスタと同じ製造テクノロジーで単体トランジスタの劣化測定を実施することでより有用なコンパクトモデルを得るための基礎的な環境を得られたことに意義があるといえる。

研究成果の概要（英文）：Due to the recent aggressive technology scaling, the degradation and variation of transistor performance have a severe impact on the dependability of VLSI systems. Degradation measurements are usually done by using an expensive equipment in an accelerated aging test environment. In this research, we set an aging test environment which is constructed from only cheap, low-power devices. We measured ring oscillator degradation data over one month period continuously under various operating voltages and temperatures. We also measured transistors which are picked up from the same technology with the ring oscillator circuit. We proposed a compact model for CMOS digital circuit simulation by measuring transistor degradation.

研究分野：CMOS Circuit Reliability

キーワード：常時起動デバイス 信頼性 経年劣化 特性ゆらぎ IoT

様式 C - 19、F - 19 - 1 (共通)

1. 研究開始当初の背景

経年劣化や特性ゆらぎが性能に及ぼす影響は微細化・高集積化に伴って大きくなっている。経年劣化データの取得には温度や電圧などを上昇させる加速試験が一般的に行われているが、これには専用の高価な測定系を用いており長時間占有することはできず、多数のデバイスを測定しようとする1つのデバイスに対しては長くても数時間程度の特性変動しか測定することができないという問題があった。また、異なる劣化予測モデルによるしきい値劣化の予測では特に長期の寿命予測が大きく異なるため、実測によって確かめてゆくことが重要という背景が存在していた。

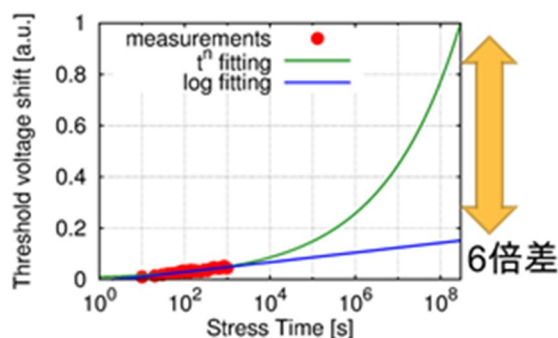


図1 異なる劣化予測モデルによるトランジスタしきい値劣化の予測

2. 研究の目的

近年爆発的に増えている IoT, IoE などの常時起動が必要な機器において、汎用的な低電力機器のみで測定系を組み長時間にわたる特性変動データを取得すること、及びトランジスタレベルの側からも劣化コンパクトモデルを作成すること本研究の目的としている。

3. 研究の方法

本研究では主要な経年劣化要因の1つである NBTI (Negative Bias Temperature Instability) を測定対象とする。マイコンや FPGA などの低電力機器のみを用いて一般的なリング発振回路における連続する長期にわたる劣化データを様々な動作電圧や温度のもとで実測した結果を収集できるようにする。また、リング発振回路と同じ製造テクノロジーを用いたトランジスタにおいて長期間劣化測定を行い、劣化モデルの回路シミュレーション環境での表現方法(コンパクトモデル)を考察する。

4. 研究成果

- (1) 一般的なリング発振回路において1か月程度の長期にわたる劣化データを様々な動作電圧や温度のもとで実測した結果を得ることができた。
劣化が指数的に増加するのか対数的に増加するのかという観点からは、測定時間の範囲では時間に対して $1/6$ 乗の指数で劣化が増大することが明らかとなった。
- (2) (1)において測定したリング発振回路と同じ製造テクノロジーを用いたトランジスタにおいて長期間劣化を含む劣化モデルの回路シミュレーション環境での表現方法(コンパクトモデル)を提案した[1]。図2に測定データのフィッティングフローとフィッティングパラメータを示す。NBTI においては劣化の回復を考慮したモデル化が必要であり、ストレス時間と回復時間の比を様々に変えながら劣化測定を行った(図3)。ストレスと回復を繰り返すパターンは実際のデジタル回路動作を模しており、これらの測定データをもとに実測劣化データを予測する劣化コンパクトモデルを提案した。

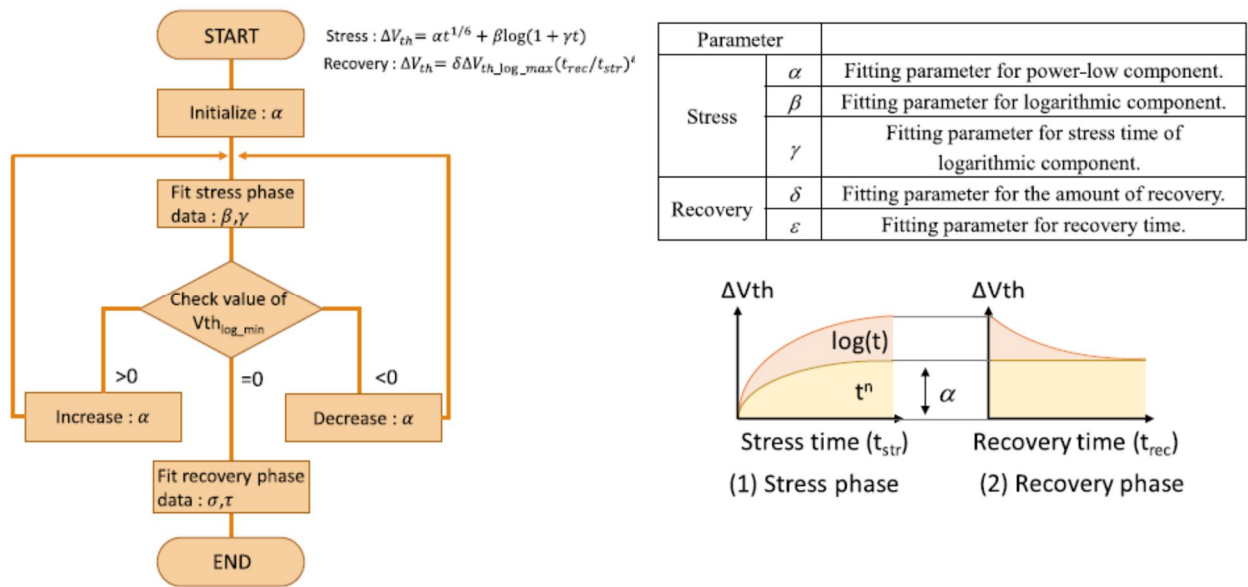


図2 測定データのフィッティングフローとフィッティングパラメータ

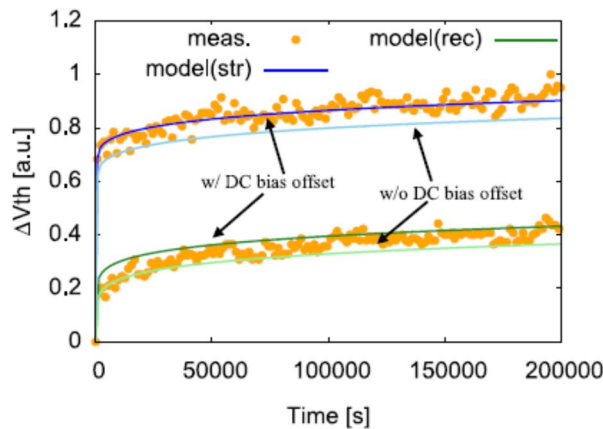


図3 ストレス時間 700s / 回復時間 700s の NBTI ストレスを繰り返し印加したときの劣化

その後の進展として、微細な CMOS テクノロジーにおける 5 か月 (10^7 秒オーダー) に及ぶ長期測定時の劣化に関する多くの知見も研究分担者の一人によって蓄積されてきており、今後さらに有効な劣化モデル作成へつながることが期待される。本課題では経年劣化 (NBTI) に焦点を当てた研究を実施したが、研究代表者は特性ゆらぎの 1 つであるランダムテレグラフノイズ (RTN) が回路性能に及ぼす影響についても研究を実施している [2]。NBTI や RTN は 微細化・高集積化がすすむ集積システムにおいて今後もその影響を考慮した設計が必要であると考えられる。

引用文献

- [1] Hosaka Takumi, Nishizawa Shinichi, Kishida Ryo, Matsumoto Takashi, Kobayashi Kazutoshi, "Universal NBTI Compact Model Replicating AC Stress/Recovery from a Single-shot Long-term DC Measurement," IPSJ Transactions on System LSI Design Methodology, p.56-64(2020)
- [2] K. Kobayashi, M. Islam, T. Matsumoto, and R. Kishida, "Random Telegraph Noise Under Switching Operation," p.285-334, in *Noise in Nanoscale Semiconductor Devices*, T. Grassler Ed., Springer (2020)

5. 主な発表論文等

〔雑誌論文〕 計1件（うち査読付論文 1件 / うち国際共著 0件 / うちオープンアクセス 1件）

1. 著者名 Hosaka Takumi, Nishizawa Shinichi, Kishida Ryo, Matsumoto Takashi, Kobayashi Kazutoshi	4. 巻 13
2. 論文標題 Universal NBTI Compact Model Replicating AC Stress/Recovery from a Single-shot Long-term DC Measurement	5. 発行年 2020年
3. 雑誌名 IP SJ Transactions on System LSI Design Methodology	6. 最初と最後の頁 56 ~ 64
掲載論文のDOI (デジタルオブジェクト識別子) 10.2197/ipsjtsldm.13.56	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

〔学会発表〕 計2件（うち招待講演 0件 / うち国際学会 1件）

1. 発表者名 保坂 巧、西澤真一、岸田 亮、松本高士、小林和淑
2. 発表標題 単発DCストレス測定による負バイアス温度不安定性のAC特性を再現可能なモデル
3. 学会等名 電子情報通信学会 デザインガイア2019
4. 発表年 2019年

1. 発表者名 Shinichi NISHIZAWA, Takumi HOSAKA, Ryo KISHIDA, Takashi MATSUMOTO, Kazutoshi KOBAYASHI
2. 発表標題 Compact Modeling of NBTI Replicating AC Stress / Recovery from a Single-shot Long-term DC Measurement
3. 学会等名 25th IEEE International Symposium on On-Line Testing and Robust System Design (国際学会)
4. 発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	西澤 真一 (Nishizawa Shinichi) (40757522)	早稲田大学・情報生産システム研究科・講師 (32689)	

6. 研究組織（つづき）

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究 分 担 者	小林 和淑 (Kobayashi Kazutoshi) (70252476)	京都工芸繊維大学・電気電子工学系・教授 (14303)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関