

研究種目：基盤研究 (A)

研究期間：2007～2009

課題番号：19200004

研究課題名 (和文) 価値と信用を搭載するディペンダブルな LSI の設計手法の研究

研究課題名 (英文) Research on Design Methodology of Dependable LSI Loading Value and Trust

研究代表者

安浦 寛人 (YASUURA HIROTO)

九州大学・システムLSI 研究センター・教授

研究者番号：80135540

研究成果の概要 (和文)：

社会に不可欠になっている「価値」や「信用」を搭載する LSI について、ディペンダビリティの定義と評価尺度を提案し、その阻害要因の明確化と要因間の関係の解明を行った。また、LSI のディペンダビリティを向上させる対策を提案し、ディペンダブル LSI の設計フローを提示した。独自技術による IC カードを大学の学生証・職員証として発行し、設計から運用まで一貫してディペンダビリティの一万規模の社会実験を行える環境を実現した。

研究成果の概要 (英文)：

We proposed a definition and evaluation measurements of dependability of LSIs loading “Value” and “Trust”, which are indispensable for our society, and clarified obstacles of dependability. We also proposed several techniques in LSI design for improving its dependability and a design flow of dependable LSIs. Using our campus, we implemented an environment of social experiences of dependability of LSIs from design to operation, where more than 10,000 students and faculties have smart cards as their own IDs.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2007年度	16,100,000	4,830,000	20,930,000
2008年度	13,300,000	3,990,000	17,290,000
2009年度	7,200,000	2,160,000	9,360,000
年度			
年度			
総計	36,600,000	10,980,000	47,580,000

研究分野：情報工学

科研費の分科・細目：情報学・計算機システム・ネットワーク

キーワード：ディペンダブル LSI, LSI 設計, LSI アーキテクチャ, LSI テスト, 社会情報基盤, IC カード, セキュリティ, 電子マネー

1. 研究開始当初の背景

LSI (大規模集積回路) は、情報通信技術の基幹的部品として、多くの社会システム (行

政、経済、交通、通信、産業などの社会インフラ) の中で大量にかつ広範に利用されており、我々の生活は LSI の機能、性能、信頼性

に大きく依存(depend)するようになっていく。特に、ICカードや携帯情報機器に、個人認証のための情報や電子マネーのような価値が搭載されるようになり、LSIの信頼性や安全性は市民の財産やプライバシーとも直接的に関係するようになっていく。このような「価値」や「信用」を搭載するLSIにおいては、自然界の雑音や経年変化に起因する物理的な故障、設計の不備や利用法の誤りなど人的なミスに起因する障害、悪意ある攻撃者による攻撃など種々の障害要因に対して、利用者やシステムの運用者が安心して利用できるLSIを供給する技術の確立が求められていた。特に、従来の物理的な故障を対象とした信頼性向上技術や耐故障設計技術、設計時のバグなどを排除する設計・検証技術、攻撃に対応するセキュリティ技術など、個別に議論されてきた技術を統合し、人々が「価値」や「信用」を安心して搭載でき、LSIに依存して生活ができるディペンダブルなLSIの設計手法を確立することが求められていた。

我々は、平成14年度から18年度にかけて、学術創成研究「社会基盤を構築するためのシステムLSI設計手法の研究」および21世紀COEプログラム「システム情報科学での社会基盤形成」において、社会基盤として利用されるLSIに求められる要件およびそれを実現する技術の開発を行っていた。特に、ICカードや携帯電話を用いて行われる個人認証や電子決済に関しては、九州大学全学共通ICカード導入推進プロジェクトを発足させ、平成17年度から独自技術を用いた新しいID管理方式であるMIID(Media Independent ID)方式を基礎としたシステムの実証実験を行っていた。この過程で、「価値」や「信用」を搭載するLSIに求められる要件を、システムの企画、LSIの設計・製造・テスト、ICカードなどデバイスの配付、利用者による利用段階、廃棄時など多角的に検討し、システムとデバイスのライフサイクル全過程での問題点を洗い出して、その対策を議論していた。このような経験を基礎として、社会的な要求が高まっていた「価値」や「信用」を搭載するLSIの設計に関する新しい技術体系の構築に挑戦した。

2. 研究の目的

ディペンダブルな個人認証用のIDや電子マネーの実現のためのLSIアーキテクチャと設計手法の確立を目指した。利用時のセキュリティ向上のために導入すべき機能や工夫、20年程度の寿命を保証するための設計技術、設計時や製造時の不正を防止するための技術、事故が発生したときの被害の波及を最小限にとどめるための技術などの開発指針を明示することを目指した。これらの技術は、システム全体のアーキテクチャ、LSIアーキテ

クチャ、アルゴリズム、設計支援技術、検証技術、テスト(検査)技術、製造工程、実装工程、サービス提供の形態、利用者の利用法など幅広い視点からの検討の上に構築する必要がある。九州大学で進めている全学共通ICカードプロジェクトにおける実証実験の場と成果を利用しつつ、問題点の明確化を図り、問題点を解決するための設計技術を確立する手法を取った。

具体的な研究目標は、下記の通りである。

- 1) ディペンダビリティの定義と評価尺度を提示する。
- 2) ディペンダビリティを阻害する要因の明確化と要因間の関係の解明を行う。
- 3) LSIのライフサイクルの各ステージにおける阻害要因と対策を提案する。
- 4) ディペンダブルLSIの設計フローを確立する。
- 5) LSIのディペンダビリティを実証実験の場で評価する。

3. 研究の方法

(1) ディペンダビリティの定義と評価尺度

LSIの設計、製造、テスト、セキュリティ、利用の各観点からディペンダビリティに関する要件を抽出し、概念と評価尺度を定義する。科学技術振興事業機構のCRESTのDependable VLSI領域や日本学術振興会の165委員会および177委員会、電子情報通信学会などにおける議論を通じて、ディペンダビリティの定義を明確にした。また、価値を搭載するLSIの代表として電子マネーに利用されるLSIに関するディペンダビリティの尺度について具体的に検討した。

(2) ディペンダビリティを阻害する要因の明確化と要因間の関係の解明

要因の詳細な分類とその結果として発生するシステムの障害、すでに取りられている対策と問題点などを整理した。論文調査、学会における調査、業界へのヒアリング、実デバイスの分析による評価を行った。特に、ある阻害要因に対する対策が、他の阻害要因の対策として利用できるか否か、あるいは他の要因の視点からは、脆弱性を増す可能性が無いかを議論した。特に、セキュリティを守るための暗号回路について物理故障に対するテストとセキュリティの間の関係を議論した。

(3) LSIのライフサイクルの各ステージにおける阻害要因と対策の提案

LSIの企画・設計・製造・テスト・配布・運用・廃棄の各ステージでの具体的な阻害要因とその影響を実応用に対して明確化した。具体的には、「価値」を搭載するLSIに対する阻害要因を明確にするために、電子マネーの実現モデルを構築した。「価値」や「信用」を搭載するLSIとそれを含んだシステムのモデル化の研究を並行して進め、今後新たに出てくる阻害要因についての予測も行った。

(4) ディペンダブルLSIの設計フローの確立

ディペンダビリティを確保するための設計手法、設計検証法、テスト手法の検討を行った。特に、ソフトウェアに対する対応策、複雑なシステムの検証法、運用時のオンラインテストを考えたテスト容易化設計法について研究した。既存の設計、検証、テスト手法をディペンダビリティの視点から総合的に評価し、ディペンダビリティの向上に有効な手法を整理した。

(5) 実証実験の場での評価

平成18年度に導入したICカードシステムの運用情報を蓄積・解析することで、本研究の基礎的なデータを収集した。また、MIIDシステムを実用化し、九州大学の学生証や職員証として実用することにより、ディペンダビリティに関する一万人以上のユーザを持つ実サービスのデータ収集の基盤を構築した。

4. 研究成果

(1) ディペンダビリティの定義と評価尺度

ディペンダビリティの定義と評価尺度に関して、既存の信頼性や安全性の評価尺度との関係を明確化した。情報システム全体におけるディペンダビリティの定義について広く関係者と議論を行い、その試案をまとめて総合的な解説論文として発表した。また第14回アジア南太平洋設計自動化会議(ASP-DAC 2009)において、Special Session: Dependable VLSI: Device, Design and Architecture -- How should they cooperate? -にパネリストとして参加するなどして、ディペンダビリティの概念の普及と一般化を行った。

特に、「価値」や「信用」を搭載するLSIに対する阻害要因を明確にするために、電子マネーと認証機構について研究した。「価値」や「信用」を取り扱う情報システムの理論的なモデルを構築し、その中におけるLSIの役割を考える過程から、LSI設計法に求められる要求を明確にした。

(2) ディペンダビリティを阻害する要因の明確化と要因間の関係の解明

雑音や経年変化、製造揺らぎ、宇宙線によるソフトウェアなど自然現象からの脅威、設計・製造・検査・運用の各ステージにおける人為的な誤り、悪意ある攻撃による脅威などの要因の分類と対策および問題点を整理した。特に、ソフトウェアに関して、メモリや論理回路に関する設計階層ごとのディペンダビリティの評価手法を研究し、これまでほとんど議論されていなかった論理レベルやレジスタ転送レベルの評価手法を確立した。

また、テスト容易化設計のために導入されるスキャンパス設計を対象として、スキャンパスを利用した暗号などの鍵に対する攻撃可能性とテスト容易性の間のトレードオフ関係を明確化した。

(3) LSIのライフサイクルの各ステージにおける阻害要因と対策の提案

論理回路のタイミングエラーについて、カナリアFFを用いたディペンダビリティの向上策を考案し、その評価を行った。また、SRAMのNBTIに起因する経年変化を緩和する新しい回路構造を提案し、その評価を行った。また、ディペンダビリティを向上させるためのマルチコア方式のLSIのシステムレベルのアーキテクチャについても新しい方式を提案した。また、暗号回路のセキュリティを落とさずにテスト容易性を確保する手法として、スキャンパスの概念を一般化した可観測性・可制御性の向上を利用したディペンダビリティ向上策も提案した。

(4) ディペンダブルLSIの設計フローの確立

LSIの階層設計の各階層において、ディペンダビリティの評価手法および設計改良技術を組み合わせたディペンダブルLSIの設計ツールチェーンの概念を構築した。この概念を基本に、ソフトウェアに対応する設計フローを構想し、どの部分の技術開発が必要であるか、設計ツール構築の指針を明確にした。さらに論理レベルやレジスタ転送レベルに対して、評価ツールを試作した。

(5) 実証実験の場での評価

九州大学全学共通ICカード導入推進プロジェクトにおいて、独自に考案した独自のID体系であるMIIDによるシステムを商用のICカードに搭載して、建物の入館、図書館の利用、電子マネーサービスに試験的に利用し、実用レベルにおいての問題点の解明と改良を行った。MIIDは、従来の認証を中心にした仕組みから、より一般的な権利権限管理の仕組みへと拡張し、「価値」や「信用」を一元的に扱えるシステム(VRICS)へと発展させた。平成21年度からは、正式な学生証・職員証として運用を開始し、1万人以上の利用者に対するデータ収集体制を確立した。今後、LSIアーキテクチャと設計手法に加え、LSIを適用するシステムの運営の観点から新しい技術への基本的なデータの取得を続けている。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計20件)

(1) Toru Nakamura, Shunsuke Inenaga, Daisuke Ikeda, Kensuke Baba, and Hiroto Yasuura, "An Identifiable yet Unlinkable

Authentication System with Smart Cards for Multiple Services,” Accepted for IPSJ Transactions on Mathematical Modeling and its Applications, 査読有.

(2) Toru Nakamura, Shunsuke Inenaga, Daisuke Ikeda, Kensuke Baba, and Hiroto Yasuura, “Password Based Anonymous Authentication with Private Information Retrieval,” To appear in Journal of Digital Information Management, 査読有.

(3) Yuji Kunitake, Kazuhiro Mima, Toshinori Sato, and Hiroto Yasuura, “Enhancements of a Circuit-Level Timing Speculation Technique and Their Evaluations Using a Co-simulation Environment,” IEICE Transactions on Electronics, E92-C, pp. 483-491, 2009, 査読有.

(4) Tadayuki Matsumura, Tohru Ishihara, and Hiroto Yasuura, “An Optimization Technique for Low-Energy Embedded Memory Systems,” IPSJ Transactions on System LSI Design Methodology, Vol.2, pp.239-249, 2009, 査読有.

(5) Seiichiro Yamaguchi, Yuriko Ishitobi, Tohru Ishihara, and Hiroto Yasuura, “Single-Cycle-Accessible Two-Level Caches and Compilation Technique for Energy Reduction,” IPSJ Transactions on System LSI Design Methodology, Vol.2, pp.189-199, 2009, 査読有.

(6) Masanori Nakakuni, Eisuke Ito, Yoshiaki Kasahara, Sozo Inoue, and Hiroshi Dozono, “Construction and Use Examples of Private Electronic Notary Service in Educational Institutions,” WSEAS Trans. Advances in Engineering Education, Vol.10, pp.676-686, 2008, 査読有.

(7) 渡辺慎吾, 橋本昌宜, 佐藤寿倫, “タイミング歩留まり改善を目的とする演算カスケーディング,” 情報処理学会論文誌 コンピューティングシステム (ACS)1(2), pp.12-21, 2008, 査読有.

5(8) Mohammad Mesbah Uddin, Yasunobu Nohara, Daisuke Ikeda, and Hiroto Yasuura, “A Multi-Application Smart Card System with Authentic Post-Issuance Program Modification,” IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, Vol.E91-A, No.1, pp.229-235, Jan. 2008, 査読有.

(9) 佐藤寿倫, 舟木敏正, “マルチコアプロセッサのための電力・性能間トレードオフを考慮したディペンダビリティ選択法,” 情報処理学会論文誌 49(6), pp. 2005-2015, 2008, 査読有.

(10) 佐藤寿倫, 国武勇次, “ばらつき耐性を持つカナリア FF を利用したデザインマージン削減による省電力化,” 情報処理学会論文誌 49(6), pp.2029-2042, 2008, 査読有.

(11) Yuichiro Imaizumi and Toshinori Sato, “Folding Active List for High Performance and Low Power,” High-Performance Computing, Vol.4759, pp.33-42, 2008, 査読有.

(12) 安東奈穂子, 池田大輔, “新個人認証システム Personal ID が変える図書館の個人情報管理 —個人情報やプライバシーに配慮した一歩先行く図書館サービスとは—,” 大学図書館研究, No.81, pp.26-41, 2007, 査読有.

(13) 井上創造, 安浦寛人, “非接触 IC カード技術の概要と展望,” 映像情報メディア学会誌 61(7), pp.918-921, 2007, 査読有.

(14) Taeko Matsunaga and Yusuke Matsunaga, “Timing-Constrained Area Minimization Algorithm for Parallel Prefix Adders,” IEICE Transactions on Fundamentals, E90-A(12), pp.2770-2777, 2007, 査読有.

(15) 安浦寛人, “各種システム L S I と先導的アプリケーション,” 情報処理学会誌 48(6), pp.551-555, 2007, 査読有.

(16) Toshinori Sato, Yuu Tanaka, Hidenori Sato, Toshimasa Funaki, Takenori Koshiro, and Akihiro Chiyonobu, “Realizing Energy-Efficient MultiCore Processors by Utilizing Speculative Thread-Level Parallelism,” International Journal of Computers and their Applications, Vol.14(2), pp.79-91, 2007, 査読有.

(17) 池田大輔, 安浦寛人, “全学共通 IC カードの学内実証実験報告とその基盤技術について,” 九州大学情報統括本部 I T マガジン 1(1), pp.13-21, 2007, 査読有.

(18) Tsuyoshi Sadakata and Yusuke Matsunaga, “A Simultaneous Module Selection, Scheduling, and Allocation Method Considering Operation Chaining with Multi-Functional Units,” IEICE Transactions on Fundamentals, E90-A(4), pp.792-799, 2007, 査読有.

(19) 安浦寛人, “社会システムを支えるディペンダブルコンピューティング,” 電子情報通信学会誌 90(5), pp.399-405, 2007, 査読有.

[学会発表] (計 122 件)

(1) Yuji Kunitake, Toshinori Sato, Hiroto Yasuura, “Signal Probability Control for Relieving NBTI in SRAM Cells,” 11th International Symposium on Quality Electronic Design, March 24, 2010, San Jose, USA.

- (2) Toru Nakamura, Shunsuke Inenaga, Daisuke Ikeda, Kensuke Baba, Hiroto Yasuura, "An Identifiable Yet Unlinkable Authentication System with Smart Cards for Multiple Services," 2010 International Conference on Computational Science and Its Applications, 2010年3月23日, Fukuoka.
- (3) 安浦 寛人, "情報通信技術と社会システムアーキテクチャ," 情報処理学会全国大会, 2010年3月12日, 東京大学 本郷キャンパス.
- (4) 安浦 寛人, "フラット化した世界での社会情報基盤の構築—日本の新しい技術戦略を目指して—," IEEE SSCS Kansai Chapter Technical Seminar, 2009年12月15日, 神戸国際会館(神戸市).
- (5) Shunsuke Inenaga, Kenichiro Oyama, and Hiroto Yasuura, "Towards Modeling Stored-Value Electronic Money Systems," Proc. 8th International Conference on Computer Information Systems and Industrial Management Applications (CISIM 2009), pp. 902-907, December 9, 2009, Coimbatore, India.
- (6) 安浦 寛人, "社会神経網とITの役割・責務," 天城クラウド・コンピューティング・サミット, 2009年8月2日, 静岡県伊豆市.
- (7) Toru Nakamura, Shunsuke Inenaga, Daisuke Ikeda, Kensuke Baba, Hiroto Yasuura, "Anonymous Authentication Systems Based on Private Information Retrieval," The First Conference on Networked Digital Technologies, July 29, 2009, Ostrava, Czech Republic.
- (8) Hiroto Yasuura, "Changing Social Infrastructure and Roles of Universities," The 5th Yellow Sea Rim University Presidents' Forum for University-Industry-Government Cooperation, 2009年7月15日, Yantai International Expo Center, China.
- (9) Tomomi Yamasaki, Shunsuke Inenaga, Daisuke Ikeda, Hiroto Yasuura, "Modeling Costs of Access Control with Various Key Management Systems," The 2009 International Conference on Parallel and Distributed Processing Techniques and Application, July 13, 2009, Nevada, USA.
- (10) 安浦 寛人, "情報通信技術の産業的・社会的意義の変化と対応策—九州の取り組みと関西への期待—," 組込みソフト産業推進会議第3回総会, 2009年6月1日, 大阪帝国ホテル(大阪市).
- (11) Toshinori Sato and Shingo Watanabe, "Uncriticality-directed Scheduling for Tackling Variation and Power Challenges," 10th International Symposium on Quality Electronic Design, March 18, 2009, San Jose, USA.
- (12) 松永裕介, 安浦寛人, 馬場謙介, 吉村正義, 佐藤寿倫, 杉原真, "ディペンダブルVLSI設計技術への挑戦," 電子情報通信学会全国大会, 2009年3月18日, 愛媛大学(愛媛県松山市).
- (13) Shingo Watanabe, Masanori Hashimoto, Toshinori Sato, "A Case for Exploiting Complex Arithmetic Circuits towards Performance Yield Enhancement," 10th International Symposium on Quality Electronic Design, March 17, 2009, San Jose, USA.
- (14) 稲永俊介, "社会情報基盤としての電子マネー," 九州大学アジア理解講座「アジアを変革する社会情報基盤」, 2009年2月20日, 福岡市.
- (15) Kazuya Sugiki, Toshinori Hosokawa, Masayoshi Yoshimura, "A Test Generation Method for Datapath Circuits Using Functional Time Expansion Models," The 9th Workshop on RTL and High Level Testing, November 28, 2008, Sapporo, Japan.
- (16) Ling Ling Wan, Motohiro Wakazono, Toshinori Hosokawa, Masayoshi Yoshimura, "A Bit Flipping Reduction Method for Pseudo Random Patterns Using Don't Care Identification on BAST Architecture," The 9th Workshop on RTL and High Level Testing, November 28, 2008, Sapporo, Japan.
- (17) Yuji Kunitake, Toshinori Sato, and Hiroto Yasuura, "Mitigating Performance Loss in Aggressive DVS Using Dual-Sensing Flip-Flops," 16th IFIP/IEEE International Conference on Very Large Scale Integration, October 15, 2008, Rhodes Island, Greece.
- (18) Toshimasa Funaki and Toshinori Sato, "Formulating MITF for a Multicore Processor with SEU Tolerance," 11th Euromicro Conference on Digital System Design, September 3, 2008, Parma, Italy.
- (19) Shinsuke Ohtsuka, Satoshi Kawamoto, Shigeru Takano, Kensuke Baba, and Hiroto Yasuura, "A Note on Biometrics-based Authentication with Portable Device," The International Conference on Security and Cryptography 2008, July 28, 2008, Porto, Portugal.
- (20) Mohammad Mesbah Uddin, Salahuddin Muhammad Salim Zabir, Yasunobu Nohara and Hiroto Yasuura, "A Framework for Authentic Post-Issuance Program Modification

for Multi-Application Smart Cards,” The 2008 International Conference on Wireless Networks, July 16, 2008, Las Vegas, USA.

(21) Shingo Watanabe, Masanori Hashimoto, Toshinori Sato, “Cascading Dependent Operations for Mitigating Timing Variability,” Workshop on Quality-Aware Design, June 21, 2008, Beijing, China.

(22) Toshinori Sato and Shingo Watanabe, “Instruction Scheduling for Variation-originated Variable Latencies,” 9th International Symposium on Quality Electronic Design, March 18, 2008, San Jose, USA.

(23) Yasunobu Nohara, Sozo Inoue, and Hiroto Yasuura, “A Secure High-Speed Identification Scheme for RFID Using Bloom Filters,” The 3rd ACM Conference on Wireless Network Security, March 5, 2008, Alexandria, Virginia, USA.

(24) 伊藤侑磨, 吉村正義, 安浦寛人, “スキャンパス攻撃を考慮した暗号 LSI のテストバリエーション評価”, ディペンダブルコンピューティング研究会, 2008年2月8日, 機械振興会館(東京).

(25) Toshinori Sato and Toshimasa Funaki, “Dependability, Power, and Performance Trade-off on a Multicore Processor,” The 13th Asia and South Pacific Design Automation Conference, January 24, 2008, Seoul, Korea.

(26) Toshinori Sato and Toshimasa Funaki, “Power-Performance Trade-off of a Dependable Multicore Processor,” the 13th Pacific Rim International Symposium on Dependable Computing, December 18, 2007, Melbourne, Australia.

(27) Hiroto Yasuura, “Dependability of VLSI for Applications in Social Information Infrastructure,” International SoC Design Conference, October 16, 2007, Seoul, Korea.

(28) Toshinori Sato, “Architecture Challenge on SoC Design with Unreliable Transistors,” International SoC Design Conference, October 15, 2007, Seoul, Korea.

(29) Toshimasa Funaki and Toshinori Sato, “Dependability-Performance Trade-off on Multiple Clustered Core Processors,” The 4th International Workshop on Dependable Embedded Systems, October 9, 2007, Beijing, China.

(30) Tomomi Yamasaki, Toru Nakamura, Kensuke Baba, and Hiroto Yasuura, “A Door Access Control System with Mobile Phones,” Personal Wireless Communications 12th IFIP International

Conference, September 13, 2007, Prague, Czech Republic.

[図書] (計1件)

- (1) Yasunobu Nohara, Kensuke Baba, Sozo Inoue, and Hiroto Yasuura, CRC Press, “Rfid Handbook: Applications, Technology, Security, and Privacy (Chapter27),” pp.485-498, 2008.
- (2) 安浦寛人, 集公社, 「BOP を変革する情報通信技術 バングラディッシュの挑戦」(アシル・アハメッド、大杉卓三編著)、第3章「社会情報基盤の構築と大学の役割」、pp.97-116, 2009.

[その他]

ホームページ:

<http://www.slrc.kyushu-u.ac.jp/index-j.html>

6. 研究組織

(1) 研究代表者

安浦 寛人 (YASUURA HIROTO)

九州大学・システム LSI 研究センター・教授

研究者番号: 80135540

(2) 研究分担者

佐藤 寿倫 (SATO TOSHINORI)

福岡大学・工学部・教授

研究者番号: 00322298

松永 裕介 (MATSUNAGA YUSUKE)

九州大学・システム情報科学研究所・准教授

研究者番号: 00336059

井上 創造 (INOUE SOZO)

九州工業大学・工学研究所・准教授

研究者番号: 90346825

池田大輔 (IKEDA DAISUKE)

九州大学・システム情報科学研究所・准教授

研究者番号: 00294992

石田浩二 (ISHIDA KOJI)

九州大学・システム LSI 研究センター・准教授

研究者番号: 90467879

馬場謙介 (BABA KENSUKE)

九州大学・附属図書館・准教授

研究者番号: 70380681

吉村正義 (YOSHIMURA MASAYOSHI)

九州大学・システム情報科学研究所・助教

研究者番号: 00322298

ウッティーン・モハマト・メスハ (Mohammad Mesbah Uddin)

九州大学・システム LSI 研究センター・助教

研究者番号: 70543338

稲永俊介 (INENAGA SHUNSUKE)

九州大学・システム情報科学研究所・特任准教授

授

研究者番号: 60448404