

機関番号：12608

研究種目：基盤研究（A）

研究期間：2007～2010

課題番号：19206039

研究課題名（和文）フレキシブル有機強誘電体メモリにおける低電圧・高集積回路の研究

研究課題名（英文）A study on low-power, high-density integrated circuits for flexible organic FeRAMs

研究代表者

石原 宏 (ISHIWARA HIROSHI)

東京工業大学・大学院総合理工学研究科・教授

研究者番号：60016657

研究成果の概要（和文）：

本研究では、フレキシブル不揮発メモリの実現を目的として、有機強誘電体 P(VDF/TrFE) をゲート絶縁膜に用いた有機半導体トランジスタに関する研究を行い、P(VDF/TrFE) 薄膜形成プロセス、コンタクトホール形成プロセス、およびペンタセン薄膜上への P(VDF/TrFE) 形成プロセスを最適化することにより、ガラス基板上およびフレキシブル基板上に、メモリ動作を示すトップゲート型有機トランジスタを作製することに成功した。

研究成果の概要（英文）：

In this research, we investigated flexible nonvolatile memories utilizing organic FETs with pentacene as a semiconductor and P(VDF/TrFE) as a gate ferroelectric. In order to realize organic ferroelectric gate FETs, fabrication processes such as contact formation by dry etching and P(VDF/TrFE) thin film formations on the pentacene thin films were examined. By using the optimized process conditions, top-gate type organic FETs with P(VDF/TrFE) gate insulator were successfully fabricated on glass and flexible substrates with ferroelectric memory characteristics.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2007年度	12,600,000	3,780,000	16,380,000
2008年度	11,000,000	3,300,000	14,300,000
2009年度	7,300,000	2,190,000	9,490,000
2010年度	5,500,000	1,650,000	7,150,000
年度			
総計	36,400,000	10,920,000	47,320,000

研究分野：工学

科研費の分科・細目：電気電子工学・電子デバイス・電子機器

キーワード：電子デバイス・集積回路・不揮発性メモリ

1. 研究開始当初の背景

強誘電体材料を用いた不揮発メモリは、PZT（チタン酸ジルコン酸鉛）などの酸化物強誘電体材料を Si LSI 技術と組み合わせることにより、IC カードや電子タグとして実用化されている。強誘電体メモリの最大の特徴は、消費電力がきわめて低くかつ高速で動作することであり、今後さらに利用範囲が広がるものと思われる。しかし従来の強誘電体メ

モリでは、酸化物強誘電体を用いるため、その製造に当たっては酸素雰囲気下での高温熱処理が必要であり、プラスチック基板への素子作製や印刷プロセスの活用などバーコード並みの利便性を実現することは困難であった。

一方、1980 年代より始まった有機エレクトロニクス技術の向上により、紙やポリマーなどのフレキシブルな基板上に有機トランジ

スタを作製することが可能になってきた。特に近年の有機トランジスタの性能向上は目覚ましく、 $15 \text{ cm}^2/\text{Vs}$ という高いキャリア移動度も報告されている。このようなトランジスタ技術の発展に伴い、データを蓄積する有機メモリの提案も相次いでいる。しかし多くの報告では動作電圧が高く、また材料が不安定といった問題を抱えている。さらに過去の報告例ではデータ蓄積の原理としてポリマーフィルムの抵抗値変化に基づくものが多く、消費電力が大きいという問題もある。

これらの問題を解決する可能性のあるメモリ材料として、近年有機強誘電体が注目されてきた。最も有望な材料は、金属のコーティングなどに広く利用されているフッ化ビニリデンと 3 フッ化エチレンの共重合体 (P(VDF/TrFE)) である。しかし、従来の研究では、低電圧動作を目指して膜厚を薄くするとリーク電流が増加して強誘電性が得られず、低電圧動作に対する明確な展望は得られていない。すなわち P(VDF/TrFE) などを用いた有機強誘電体デバイスの現時点における最大の問題点は、低電圧動作のための薄膜化が困難な点にあると言える。

2. 研究の目的

以上のような背景に基づいて、本研究では低電圧、低消費電力で動作する高集積不揮発メモリを、有機強誘電体を用いて PET (ポリエチレンテレフタレート) などのフレキシブル基板上に作製することを目的とする。具体的には、まず P(VDF/TrFE) をゲート絶縁膜に用いた有機半導体トランジスタを作製し、10 V 以下の電圧で動作することを確認する。半導体としては、移動度が比較的高く、空気中でも安定な p 型特性を示すペンタセンおよび n 型特性を示す C_{60} について検討する。

また、有機強誘電体メモリの回路構成に関しては、現時点で全く報告がない。そこで研究の後半では、このトランジスタをアレイ状に配置した集積回路の最適構成法についても研究する。同時にトランジスタの低電圧化についても引き続き検討を行い、最終的には 2 V 動作を目指す。

3. 研究の方法

まず、P(VDF/TrFE) の形成において、PVDF と TrFE の混合比を変えて、強誘電性に優れ、かつリーク電流の少ない最適な組成比を検討する。リーク電流の低減が困難な場合には、すでに報告例のある PMMA (ポリメタクリル酸メチル) の添加を検討する。

P(VDF/TrFE) の形成条件に関する検討とともに、MFM 構造ならびに MFIS 構造のデバイスを作製し、膜の特性評価を行う。MFM キャパシタの作製は、Pt/SiO₂/Si 基板上に P(VDF/TrFE) 膜を堆積し、その上に上部電極

を形成する。電極材料としては、Pt、Au、Al などを検討する。一方、MFIS ダイオードを作製する場合には、Si 基板上に SiO₂、HfO₂ などの無機絶縁薄膜、あるいは有機絶縁薄膜を形成し、その上に P(VDF/TrFE) 膜を堆積する。強誘電体薄膜の堆積は、高純度 P(VDF/TrFE) 原料を有機溶媒にとかし、スピンコート法により行う。その後、大気中、窒素中において 150°C 程度の温度で結晶化アニールを行う。一方、電極の堆積は真空蒸着法あるいはスパッタ法により、ステンシルマスクを用いて上部電極を形成する。作製した MFM および MFIS 構造の P-V 特性、C-V 特性により、残留分極密度、抗電界、疲労特性、保持特性等の評価を行う。

有機半導体薄膜材料としては、室温において安定で、かつ比較的高いキャリア移動度を示すペンタセンを用いる。まず、ペンタセンを用いたトランジスタの動作特性を評価するために、SiO₂/Si 基板上にペンタセン薄膜を形成し、Si 基板をゲート電極とするトランジスタを作製する。作製したトランジスタのチャネル移動度、しきい値電圧、リーク電流等を評価し、半導体膜形成法ならびにプロセス条件の最適化を行う。

次に、PET などのフレキシブル基板上にゲート電極となる導電膜を堆積し、パターンニングの後、ゲート絶縁膜、有機半導体膜、ソース、ドレイン電極を堆積してボトムゲート型トランジスタを作製し、最適な形成条件に関する検討を行う。さらに、有機強誘電体膜の上にペンタセンを堆積し、ソース、ドレイン電極を形成することにより、トランジスタを作製する。作製したトランジスタのドレイン電流-ゲート電圧特性を評価し、ゲート絶縁膜の強誘電性に基づくヒステリシスを確認する。さらに、書き込み速度特性、疲労特性、データ保持特性の評価を行う。最後に、集積化に向けたトップゲート型トランジスタの作製プロセスに関する検討を行う。

図 1 に本プロジェクトで導入した有機薄膜蒸着装置とグローブボックスを示す。薄膜形成後のプロセスをグローブボックス内において希ガス中で行うことが可能である。

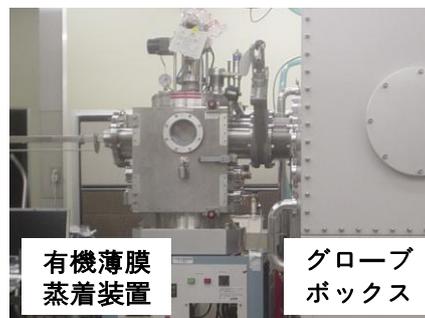


図 1 有機薄膜蒸着装置とグローブボックス

4. 研究成果

まず、有機強誘電体の Si 基板上への形成に関する検討を行った。有機強誘電体 P(VDF/TrFE) に関して、分極ヒステリシスの周波数依存性を測定することにより、書き込み時間を評価した。測定周波数を 100 kHz としても、残留分極の顕著な低下は見られず、データの書き込みが主に高電界領域で行われていることを考慮すると、データの書き込み時間は 1 μ s と推定される。

次に、トランジスタの作製を念頭において、Si 基板上への P(VDF/TrFE) 膜の堆積とエッチング特性について検討した。図 2 に容量-電圧特性を示す。Si 基板上に直接堆積した場合 (MFS 構造) には、リーク電流が大きく良好な容量-電圧特性が得られなかった。一方、SiO₂ 膜を形成した Si 基板上に P(VDF/TrFE) 膜を堆積した場合 (MFIS 構造) には、良好な容量-電圧特性が得られた。また、酸素プラズマ中でのエッチングでは、分極特性の劣化は大きくないものの、リーク電流が増加することが明らかになった。そこで、酸素に Kr を混ぜてエッチングを行った結果、図 3 に示すように、リーク電流に関しても良好な結果が得られた。Kr を添加することにより酸素ラジカルのエネルギーが減少することが知られており、この効果により膜の損傷が軽減されたものと考えられる。

次に、n 型有機半導体 C₆₀ の基礎特性を評価するために、C₆₀ と酸化物強誘電体 SrBi₂Ta₂O₉ (SBT) を用いたトランジスタの作製に関する検討を行った。C₆₀ は大気中では特性が劣化するため、真空チャンバ中で膜を堆積し、in-situ で電流-電圧特性を評価する装置を作製した。Si 基板をゲート電極、SiO₂ 膜をゲート絶縁膜とした MOSFET を作製した結果、ゲートリーク電流が大きく、トランジスタ特性が得られなかった。そこで、SBT 膜のリーク電流を抑制するために、SBT 膜の上下に HfSiON 層を挿入した結果、ドレイン電流-ゲート電圧特性に SBT 膜の強誘電性に起因すると考えられるヒステリシスが観測された。

次に、P(VDF/TrFE) の分極疲労特性、ならびにデータ保持特性を改善する方法について検討した。具体的には、膜に PMMA を 4-10% 程度添加するとリーク電流が減少し、疲労特性やデータ保持特性が改善されることを明らかにした。さらに、この膜を SiO₂/Si 構造上に堆積した MFIS 構造において、容量-電圧特性における分極回りのヒステリシスループと、図 4 に示すように 10 日間以上のデータ保持を確認した。

次に、C₆₀ と P(VDF/TrFE) との組み合わせを検討した結果、本構造ではトランジスタ動作が得られないことが分かった。理由としては、両者の界面に高密度のトラップが発生することが考えられる。そこで、ペンタセンと

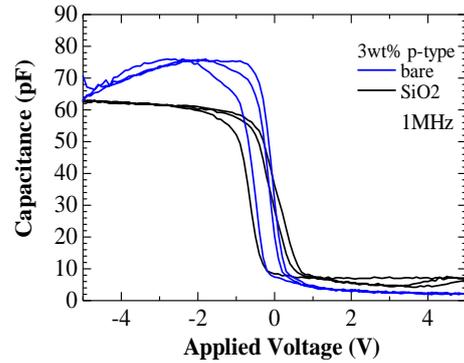


図 2 MFS 構造および MFIS 構造の容量-電圧特性の比較

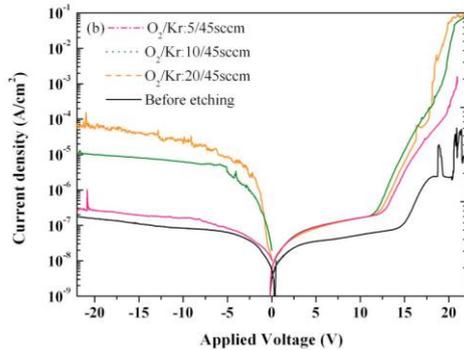
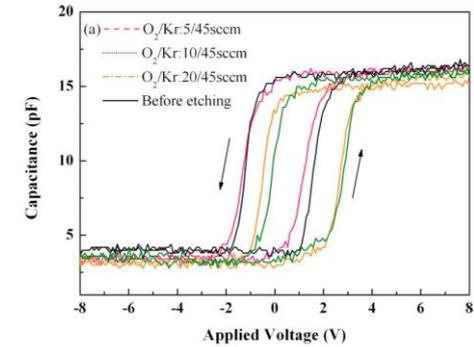


図 3 Kr ガス導入によるドライエッチングダメージの低減。(a) 容量-電圧特性、(b) 電流-電圧特性

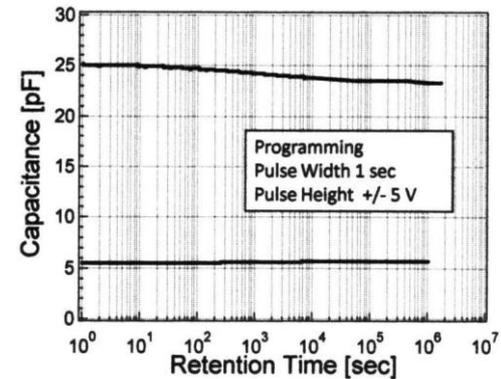


図 4 PMMA 導入による保持特性の改善

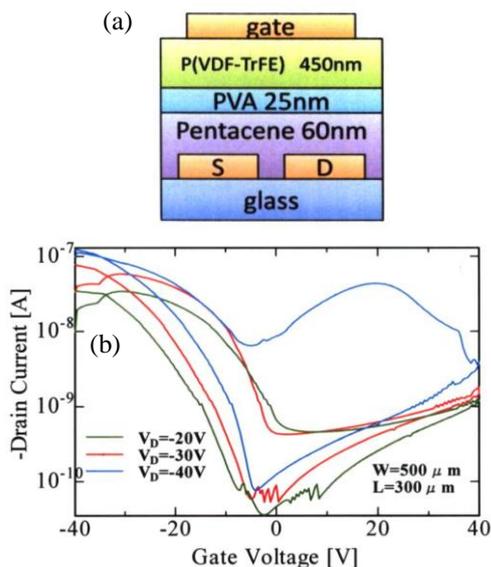


図5 PVAをバッファ層に用いたガラス基板上MFISFET。(a)デバイス構造、(b)ドレイン電流-ゲート電圧特性

P(VDF/TrFE)との組み合わせを検討した。ボトムゲート型トランジスタを作製するために、パターンニングしたゲート Au 電極上に P(VDF/TrFE) をスピコート法で形成し、その後、真空蒸着法によりペンタセン膜を堆積した。最後に、ソース、ドレイン用の Au 電極を蒸着した。その結果、ゲート電圧によるドレイン電流の変化が観測され、さらにゲート電圧の変化に対して分極回りのヒステリシスが観測された。

次に、PMMA を 4 重量% 添加した P(VDF/ TrFE) を用いて、Si 基板上にトランジスタを作製した。トランジスタの作製プロセスにおけるソース、ドレイン領域のコンタクト穴の形成には、前述した酸素と Kr との混合ガスによるドライエッチングプロセスを用いた。その結果、作製したトランジスタは良好なメモリ特性を示し、ドレイン電流-ゲート電圧特性におけるヒステリシス幅 (メモリ幅) は、掃引電圧 11 V において 5 V、電流オン/オフ比は 10^7 、ゲートリーク電流は 2×10^{-10} A であった。また、書き込みパルス幅の最小値は 100 ms であった。

以上の検討結果を踏まえ、有機強誘電体と p 型の有機半導体であるペンタセンを用いて、トップゲート構造の強誘電体ゲートトランジスタを作製し、メモリ特性を検討した。P(VDF/TrFE) はスピコート法での形成が必要であるため、トップゲート構造の場合、ペンタセン上に P(VDF/TrFE) を堆積する際に有機溶媒の影響によりペンタセンが劣化するという問題がある。そこでまず、P(VDF/TrFE) の有機溶媒として、DEC (ジエチルケトン)、1-4D (1-4 ジオキサン)、CYH (シクロ

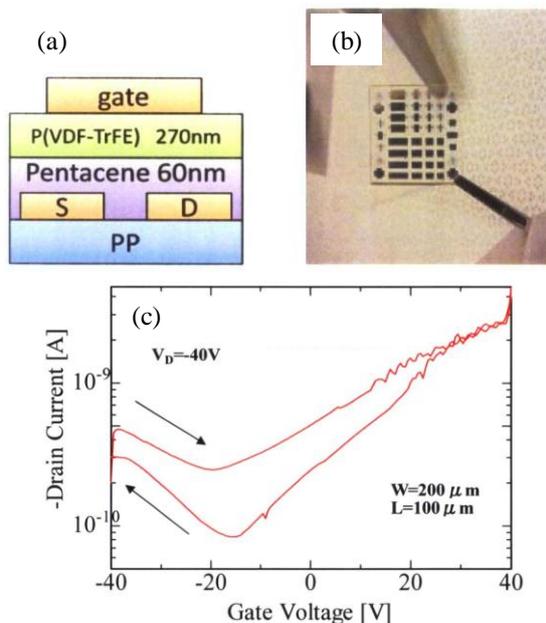


図6 PP基板上に形成したMFISFET。(a)デバイス構造、(b)作製したデバイスの写真、(c)ドレイン電流-ゲート電圧特性

ヘキサン) 等を用いてペンタセンに対する影響を検討した。しかし、いずれの有機溶媒においても、ペンタセンの電気特性の劣化を十分に抑制することが困難であった。

一方、ペンタセンは純水に浸しても電気特性が劣化しないことが分かった。そこで、水を溶媒としてスピコート法での堆積が可能な PVA (ポリビニルアルコール) をバッファ層として導入し、Au/P(VDF/TrFE)/PVA/ペンタセン構造をガラス基板上に形成し、トップゲート型強誘電体ゲートトランジスタを作製した。図5に、作製したデバイスの構造およびドレイン電流-ゲート電圧特性を示す。図5に示すように、作製したトランジスタを評価した結果、PVA バッファ層がない場合には得られなかったメモリ特性が得られ、ドレイン電流-ゲート電圧特性におけるメモリ幅は掃引電圧 40 V において 10 V、電流オン/オフ比は 10^3 、移動度は $0.0095 \text{ cm}^2/\text{Vs}$ であった。

最後に、フレキシブル不揮発メモリへの応用を踏まえ、フレキシブル基板 (PP: ポリプロピレン) 上にトップゲート型強誘電体ゲートトランジスタを作製した。図6に作製したデバイスの構造および写真と、ドレイン電流-ゲート電圧特性を示す。この結果から、フレキシブル基板上に作製した MFISFET においてメモリ特性が得られており、将来の有機強誘電体を用いたフレキシブル不揮発メモリの実現に対する指針を示すことができたと考えている。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 15 件)

- ① Y-U. Song, H. Ishiwara, S. Ohmi, “Investigation of n-type pentacene based MOS diodes with ultra-thin metal interface layer”, IEICE Trans. on Electronics, **E94-C**, pp. 767-770, 2011, 査読有.
- ② T. Mabuchi, S-M. Yoon, H. Ishiwara, “Solvent dependency of pentacene degradation for top-gate-type organic ferroelectric memory”, Current Appl. Phys., **11**, in press, 2011, 査読有.
- ③ J-W. Yoon, S-M. Yoon, and H. Ishiwara, “Electrical characteristics of Si MFIS-FETs using P(VDF-TrFE) thin films”, Current Appl. Phys., **11**, in press, 2011, 査読有.
- ④ S-M. Yoon, S-H. Yang, C-W. Byun, S-H. K. Park, S-W. Jung, D-H. Cho, S-Y. Kang, C-S. Hwang and H. Ishiwara, “Characterization of nonvolatile memory behaviors of Al/poly(vinylidene fluoride-trifluoroethylene)/Al₂O₃/ZnO thin-film transistors”, Jpn. J. Appl. Phys., **49**, 04DJ06, 2010, 査読有.
- ⑤ S-M. Yoon, S-W. Jung, S-H. Yang, C-W. Byun, C-S. Hwang and H. Ishiwara, “Nonvolatile memory thin film transistors using spin-coated amorphous zinc indium oxide channel and ferroelectric copolymer”, J. Electrochem. Soc., **157**, pp. H771-H778, 2010, 査読有.
- ⑥ S-M. Yoon, S-H. Yang, S-W. Jung, C-W. Byun, S-H. K. Park, C-S. Hwang, G-G. Lee, E. Tokumitsu and H. Ishiwara, “Impact of interface controlling layer of Al₂O₃ for improving the retention behaviors of In-Ga-Zn oxide-based ferroelectric memory transistor”, Appl. Phys. Lett., **96**, 232903, 2010, 査読有.
- ⑦ S-M. Yoon, S-W. Jung, S-H. Yang, C-W. Byun, C-S. Hwang, S-H. K. Park, and H. Ishiwara, “Non-volatile memory transistors using solution-processed zinc-tin oxide and ferroelectric poly(vinylidene fluoride-trifluoroethylene)”, Organic Electronics, **11**, pp. 1746-1752, 2010, 査読有.
- ⑧ J-W. Yoon, S-M. Yoon, and H. Ishiwara, “Improvement of ferroelectric fatigue endurance in poly(methyl metacrylate)-blended poly(vinylidene fluoride-trifluoroethylene)”, Jpn. J. Appl. Phys., **49**, 030201, 2010, 査読有.
- ⑨ J-W. Yoon, B-E. Park, and H. Ishiwara, “Comparative study on metal-ferroelectric-insulator-semiconductor diodes composed of poly(vinylidene fluoride-trifluoroethylene) and poly(methyl metacrylate)-blended poly(vinylidene fluoride-trifluoroethylene)”, Jpn. J. Appl. Phys., **48**, 09KA21, 2009, 査読有.
- ⑩ Md. Akhtaruzzaman, S. Ohmi, H. Ishiwara, “Electrical Characteristics and Stability of Pentacene Field-Effect Transistors in Air Using HfO₂ as a Gate Insulator”, MRS Proceedings, **1115**, H05-45, 2009, 査読有.
- ⑪ Md. Akhtaruzzaman, S. Ohmi, J. Nishida, Y. Yamashita, H. Ishiwara, “Study on stability of pentacene-based metal-oxide-semiconductor diodes in air using capacitance-voltage characteristics”, Jpn. J. Appl. Phys., **48**, 04C178, 2009, 査読有.
- ⑫ H. Ishiwara, “Inorganic and organic ferroelectric thin films for memory applications”, ECS Trans., **13**, pp. 279-284, 2008, 査読有.
- ⑬ S. Fujisaki, H. Ishiwara, Y. Fujisaki, “Organic ferroelectric diodes with long retention characteristics suitable for non-volatile memory applications”, Appl. Phys. Express, **1**, pp. 081801-081803, 2008, 査読有.
- ⑭ J-W. Yoon, S. Ohmi, B-E. Park and H. Ishiwara, “Impact of Kr gas mixing in oxygen plasma etching of ferroelectric poly(vinylidene fluoride-trifluoroethylene) copolymer films”, Appl. Phys. Lett., **93**, pp. 162904-162906, 2008, 査読有.
- ⑮ S. Fujisaki, Y. Fujisaki, H. Ishiwara, “Excellent Ferroelectricity of Thin Poly(Vinylidene Fluoride-Trifluoroethylene) Copolymer Films and Low Voltage Operation of Capacitors and Diodes”, IEEE Trans. on Ultrasonics, Ferroelectrics, and Frequency Control, **154**, pp. 2592-2594, 2007, 査読有.

[学会発表] (計 3 3 件)

- ① T. Mabuchi, S-M. Yoon, and H. Ishiwara, “Fabrication and characterization of top-gate-type MFS (metal-ferroelectric-semiconductor) memory diodes using pentacene as a

- semiconductor film”, Intern. Conf. on Electronic Materials and Nanotechnology for Green Environment, 2010. 11. 23, Jeju.
- ② M. Liao, H. Ishiwara, S. Ohmi, “Excellent interface properties of pentacene based metal-oxide-semiconductor diodes utilizing HfON high-*k* gate insulator”, 2010 International Conference on Solid State Devices and Materials, 2010. 9. 24, Tokyo.
- ③ J-W. Yoon, S-M. Yoon, and H. Ishiwara, “Electrical characteristics of Si MFIS-FETs using P(VDF-TrFE) thin films”, 7th Asian Meeting on Ferroelectricity and 7th Asian Meeting on Electroceramics, 2010. 6. 30, Jeju.
- ④ Y-U. Song, and S. Ohmi, “Investigation of n-type pentacene based MOS diodes with ultra-thin metal interface layer”, 2010 Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices, 2010. 6. 30, Tokyo.
- ⑤ G-G. Lee, S-M. Yoon, J-W. Yoon, Y. Fujisaki, H. Ishiwara, E. Tokumitsu, “Fabrication of IGZO-channel Ferroelectric-gate TFTs with Organic P(VDF-TrFE) Film”, Fall meeting of Mater. Res. Soc., 2009. 12. 3, Boston.
- ⑥ Y-U. Song, S. Ohmi and H. Ishiwara, “Electrical characteristics of OFETs with thin gate dielectric”, Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices, 2009. 6. 24, Tokyo.
- ⑦ H. Ishiwara, “Studies on organic ferroelectric memories”, WCU Intern. Conf. on Quantum Phases and Devices, 2009. 10. 29, Seoul.
- ⑧ J-W. Yoon, S. Ohmi, B-E. Park and H. Ishiwara, “Ferroelectrics characteristics of p(VDF-TrFE) thin films patterned by plasma etching”, 20th Intern. Sympo. on Integrated Ferroelectrics, 2008. 6. 11, Singapore.
- ⑨ H. Ishiwara, “Recent progress in FET-type memories with inorganic and organic ferroelectric gate films”, 3rd Intern. Sympo. on Next Generation Non-volatile Memory Technology for Terabit Memory, 2008. 8. 29, Seoul.
- ⑩ Md Akhtaruzzaman, S. Ohmi, J. Nishida, Y. Yamashita, and H. Ishiwara, “A study on air stability of pentacene based MOS diode structures”, Intern. Conf. on Solid State Device and Materials, 2008. 9. 25, Tsukuba.
- ⑪ Md. Akhtaruzzaman, S. Ohmi and H. Ishiwara, “Electrical characteristics and air-stability of pentacene based MOS diodes”, Fall Meeting of Mater. Res. Soc., 2008. 12. 3, Boston.
- ⑫ J-W. Yoon, S. Fujisaki and H. Ishiwara, “Patterning of poly(vinylidene fluoride-trifluoroethylene) thin films by oxygen plasma etching”, 4th Conf. on New Exploratory Technologies, 2007. 10. 26, Seoul.
- ⑬ H. Ishiwara, “Current status and prospect of ferroelectric random access memory”, 5th IUMRS Intern. Conf. on Advanced Materials, 2007. 10. 9, Bangalore.
- ⑭ H. Ishiwara, “Current status of ferroelectric-gate Si transistors and challenge to ferroelectric-gate CNT transistors”, Nano Korea 2007 Sympo., 2007. 8. 29, Seoul.
- ⑮ S. Fujisaki, Y. Fujisaki, H. Ishiwara, “Excellent ferroelectricity of thin poly(vinylidene fluoride-trifluoroethylene) copolymer films and low voltage operation of capacitors and diodes”, 16th IEEE Intern. Sympo. on Applications of Ferroelectrics, 2007. 5. 30, Nara.

[その他]

ホームページ等

<http://ishiwara.ep.titech.ac.jp/>

6. 研究組織

(1) 研究代表者

石原 宏 (ISHIWARA HIROSHI)

東京工業大学・大学院総合理工学研究科・教授

研究者番号：60016657

(2) 研究分担者

大見 俊一郎 (OHMI SHUN-ICHIRO)

東京工業大学・大学院総合理工学研究科・准教授

研究者番号：30282859

(3) 連携研究者

藤崎 芳久 (FUJISAKI YOSHIHISA)

株式会社日立製作所 (研究開発本部)・

中央研究所 ULSI 研究部・主任研究員

研究者番号：00451013