

平成21年4月20日現在

研究種目：基盤研究（B）
 研究期間：2007～2008
 課題番号：19360151
 研究課題名（和文） 高感度と広ダイナミックレンジ性能を両立した高性能CMOSイメージセンサ
 研究課題名（英文） A high performance CMOS image sensor with high sensitivity and wide dynamic range
 研究代表者
 須川 成利 (SUGAWA SHIGETOSHI)
 東北大学・大学院工学研究科・教授
 研究者番号：70321974

研究成果の概要：横型オーバーフロー蓄積容量構造を画素内に設け、画素内の光電変換部のPN接合構造、絶縁膜界面、素子分離界面、コンタクトシリサイド界面等の最適化を図り、垂直走査回路、水平走査回路、雑音除去回路設計を改善したイメージセンサチップを設計、試作した。その結果、課題であった感度向上とダイナミックレンジ拡大のトレードオフを解消し、暗時性能を1桁以上向上させた撮像技術の基礎を築くことができた。

交付額

(金額単位：円)

	直接経費	間接経費	合計
2007年度	10,100,000	3,030,000	13,130,000
2008年度	4,500,000	1,350,000	5,850,000
年度			
年度			
年度			
総計	14,600,000	4,380,000	18,980,000

研究分野：工学

科研費の分科・細目：電気電子工学・電子デバイス・電子機器

キーワード：電子デバイス、集積回路、イメージセンサ

1. 研究開始当初の背景

現在、デジタルカメラ、携帯電話、車載、監視、医療等の応用分野において、画像入力を支えるCCDやCMOSイメージセンサの高性能化・高機能化が大いに図られている。今までに、画質向上、特に高解像度化に対する要求に対し、半導体微細プロセス技術を駆使して画素サイズを縮小し多画素化する努力が盛んに行われてきている。

こうしたCCDやCMOSイメージセンサにおいて、残された大きな課題のひとつとして、光電変換感度を維持したまま画素サイズを縮小すると、画素内で蓄積できる飽和信号

電荷量が原理的に減少してしまうことがあげられる。これは、一電子あたりの光電変換感度 η が $\eta = q / Cfd$ で決まるのに対し、飽和信号電荷量 Q_{sat} が $Q_{sat} = Cfd \cdot V_{sat}$ で決まり、 η と Q_{sat} の積が $\eta \cdot Q_{sat} = V_{sat}$ となるという原理的な原因による。ここで、 q は素電荷量、 Cfd は光電荷電圧変換容量（フローティングディフュージョン容量）、 V_{sat} は飽和信号電圧である。 V_{sat} が、素子の微細化に伴い耐圧維持の必要性から、一定または低下していく中で、感度 η を高くしようとして Cfd を小さくすると、 Q_{sat} が減少し、ダイナミックレンジが低下する

ことになってしまう。すなわち、感度向上とダイナミックレンジ拡大の間にトレードオフが存在する。その結果、現行の画素セルサイズ $2\sim 6\mu\text{m}$ 角程度のイメージセンサでは光電変換感度 η は $40\sim 80\mu\text{V}/\text{e}^-$ 程度、ダイナミックレンジ DR は $3\sim 4$ 桁 ($60\sim 80\text{dB}$)程度に留まっている。

また、一方でダイナミックレンジを拡大しようとする努力が大いに図られてきており、これについては申請者が招待レビュー発表しているが、今までに露光時間を長短に分割して得られた複数の線型信号を合成するもの、MOSトランジスタのサブスレッショルド特性を利用して光電流を対数圧縮して電圧信号として出力するもの、線型・対数応答の光電変換特性を組み合わせたもの、画素内に低照度用・高照度用の二つのフォトダイオードを設けるもの等が報告されている。しかしながら、これらはいずれも感度改善は行わずにダイナミックレンジ拡大にのみ注目したものであり、依然として高感度化と高ダイナミックレンジ化を両立させることは大きな課題として残されている。

2. 研究の目的

本研究の目的は、上記背景に鑑み、感度向上とダイナミックレンジ拡大のトレードオフを解消した超高感度性能を有する高性能イメージセンサを創出し、超高感度広ダイナミックレンジ撮像技術の基礎を築くことである。具体的には、新規なデバイス構造、製造プロセス、回路構成の研究を行い、光電変換感度 η とダイナミックレンジ DR の積 ($\eta\cdot DR$ 積) が現行の1桁以上の超高感度光電変換性能を両立させたイメージセンサチップおよびカメラを設計・試作し、これを実証する。

3. 研究の方法

(1) 初年度は、全体システム設計として、

- ① カメラシステムを構成する各要素、すなわち、イメージセンサ、光学部品、画像処理ボード等の仕様を定量的に明らかにするための、イメージセンサ画素部・周辺回路構成、駆動パルスタイミング、電源電圧供給、試作プロセス、パッケージ実装、評価カメラボード構成など全体システムに関わるコンセプト検討を行った。次に、
- ② デバイス構造および製造プロセスに関して、われわれが提案している横型オーバーフロー積分容量 (Lateral Overflow Integration Capacitor: LOFIC) を用いた広

ダイナミックレンジCMOSイメージセンサの画素構造をベースとし、高感度化と広ダイナミックレンジ化のトレードオフを解消するためのデバイス構造・製造プロセス検討を行った。

(2) 次年度は、初年度の研究成果を活用し、本研究の目的を達成するためのイメージセンサの作成を行った。具体的には、

- ① デバイス構造・製造プロセスブラッシュアップ: 初年度で作成したイメージセンサによる撮像実験をもとに、画素内の光電変換部に対して、寄生容量のさらなる排除、PN接合内部電界緩和およびゲート・拡散層間電界緩和の最適化、絶縁膜界面、素子分離界面、コンタクトシリサイド界面レイアウトマージン等の最適化を図り、画素構造の完成度を高めた。
- ② イメージセンサ設計: 撮像実験をもとに、垂直走査回路、水平走査回路、雑音除去回路設計を改善した新しいイメージセンサチップの再設計を行った。
- ③ イメージセンサ試作: 初年度同様、東北大学と半導体メーカーのクリーンルームを相互に有効活用してイメージセンサの試作を行った。
- ④ 撮像実験・評価: 高画質デジタルカメラ、車載、監視などへの応用展開を想定した様々なシーンの撮像実験を行い、幅広い堅牢なカメラシステムを作成し、撮像実験・評価を実施した。

4. 研究成果

図1は、本研究で作成したイメージセンサの(a)画素等価回路図、(b)チップ写真、(c)SN特性、(d)撮像例である。図1(a)の画素の中に配置した容量CSがLOFICに相当するものである。図1(b)に示すように、作成したチップは有効画素数 640×480 と 800×600 、画素サイズ $5.6\mu\text{m}$ 角で、画素毎にオンチップカラーフィルタとマイクロレンズを搭載した。図1(c)に示すように、SN特性は、理想的な光ショットノイズだけが存在する状態(図中の波線)にほぼ漸近する極めて良好な結果が得られていることがわかる。残存ノイズは電子数に換算して約2個である。図1(d)に示す撮像例の左図は、時計の蛍光の残光で照らされた極めて暗い文字盤を感度を上げて撮影した例であるが、ノイズ感がほとんどなく撮影できていることがわかる。撮影例の右図は、明るいランプに照らされた糸巻きと目覚まし時計を撮影した例であるが、明るい部分から暗い部分まで良好なダイナミックレンジの広い撮影ができていることがわかる。

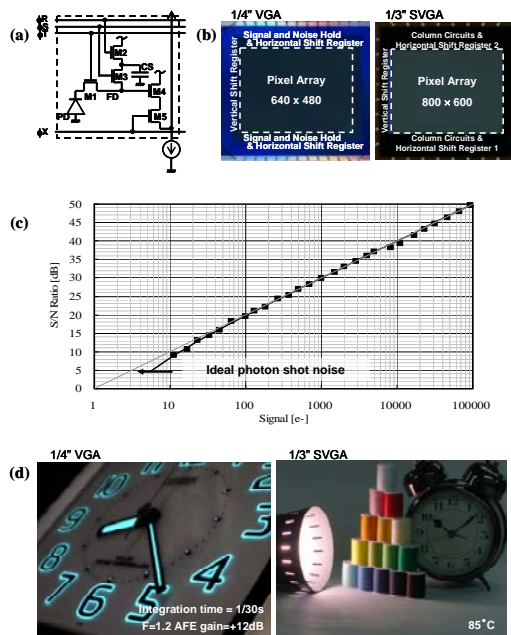


図 1 (a) 画素等価回路図, (b)チップ写真, (c) SN比特性, (d) 撮像例.

図 2 は、現状の CCD・CMOS イメージセンサと本研究のイメージセンサについて、(a) 光電変換ゲイン (Conversion gain) と飽和信号量 (Full well capacity) の関係、(b) 雑音電子数 (Number of noises) と列読出し増幅率 (Column readout gain) の関係、(c) 単位面積当たりの暗電流 (Dark current) と飽和信号量の関係を比較した図である。図 2 (a) より、従来の CCD・CMOS イメージセンサでは η と Q_{sat} の積 V_{sat} が約 1V 以上にはなっておらず、ここに感度とダイナミックレンジのトレードオフが存在していることがわかる。一方本研究のイメージセンサは、 V_{sat} を従来の CCD・CMOS イメージセンサよりも 1 桁以上向上させており、感度向上とダイナミックレンジ拡大のトレードオフを解消できていることがわかる。図 2(b)において、従来の CCD・CMOS イメージセンサでは、列読出し増幅率が小さいとノイズが大きく、一方その増幅率大きいとノイズが小さくなる方向に向かっていくことがわかるが、増幅した分だけ飽和信号量が低下してしまっていた。本研究のイメージセンサでは列読出し増幅率を上げずとも低ノイズ性能を達成できており、低ノイズ化しつつ飽和信号量を大きく保つことができています。図 2 (c) より、暗電流性能についても、従来の CCD・CMOS イメージセンサを 1 桁以上下回る良好な性能を達成することができています。暗電流低減は、飽和信号量の確保とフオ

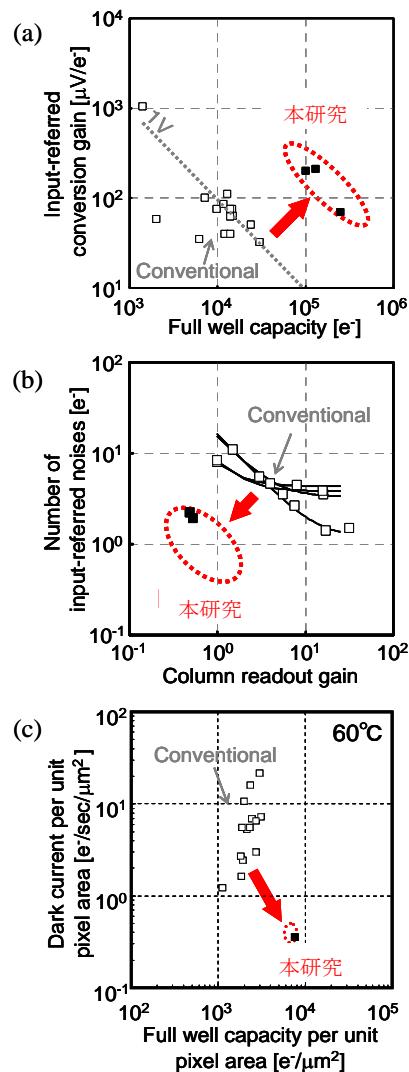


図 2 (a) 光電変換ゲイン (Conversion gain) と飽和信号量 (Full well capacity) の関係、(b) 雑音電子数 (Number of noises) と列読出し増幅率 (Column readout gain) の関係、(c) 単位面積当たりの暗電流 (Dark current) と飽和信号量の関係。

トダイオードの構造設計を独立にできるという特長を活かして達成された結果である。

以上のように、超高感度広ダイナミックレンジ撮像技術の基礎を築くことができた。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 4 件)

①Koichi Mizobuchi, Satoru Adachi, Jose Tajada,

Hiromichi Oshikubo, Nana Akahane and Shigetoshi Sugawa, A Very Low Dark Current Temperature-Resistant Wide Dynamic Range Complementary Metal Oxide Semiconductor Image Sensor, Japanese Journal of Applied Physics, 47, pp.5390-5395, 2008, 査読有.

② Satoru Adachi, Woonhee Lee, Nana Akahane, Hiromichi Oshikubo, Koichi Mizobuchi and Shigetoshi Sugawa, High Sensitivity Dynamic Range Enhanced CMOS Imager with Noise Suppression, Japanese Journal of Applied Physics, 47, pp.2761-2766, 2008, 査読有.

③ Satoru Adachi, Woonhee Lee, Nana Akahane, Hiromichi Oshikubo, Koichi Mizobuchi and Shigetoshi Sugawa, A 200- $\mu\text{V}/e^-$ CMOS Image Sensor With 100k- e^- Full Well Capacity, IEEE Journal of Solid-State Circuits, 43, pp.823-830, 2008, 査読有.

④ 溝渕孝一, 足立理, 山下友和, 岡村誠一郎, 押久保弘道, 赤羽奈々, 須川成利, 高温下の耐性・撮像性能を改善した広ダイナミックレンジCMOSイメージセンサ, 映像情報メディア学会誌, 62, pp.368-375, 2008, 査読有.

〔学会発表〕(計3件)

① Shigetoshi Sugawa et al., The Dynamic-Range Enhancement Technology for CMOS Image Sensors, International Conference on Solid State Devices and Materials, 2008年9月25日, つくば.

② Shigetoshi Sugawa et al., Recent Progress on Wide Dynamic Range Image Sensors, International Display Workshops, 2007年12月5日, 札幌.

③ Woonhee Lee et al., A High S/N Ratio and High Full Well Capacity CMOS Image Sensor with Active Pixel Readout Feedback Operation, IEEE Asian Solid-State Circuits Conference, 2007年11月14日, Jeju, Korea.

〔図書〕(計0件)

〔産業財産権〕

○出願状況(計0件)

○取得状況(計1件)

名称: Solid-state imaging device, line sensor and optical sensor and method of operating solid-state imaging device,

発明者: 須川 成利

権利者: 東北大学

種類: 特許

番号: United State Patent, 7,518,143

取得年月日: 2009年4月14日

国内外の別: 国外,

〔その他〕

6. 研究組織

(1) 研究代表者

須川 成利(SUGAWA SHIGETOSHI)

東北大学・大学院工学研究科・教授

研究者番号: 70321974

(2) 研究分担者

なし.

(3) 連携研究者

なし.