

研究種目：基盤研究（C）
研究期間：2007～2010
課題番号：19500014
研究課題名（和文）素子数と段数に基づく回路計算量の階層性の証明と自動設計システムの評価への応用
研究課題名（英文）Proof of hierarchies on circuit complexities based on size and depth, and its application to evaluation of automated design systems
研究代表者
岩本 宙造（IWAMOTO CHUZO）
広島大学・大学院工学研究科・准教授
研究者番号：60274495

研究代表者の専門分野：総合領域
科研費の分科・細目：情報学・情報学基礎
キーワード：計算の複雑さ

1. 研究計画の概要

記憶領域や計算時間といった計算資源を、より多く用いれば、より難しい関数の計算や、より多くの言語の受理が可能になると考えられる。この性質を理論的に証明したものが、計算量クラスの階層定理である。本研究では、(1) 計算量クラスの階層定理を証明し、(2) その定理から、計算資源量の最適性が証明できる具体的関数を人工的に作成する。また、(3) 作成した関数を、自動設計システムなどの性能評価に役立てる。

2. 研究の進捗状況

2007年度は、(1) 非決定性と呼ばれるある種の並列計算モデルは、その動作時間を非定数倍に増やすだけで真に受理能力が上昇することを理論的に証明した。この結果は、任意の関数 $f(n)$ と成長の遅い関数 $\varepsilon(n)$ に対して、 $\varepsilon(n)f(n)$ 時間で受理できるが、 $f(n)$ 時間では受理できないという受理時間の最適性を証明できる言語の存在性を示している。本結果はSpringer社のLecture Notes in Computer Scienceの4484巻に掲載された。次に、(2) 対数時間一様な論理回路族は、段数を $(1+\varepsilon)$ 倍に、段数を $(1+\varepsilon)$ 乗に増やせば、計算能力が真に上昇するという回路計算量の階層定理を証明した。本結果は、国際学術雑誌Acta Informaticaの

44巻に収録された。

2008年度は、Seiferas, Fischer, Meyerによって、チューリング機械に対して導入された「再帰的詰め込み論法」という証明技法を、非決定性セルオートマトンに適用することで、受理言語の階層定理を導出した。本結果は、電子情報通信学会の英文論文誌に公表した。

2009年度は、関数計算の難しさを特徴づける尺度として、記憶領域の量に着目し、領域計算量の階層定理を得た。この結果は、1より大きい定数を掛けて領域量を増やせば、計算モデルの受理能力が真に上昇することを示している。本結果は、電子情報通信学会の和文論文誌に採録が決定している。

以上の他に、関連する研究として、2件の国際会議の会議録論文と、2件の国際学術雑誌論文を執筆した。

3. 現在までの達成度

②おおむね順調に進展している。

(理由)

研究計画(1)～(3)のうち、(1)と(2)について、当初の予定通りの定理を得ている。また、2009年度後半には、(3)の性能評価に向けた準備を開始しており、2010年度末までに、研究目的(3)を達成できる。

4. 今後の研究の推進方策

自動設計システムを実験的に評価する。 n 変数関数 $f(x_1, x_2, \dots, x_n)$ を用いた実験的評価では、色々な n の値に対して、

回路の素子数や段数といったデータをとる必要がある。そのため、ベンチマーク集合を用いた実験よりも、はるかに多くの処理時間と手間がかかると予想される。本研究専用のワークステーションを導入し、修士研究の一環として大学院生に手伝ってもらう。

5. 代表的な研究成果

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 6 件)

- [1] Chuzo Iwamoto, Daisuke Tachibana, Seiki Tokunaga, and Kenichi Morita, "A Tight Space-Hierarchy Theorem for Nondeterministic Turing Machines", The Transactions of the Institute of Electronics, Information and Communication Engineers D-I (to appear)
- [2] Chuzo Iwamoto and Reijiro Mikamo, "An Efficient Reconstruction Algorithm for Restricted Domino Tilings", The Transactions of the Institute of Electronics, Information and Communication Engineers D-I, Vol. J92-D, No. 6 (2009) pp. 758-766 (in Japanese)
- [3] Chuzo Iwamoto, Harumasa Yoneda, Kenichi Morita, and Katsunobu Imai, "A Recursive Padding Technique on Nondeterministic Cellular Automata", IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, Vol. E91-A, No. 9 (2008) pp. 2335-2340
- [4] Chuzo Iwamoto, Naoki Hatayama, Yoshiaki Nakashiba, Kenichi Morita, and Katsunobu Imai, "Translational Lemmas for DLOGTIME-uniform Circuits, Alternating TMs, and PRAMs", Acta Informatica, Vol. 44, No. 5 (2007) pp. 345-359

[学会発表] (計 3 件)

- [1] Chuzo Iwamoto, Kento Sasaki, Kenji Nishio, and Kenichi Morita, "Computational Complexity of Cast Puzzles", Proceedings of the 20th International Symposium on Algorithms and Computation (ISAAC

2009) (Lecture Notes in Computer Science 5878), Hawaii, pp.122-131, 2009年12月16日発表.

- [2] Chuzo Iwamoto, Harumasa Yoneda, Kenichi Morita, and Katsunobu Imai, "A Time Hierarchy Theorem for Nondeterministic Cellular Automata", Proceedings of the 4th Annual Conference on Theory and Applications of Models of Computation (Lecture Notes in Computer Science 4484), Shanghai, China, pp. 511-520, 2007年5月25日発表.