

研究種目：基盤研究(C)

研究期間：2007年度～2008年度

課題番号：19500024

研究課題名(和文) プロセッサアダプティブ命令レベル並列化コンパイラに関する研究

研究課題名(英文) Processor adaptive instruction level parallel compiler

研究代表者 曾和将容 (Masahiro Sowa)

電気通信大学 大学院情報システム学研究科・教授

研究者番号：00008567

## 研究成果の概要：

これまで蓄積してきたキューコンピュータの研究結果をもとに、キューコンピュータ用並列化コンパイラの構成方法を確立した。そしてこの確立した方法に従ってC言語約1万行からなる世界で初めてのキューコンピュータ用並列化コンパイラ(QCC)を作成した。できあがったコンパイラはプロセッサアダプティブの仕組みを組み込まれており、またほとんどのプログラムがコンパイルできるなど完成度は高く、そのコンパイル結果も十分満足できるものであった。コンパイラの質を確かめるためにできあがったコンパイラを用いて有名なベンチマークプログラムをコンパイルし、そのコードを従来のコンパイラのコードと比べた。その結果コード量は1/3から1/2程度、平均並列性は2から8倍という結果が得られた。その後、コンパイラを一般化し将来の開発の基礎コンパイラとなるように構造化と柔軟化を押し進めた。柔軟化の新しい挑戦として、最適化を容易にするために、単一代入規則を導入した約1万行のCプログラムからなるSSAコンパイラを新たに開発した。開発は成功裏に終了した。

## 交付額

(金額単位：円)

	直接経費	間接経費	合計
2007年度	2,000,000	600,000	2,600,000
2008年度	1,500,000	450,000	1,950,000
年度			
年度			
年度			
総計	3,500,000	1,050,000	4,550,000

研究分野：総合領域

科研費の分科・細目：情報学・ソフトウェア

キーワード：キュープロセッサ、コンパイラ、並列処理、並列化、最適化、単一代入規則

## 1. 研究開始当初の背景

最近コンピュータはデュアルやクワッドプロセッサなどメニコアの並列処理によって高性能化を目指している。キューコンピュータは全く新しい概念のコンピュータで、プログラム量が少なくなる、並列処理に向いているなどの特徴から今後の高性能プロセッサとして期待されているプロセッサである。

これまで約10年あまりキュープロセッサの計算原理やプロセッサのアーキテクチャについて研究を続けてきており、またそれに必要なコンパイラの研究も精力的に続けてきた。コンパイラの開発は従来のコンピュータ用でも1からの開発は非常に難しい。キューコンピュータの用のコンパイラに関しては、構成法すら確立されていないのでその開発には大きな困難が予想された。それゆえ、当研究室ではGCCやJAVAコンパイラのような一般のコンパイラのコンパイル結果をキューコンピュータ用コードに変換する方針で望んできたが、かならずしも満足した結果を得ることができなかった。その大きな原因は、従来のコンパイラのコード生成では構文木を深さ優先でトラバースしてコード生成をするなどキューコンピュータ用コンパイラとは根本的に異なっていた。この段階で多くの命令レベルの並列性を失っていたし、コードそのものもキューコンピュータ用コードとは全く逆の性質を持ったものになっていた。

## 2. 研究の目的

キュープロセッサ用のコンパイラの研究は、当研究室でてがけるまで世の中には存在しない未踏の分野である。そのため研究の

目的は、

- (1) キューコンピュータ用のコンパイラの構成法を確立すること、
- (2) それを用いて1からコンパイラを構成すること、
- (3) コンパイラを構造化してプロセッサアダプティブにすること、
- (4) 最適化しやすい構造を持ったコンパイラの開発方法を確立し、そのコンパイラを開発する

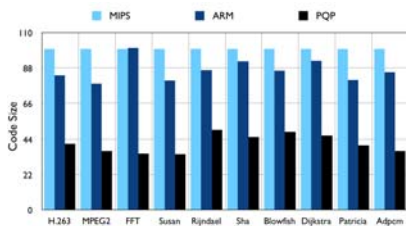
ことである。そしてこれらをその他キューコンピュータ関連研究に対する重要なツールとすることである。

## 3. 研究の方法

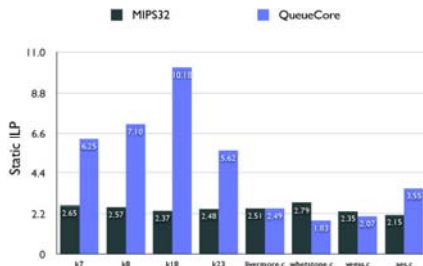
本コンパイラは従来のコンパイラとは基本的に異なるのでほとんど1から開発を試みた。第一目的としてC言語を対象にしたコンパイラを開発した。そのため、従来の高級言語構文解析に関してはGCCコンパイラの構文解析部をそのまま用い、この構文解析部が出力したコードから幅優先トラバースによるコード生成にふさわしいQTXと呼ばれる構造体を作った。その後QTX構造体からキューコンピュータ用の機械語を構成した。QCCは原理的に問題を持つ並列性(ILP)をすべて表現できるので並列処理に向いている一方、そのまま性能を上げようとする多くのハードウェアを要求する。それゆえ、並列性を制限し効率的なコードを出力するための方法を開発しそれを組み込んだ。研究の第1段階ではQCCを生み出すことを目的にし、そのうち、それをもとに構造化したQCCを実現し、また、柔軟な構造を持ったQCCの構成原理を確立するとともにその原理に沿ったコンパイラを開発する。

#### 4. 研究成果

QCC の構成法を開発するとともにそれに基づいた幅優先トラバースによる rQ コンパイラと呼ばれる QCC を開発した。rQ コンパイラはほとんどのプログラムのコンパイラが可能な完成度の高いものとなったので、有名なベンチマークプログラムをコンパイラし出力したコードの質を GCC による従来のコンパイラ結果と比べた。その結果、コード量は以下に示すように従来のものの  $1/3$  から  $1/2$  となる。



また平均並列度は図に示すように 2 から 8 倍となった。



コンパイラは問題の持つ並列度をすべて抽出できるので、この並列度は問題そのものの並列度と C 言語の仕様による制限と思われる。

次に rQ コンパイラを構造化するとともにハードウェアアダプティブをより容易にするための構造を取り入れたコンパイラ (yQ コンパイラ) を完成させた。この構造化により 1 万行のプログラムによるコンパイラが 7000 行になるなどより完成度の高い構造化されたコンパイラができあがった。

これと同時に、より最適化を可能にするために、単一代入規則を導入した SSA コンパイラの開発に取りかかり完成させた。このコン

パイラは約 1 万行の C プログラムからできている。

関連研究として、開発中のキューコンピュータは頻繁に仕様が変化するので、それに適用可能なような「汎用キューコンピュータ用中間表現 GQTX」を提案しこれを使った開発ツールであるアセンブラやシミュレータなどが開発されており、これらを使ってコンパイル結果の正当性なども確かめられるようになってきている。また Verilog HDL を用いたプロセッサの開発も行われ、これらを有機的に使うことによってキューコンピュータをほとんど実用化に近いところまで完成させることができている。

#### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 6 件)

① Arquimedes Canedo, Ben A. Abderazek and Masahiro Sowa, "Compiling for Reduced Bit-Width Queue Processors", 1939-8115 (Online), Microprocessors and Microsystems, Vol. 33, pp.129-138 (2009). 査読有り

② Arquimedes Canedo, Ben Abderazek, and Masahiro Sowa, "Natural Instruction Level Parallelism-aware Compiler for High-Performance Embedded QueueCore". Journal of Embedded Computing, Accepted for publication in 2008. 査読有り

③ Ben Abderazek, Arquimedes Canedo, Tsutomu Yoshinaga, Masahiro Sowa, "The QC-2 Parallel Queue Processor Architecture". Journal of Parallel and Distributed Computing, Volume 68, Issue 3, pp. 235-245 (2008) 査読有り

④ Arquimedes Canedo, Ben A. Abderazek, Masahiro Sowa, "A New Code Generation Algorithm for 2-offset Producer Order Queue Computation Model", Journal of Computer Languages Systems & Structures, Vol. 34, Number 4, pp. 184-194 (2007) 査読有り

⑤ Arquimedes Canedo, Ben Abderazek, Masahiro Sowa, "Compiler Support for Code Size Reduction using a Queue-based Processor", Transactions on High-Performance Embedded Architectures

and Compilers, Vol. 2, Issue 3, pp. 153-169(2007) 査読有り

⑥Yuuki Nakanishi, Arquimedes Canedo, Ben Abderazek, Masahiro Sowa ,” Optimizing Reaching Definitions Overhead in Queue Processors “, An International Journal of Research an Innovation, Vol.2, No.2007, AICIT pp.203-207(2007). 査読有り

[学会発表] (計10件)

①Masahiro Sowa, “Queue Machines for Next Generation Fundamental ICT Infrastructure”, Proceedings of the 9th Edition Tunisia-Japan Symposium on Society, Sciences and Technology 2008(TJASST 2008), pp.65-68, Tunisia (Nov. 10 2008). 査読なし

② Masahiro Sowa, Arquimedes Canedo, “Queue Machines for Next Generation Computer Systems, International Workshop on Modern Science and Technology 2008(IWMST2008), pp.367-372, China (Nov. 29 2008). 査読有り

③ Yuki Nakanishi, Masahiro Sowa, Arquimedes Canedo, “Construction of a SSA-based Queue Compiler”, International Workshop on Modern Science and Technology 2008(IWMST2008), pp.360-366, China (Nov. 29 2008). 査読有り

④ Arquimedes Canedo and Masahiro Sowa “Queue Programs Characterization using Performance Bounds” International Workshop on Modern Science and Technology 2008(IWMST2008), pp.619-624, China (Nov. 29 2008). 査読有り

⑤ Arquimedes Canedo, Ben Abderazek, Masahiro Sowa, “Quantitative Evaluation of Common Subexpression Elimination on Queue Machines”, Proceedings of the International Symposium on Parallel Architectures, Algorithms, and Networks (I-SPAN 2008), pp25-30, Australia(May 8 2008) 査読有り

⑥ Arquimedes Canedo, Ben Abderazek, Masahiro Sowa ,” An Efficient Code Generation Algorithm for Code Size Reduction using 1-offset P-Code Queue Computation Model, The 2007 IFIP International Conference on Embedded and Ubiquitous Computing EUC2007 , 197-208, Taiwan (Dec.18 2007) 査読有り

⑦ Arquimedes Canedo, Ben Abderazek, Masahiro Sowa ,” New Code Generation Algorithm for Queue Core - An Embedded Processor with High ILP, The International Conference on Parallel and Distributed Computing , Applications and Technologies PDCAT 07, pp.185-192, Australia(Dec. 5 2007) 査読有り

⑧Teruhisa Yuuki, Arquimedes Canedo, Ben Abderazek, Masahiro Sowa ,” Novel Addressing Method for Aggregate Types in Queue Processors, 2007 International Conference on Convergence Information Technology (ICCIT2007),pp.1793-1796, Koria (Nov. 23 2007) 査読有り

⑨ Arquimedes Canedo, Ben Abderazek, Masahiro Sowa ,” Compiler Framework for an Embedded 32-bit Queue Processor , 2007 International Conference on Convergence Information Technology (ICCIT 07) , pp.1793-1796 ,Koria (Nov. 23 2007) 査読有り

⑩ Arquimedes Canedo, Ben Abderazek, Masahiro Sowa ”,Queue Register File Optimization Algorithm for QueueCore Processor”, 19th International Symposium on Computer Architecture and High Performance Computing (SBAC-PAD 2007), pp169-176, Brazil (Oct. 26 2007) 査読有り

[図書] (計0件)

[産業財産権]

○出願状況 (計0件)

○取得状況 (計0件)

[その他]

6. 研究組織

(1) 研究代表者

曾和 将容(Masahiro Sowa)

電気通信大学・大学院情報システム  
学研究科・教授

研究者番号: 00008567

(2) 研究分担者

(3) 連携研究者