

平成21年6月22日現在

研究種目：基盤研究（C）

研究期間：2007～2008

課題番号：19560056

研究課題名（和文）直並列集積量子ホール素子の開発と評価

研究課題名（英文）Development and Evaluation of Integrated Quantum Hall array devices

研究代表者

金子 晋久 (KANEKO NOBUHISA)

独立行政法人産業技術総合研究所・計測標準研究部門・室長

研究者番号：30371032

研究成果の概要：

従来、単一の量子ホール素子の量子化ホール抵抗つまり h/e^2 (25.812 807 k Ω) の整数分の1の値という、取り扱いに不便な量で実現されていた直流抵抗標準を、素子を独自に開発したアルゴリズムで直並列に集積化することにより、10の冪の値に拡張した。具体的には10 k Ω の集積量子ホール効果素子の開発に成功し、国家標準との整合性を 10^{-8} のレベルまで確認した。この技術を更に高度化し、今後国家標準として採用すれば、不確かさの向上が見込め、1次標準から直接校正できる範囲が拡大できることが明らかとなった。

交付額

(金額単位：円)

	直接経費	間接経費	合計
2007年度	2,700,000	810,000	3,510,000
2008年度	900,000	270,000	1,170,000
年度			
年度			
年度			
総計	3,600,000	1,080,000	4,680,000

研究分野：工学

科研費の分科・細目：応用物理学、工学基礎・応用物理学一般

キーワード：標準、直流抵抗標準、量子ホール効果、2次元電子系、化合物半導体

1. 研究開始当初の背景

(1)本研究の研究代表者は日本の直流抵抗標準（国家標準）の責任者であり、日本の電気産業において非常に重要な役割を担っている。また、科学においてほぼすべての実験手段は最終的に計測の信頼性に依存しており、異なる実験設備での結果の整合性は標準の信頼性、精度（不確かさ）による面が大きい。そのような計測は多くの場合、デジタルマルチメータなどで行われその表示は電圧標準および抵抗標準を起点として校正されている。また、測定の高度化か

ら測定手段に要求する不確かさはかつてないレベルに達している。このような観点から、特に電気標準の重要性はますます高まっており、それに対する要求はより高度なものになっている。本研究で取り扱う直流電気抵抗標準は、量子ホール効果を用いた国家標準で維持されている。このような重要性にもかかわらず、現在量子化ホール抵抗素子を連続的に安定的に供給できる機関は世界的に見ても存在しない。安定的な国家標準の維持および、高度な科学水準の維持および更なる高度化のためには、素子

の国産化が早急に必要な状態である。また、海外の標準機関への供給を行うことにより、この分野における日本の技術優位性を確保出来る。

(2) 標準供給に用いる量子ホール素子はGaAs/AlGaAsヘテロ構造の2次元電子系で作られている。この2次元電子系は標準供給のみならず、様々な物理的現象の舞台となっており、それだけを取り上げて非常に面白い物質である。例えば分数統計、複合フェルミオンなど面白い物理現象だけでなく、最近では分数量子ホール効果デバイスでの量子計算の可能性などが検討されており、更なる広がりを見せている。それらの実現には、不純物を極端に抑制した試料の作製や、再現性のよい良好なオーミックコンタクトの作製や、配線層との絶縁が必要になる。これらのパラメータは即、標準供給の見地から考えて重要なファクタである。通常は問題にならない接触抵抗や漏れ電流も1次標準のレベルの校正では 10^{-9} のオーダーの不確かさを実現する必要があるため、これらの技術確立は非常に重要である。つまり、既存技術の発展の形で、絶縁層、接触抵抗などに非常に高いパフォーマンスを要求する。本課題である直並列集積量子ホール素子は数百個の量子ホール素子を集積するためその配線の接触抵抗、配線抵抗および多層配線間の漏れ電流がさらに大きな鍵を握る。このように本課題は物理学的にも興味深い分野にかかわる技術であり、かつ標準供給に非常に重要な鍵を握る。

(3) 量子化ホール抵抗は $h/(ne^2)$ (n は整数、 e は電荷素量、 h はプランク定数) で決まる量で、良い量子化状態を作るため、1K 以下の低温でかつ、10T レベルの強磁場中で利用される。この量子化抵抗値は、例えば $n=2$ の場合、12906.4035 Ω の値をとる。我々の通常利用する標準抵抗器から考えると取り扱いの難しい抵抗値である。現状は特殊な比を構成できる手作りの電流比較器を作製し、その比を適切に調整し 100 Ω などの通常の抵抗器の校正に利用している。しかしながらこの電流比較器の比に頼るのも限界があり、100 Ω 以外の校正は実際には非常に難しい。これを打開するための最も有効な手段は適切に量子化ホール抵抗を直列、並列に接続し、全体の抵抗値が利用しやすい、例えば 100 Ω や 10 k Ω などの値をとるようにすることである。そのようにすれば、1 倍、10 倍、100 倍などの電流比較器の利用しやすい比を用いて他の抵抗値の校正に利用できる。この場合電流比較器は市販のものも利用でき、一般に利用しやすいものになる。この様な直並列アレー型集積量子ホール素子はフランス国立標準研究所およびヨーロッパ連合の国立標準研究所のグループで開発

されてきており、その構造の容易さから 100 Ω を発生させる素子が作られてきた。この素子は 129 個の並列の量子ホール素子に 16 個の直列の素子を組み合わせたものである。その評価も詳しくなされており、標準供給の観点からも十分な性能を有していることが証明されている。しかしながら、その素子作製の困難さ、再現性の無さから、研究が頓挫している状態である。また、昨今、デジタルマルチメータの内部標準抵抗器が 10 k Ω になっていることから、100 Ω よりも、利用しやすい 10 k Ω などに対する要求が高まってきている。しかし 100 Ω 以外で利用しやすい抵抗値を発生させるための組み合わせは今まで発見されていない。

(4) このような状況の中、産総研の金子（研究代表者）は現在最も利用価値の高い 10 k Ω を発生させるための組み合わせを発見し、実際にプロトタイプ素子作製を 2005 年に開始した。これは、7 個の直列の素子を 9 個並列に接続しこれに 203 個の直列の素子を並列に接続した構造になっている。これを 2006 年 7 月の電気標準で最も権威のある Conference on Precision Electromagnetic Measurements で発表したところ、多くの反響を集め、素子の供給依頼（フランス国立標準研究所）、共同研究の問い合わせも受けている。この設計に用いたアルゴリズムは数学的な構造にも興味をもたれている。

2. 研究の目的

(1) 要求の高い 10 k Ω の抵抗値を、素子の適切な集積化により量子標準として発生させる点は独創的であり、世界的にも注目を集めている。また、この設計アルゴリズムを用いると、他の抵抗値についても比較的容易に設計が可能であり、また、我々のグループ、研究所で有している薄膜作製設備を利用すると、この分野の世界的な研究のコアになるであろうと期待している。本素子は日本独自のものであるだけでなく、今後の国際的な抵抗標準の方向を左右することになる。早期に日本が主導権を握るためには早急な素子作製が必要である。また、様々な抵抗値、より小さい不確かさでの迅速な標準供給は、産業界から強く要望されている。この素子が完成すれば、より 1 次標準に近い形でかつ簡潔な校正システムでの標準供給が可能となる。1 素子の量子化ホール抵抗のみに頼る体制からの早急な脱皮が必要である。このような状態において適切な素子作製の体制を確保することは必須である。

(2) 本素子を用いて、直並列のアルゴリズムがどのように利用可能か検討し、素子の適切な

評価で素子開発にフィードバックをかけつつ、標準供給に利用可能な素子のフィージビリティスタディを修了させる。さらに将来的には、このアイデアを発展させ様々な抵抗値の標準供給に発展させていく予定である。この研究が軌道に乗った暁には、日本が量子抵抗標準を主導し、将来の国際的な抵抗標準の体制の立案過程における主導権を保持できると考えている。またそのためにも本研究の成果をもとに設計、評価、作製された試料を潤沢に産業界や各国標準研究所に供給できるような体制を確立したい。

3. 研究の方法

(1) 標準の観点から見ると直並列集積量子ホール素子の絶縁膜の性能は通常の薄膜素子に利用されるSiO₂やSi₃N₄またはそれらの複合膜の場合と比べ数桁高い絶縁性能を要求する。またコンタクト抵抗も通常の値より1桁小さいレベルが要求される。これらの条件を満たすため、まず、絶縁膜として、SiO₂に加えポリイミドの膜を用いる。SiO₂の問題点はピンホールの形成により漏れ電流が流れることである。これを防ぐために半導体産業では様々な努力がなされている。しかし我々はこの問題を根本的に除くため、有機物であるポリイミドを塗布する。ポリイミド膜を用いれば、ピンホールの多少の存在にもかかわらず高絶縁を保持できる。このポイントは、ポリイミドの高絶縁性を生かすだけでなく、SiO₂膜に避けられないピンホールを液体のポリイミドで封じることでSiO₂が本来有している絶縁性能も最大限に発揮できることにある。ポリイミドとして、感光性ポリイミドを用いることにより露光装置のレジストとしても利用でき適切にアニールすることにより通常の固体の有機絶縁膜として機能する。この技術は条件等の最適化が近年急速に進んでおり、十分実用可能であると考えている。このように絶縁膜としてSiO₂/ポリイミド複合膜を用いることにより、標準の観点からみても十分な絶縁耐性を保持させる。

(2) 接触抵抗を極限まで減らしより良いオーミックコンタクトを実現するにはAuGeNi合金を適切に蒸着し、試料をアニールする必要がある。これについても本研究で最適な条件を見出していく予定である。これはすでにほぼ確立しているアニール時間、温度を実際に利用する基板に応じさらに最適化することにより可能である。また素子作製全般にわたり、実際のすでに確立しているGaAs素子作製プロセスを用いる。

(3) 本研究で開発した素子の評価には、保有設備ではサンプルをマウントすることにさえ困難を要する。開発する素子は集積回路であるため、素子のサイズの大型化、消費電力の増加の問題がある。既存設備のプロブ部分を適切に設計・作製し、素子作製と並行して早期に置換えを行う。これにより、日本の直流国家標準を基準とし、開発した直並列集積量子ホール素子の絶対評価をおこなう。

4. 研究成果

(1) 直流抵抗標準は、整数量子ホール効果を利用した h/e^2 (25.812 807 kΩ) の整数分の 1 の値しか発生できない量子ホール素子を用い、量子力学的に実現されている。しかしその値は、非常に扱いづらく、10 の冪の値を持つ標準抵抗器の校正には特殊な技術を必要とした。本研究では、集積技術と産総研独自の素子の組み合わせアルゴリズムと、集積化技術により 10 kΩ という、扱いやすく、産業界で最も要求の高い抵抗値を発生させるためのデバイスを開発した。

(2) 2007 年度 (計画初年度) には主に素子作製におけるプロセスの条件出しを行った。化合物半導体の集積回路という非常に困難な課題であったが、条件出しは、年度中に大部分が終了し、プロトタイプ素子の評価をもとに最終的な最適化を行った。産総研で利用した蒸着用の設備は、比較的小規模な回路作製に用いられている。しかし本デバイスでは 6 mm × 8 mm という大面積に集積回路を作りこみ、全部の素子が問題なく動作させる必要がある。そのため、均一なパターンを大面積に作製するための装置の調整に、多くの時間を費やした。これは想定外のトラブルであったが、丁寧な条件だしの結果、当初 6 mm × 8 mm のデバイス作製において、殆どゼロであった歩留まりを、計算上 80% まで向上させることに成功した。この成果は他のユーザにも多くのメリットをもたらしている。

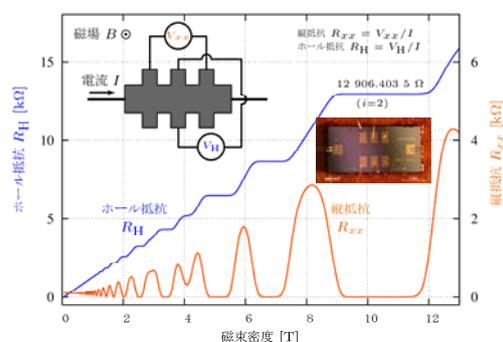


図1 1素子の量子ホール素子とその対磁場特性

また、集積回路の条件だしのため、通常の校正の基準として用いられている、1素子の量子ホール素子も開発し、その特性が、国家標準と整合性を持つことを確認した。その素子の写真と、対磁場特性を図1に示す。この成果を生かし、2008年度に、国家標準維持への利用を目指した素子作製、各国標準研究所向けの配布用試料作製及びそれらの評価に取り組んだ。

(3)2008年度は2007年度に引き続き素子作製におけるプロセスの条件出しをおこない、評価用素子を完成させた。化合物半導体の集積回路であり、かつ標準の見地から見て、 10^{-9} レベルの評価に耐える必要もあるという非常に困難な課題であった。完成した評価用素子(図2)は想定した初期の性能を十分に発揮した。この素子の対磁場特性を図3に示す。その量子化ホール抵抗は国家標準と比較して、相対差異は 3.4×10^{-8} 以下であることが分かった。またその非常に微小な有意な差異は素子内の一部のコンタクト抵抗不良と基板の想定した2次元電子層以外のセカンドサブバンドなどによる「寄生」伝導に由来することを見出した。コンタクト不良に関しては、GaAs/AlGaAs基板との濡れ性、合金化の特性の高いAu/Ge/Niコンタクトを採用し、その最適なアニール温度時間が $400^{\circ}\text{C} \times 15$ 秒程度であった。更に再現性を上げるため、合金組成および蒸着方法の最適化も行った。基板の「寄生」伝導に関しては、現在いくつかの基板メーカーと結晶育成方法の最適化について議論しているところである。これらの成果を受け、今後、標準として利用できる集積量子ホール素子の完成を2009年度中に行う予定である。

(4)この集積化技術を利用し、集積量子ホール分圧器も開発した。分圧器は通常直列抵抗器列で構成され、それぞれの抵抗器の抵抗値変化による分圧比の変化が問題となる。しかしその直列抵抗器列を量子ホール素子で構成することにより、イントリンシックに抵抗比、つまり分圧比が決定できる。その評価素子の写真と、対磁場特性を図4に示す。これから分かるように、分圧比(抵抗比)が量子的に正しく決定されていることが分かる。この素子の国家標準を起点とした精密評価は現在進行中である。

(5)直流抵抗の国家標準として利用可能な直並列集積量子ホール素子の開発を急ピッチで進めることに成功した。また、量子ホール分圧器も開発した。今後、いくつかの条件の最適化、および引き続き現有の国家標準との整合性テストを 10^{-9} レベルで行うことにより、近い将来実際に標準として利用可能な素子の作製が可能となるであろう。

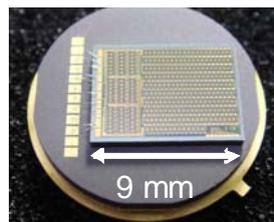


図2 開発した直並列集積量子ホール効果素子

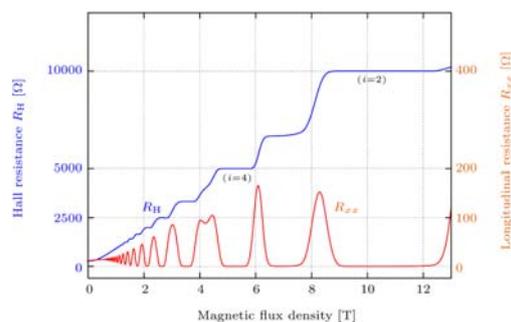


図3 開発した直並列集積量子ホール効果素子の対磁場特性

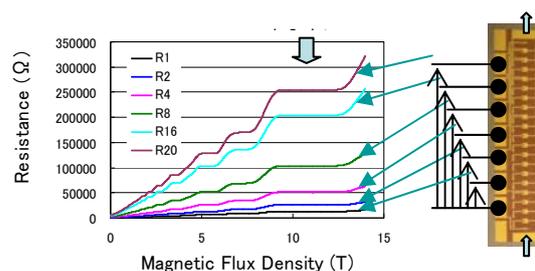


図4 量子ホール分圧器の写真と分圧された量子電圧の対磁場特性

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計2件)

①金子晋久、大江武彦、堂前篤志、浦野千春、板谷太郎、石井裕之、桐生昭吾、DEVELOPMENT OF A VOLTAGE DIVIDER BASED ON QUANTIZED HALL RESISTANCE ARRAYS FOR A HIGH DC VOLTAGE STANDARD II, 2008 Conference on Precision Electromagnetic Measurements Digest, 692 - 693, 2008、査読有

②大江武彦、金子晋久、浦野千春、板谷太郎

、石井裕之、桐生昭吾、DEVELOPMENT OF QUANTUM HALL ARRAY RESISTANCE STANDARDS AT NMIJ、2008 Conference on Precision Electromagnetic Measurements Digest、20 - 21、2008、査読有

[学会発表] (計 3 件)

①金子晋久、DEVELOPMENT OF A VOLTAGE DIVIDER BASED ON QUANTIZED HALL RESISTANCE ARRAYS FOR A HIGH DC VOLTAGE STANDARD II、2008 Conference on Precision Electromagnetic Measurements、2008/6/13、米国コロラド州

②大江武彦、DEVELOPMENT OF QUANTUM HALL ARRAY RESISTANCE STANDARDS AT NMIJ、2008 Conference on Precision Electromagnetic Measurements、2008/6/9、米国コロラド州

③大江武彦、次世代直流抵抗標準の開発、電気学会 全国大会、2008/3/20、福岡工業大学

[図書] (計 件)

[産業財産権]

○出願状況 (計 件)

○取得状況 (計 件)

[その他]

6. 研究組織

(1) 研究代表者

金子 晋久 (KANEKO NOBUHISA)

独立行政法人産業技術総合研究所・計測標準研究部門・室長

研究者番号：30371032

(2) 研究分担者

浦野 千春 (URANO CHIHARU)

独立行政法人産業技術総合研究所・計測標準研究部門・研究員

研究者番号：30356589

大江 武彦 (OE TAKEHIKO)

独立行政法人産業技術総合研究所・計測標準研究部門・研究員

研究者番号：30443170

桐生 昭吾 (KIRYU SHOGO)

武蔵工業大学・生体医工学科・教授

研究者番号：00356908

(3) 連携研究者