

研究種目：若手研究 (S)
研究期間：2007～2011
課題番号：19676001
研究課題名 (和文) 高性能 SiC パワーエレクトロニクス実現に向けた理想 MOSFET 作製プロセスの創成
研究課題名 (英文) Fabrication of High-quality SiC-MOSFETs for Advanced Power Electronics
研究代表者
渡部 平司 (WATANABE HEIJI)
大阪大学・大学院工学研究科・教授
研究者番号：90379115

研究代表者の専門分野：工学

科研費の分科・細目：応用物理学・工学基礎 薄膜・表面界面物性

キーワード：界面、パワーエレクトロニクス、MOS デバイス

1. 研究計画の概要

本研究課題は、人類が直面する環境・エネルギー問題の解決に向けた、電気エネルギーの有効利用を可能にする理想 SiC パワーデバイスの創成を目的としている。SiC 半導体は従来の Si に比べて優れた特性を有し、次世代パワーデバイス用材料として注目されている。また Metal-Oxide-Semiconductor (MOS) 型電界効果トランジスタ (FET) は、典型的なノーマリオフ動作のスイッチングデバイスであり、安全性や回路構成の観点からもその実用化が期待されている。

SiC-MOS デバイスを構成する絶縁膜には、従来の Si デバイスと同様、基板表面を酸化して形成した SiO₂ を用いている。しかし、SiC 半導体は化学的・機械的に非常に安定な材料であり、MOS デバイス作製の第一段階である SiC 基板の表面清浄化や平坦化技術が未だ確立していない。また SiC 上の熱酸化 SiO₂ 中には多量のカーボン不純物が残存し、MOS 界面に濃縮されたカーボンは電気特性や絶縁耐圧を著しく劣化させる。従って、SiC の優れた物性から予測されるデバイス性能を実現するには至っておらず、理想 SiC-MOS 構造の作製技術を確立し、特性に優れたパワーデバイスを実現することが、電気エネルギーの有効利用の観点から急務となっている。

本研究では理想 SiC-MOS デバイスの創成を可能にする技術として、①大気圧高密度プラズマを用いた SiC 半導体表面の平滑化・清浄化技術、②超薄 SiO₂/SiC 構造の作製とプラズマ応用による界面電気特性改善法の開発、③高誘電率 (High-k) 絶縁膜との積層構造 SiC-MOS デバイスの作製技術を確立し、④高性能 SiC-MOSFET を完成させる。さら

に⑤絶縁破壊現象のナノスケール観測によって SiC-MOS デバイスの信頼性劣化モデルの構築を目指す。

2. 研究の進捗状況

本研究では、当初の研究計画で予定していた各実験項目に対して順調に研究開発が進んでいる。また電流検出型原子間力顕微鏡 (C-AFM) による絶縁膜信頼性のナノスケール評価や、放射光光電子分光による界面構造及びエネルギーバンド評価等の追加設定した研究課題でも大きな進展が見られた。

①大気圧プラズマを用いた SiC 表面処理技術の研究では、独自に開発した高密度プラズマ発生装置の特徴を活かして、SiC 基板の高効率表面処理技術を確立した。

②極薄 SiO₂/Si 界面物性の評価と電気特性改善方法の検討では、高密度プラズマ装置を用いた SiC-MOS 界面への窒素導入による特性改善法を提案し、水素ガスアニールとの複合処理でさらなる界面電気特性の改善に成功した。またプラズマ窒化表面の熱酸化と高温水素アニールによって世界最高レベルの SiC-MOS 界面特性を実現した。さらに放射光光電子分光測定から、界面原子構造と電気特性との関係や、基板面方位に依存したエネルギーバンド構造の変調現象を確認した。

③高品質 High-k/SiO₂/SiC-MOS 構造の作製と高品質化に関する研究では、AlON 絶縁膜の物性解析、AlON/SiO₂ 界面特性評価、SiC-MOS の高温動作やリーク電流抑制による信頼性向上の可能性、さらには Al₂O₃ 膜への窒素導入効果について詳細に検討した。その結果、我々が提案する AlON/SiO₂/SiC 積層構造絶縁膜の優位性を示すことが出来た。

④期間後半の高性能 SiC-MOSFET 試作に向け、本研究で提案する新手法・新技術に基づいたデバイス試作環境の整備を進めた。

⑤SiC-MOS デバイスの信頼性劣化モデルの構築に関する研究では、従来のキャパシタを用いたマクロな評価実験では得られない情報を、C-AFM ならびに微細キャパシタを用いた実験から取得することに成功した。

3. 現在までの達成度

①当初の計画以上に進展している。

当初の研究提案に則して、SiC 表面の平坦化・清浄化技術、SiC-MOS 界面の物性解析ならびに電気特性改善技術の提案、高誘電率膜を利用した AlON/SiO₂/SiC 積層構造ゲート絶縁膜の優位性実証に成功した。また放射光光電子分光測定による界面構造やエネルギーバンド構造評価に加え、プラズマ窒化 SiC 表面の熱酸化による MOS 界面への窒素導入法を新たに提案し、当初の計画を上回る成果を得た。さらに課題採択後に新たに設定した SiC-MOS デバイスの信頼性劣化モデルの構築に関する研究でも、C-AFM を用いた独自の絶縁破壊評価手法を提案すると共に、劣化現象解明に向けた有用な知見を得た。

4. 今後の研究の推進方策

本研究期間の後半では、当初の計画に則して、期間前半で開発した新技術を複合することで AlON/SiO₂/SiC ゲートスタックを有した高性能 SiC-MOSFET を試作し、トランジスタレベルでの優位性実証を目指す。

5. 代表的な研究成果

〔雑誌論文〕(計6件)

① Surface cleaning and etching of 4H-SiC(0001) using high-density atmospheric pressure hydrogen plasma: H. Watanabe, H. Ohmi, H. Kakiuchi, T. Hosoi, T. Shimura and K. Yasutake, Journal of Nanoscience and Nanotechnology, 査読有, (accepted).

② Improved characteristics of 4H-SiC MISFET with AlON/nitrided SiO₂ stacked gate dielectrics: T. Hosoi, Y. Kagei, T. Kirino, Y. Watanabe, K. Kozono, S. Mitani, Y. Nakano, T. Nakamura, and H. Watanabe, Materials Science Forum, 査読有, **645-648**, 991-994 (2010).

③ Direct observation of dielectric breakdown spot in thermal oxides on 4H-SiC(0001) using conductive atomic force microscopy: K. Kozono, T. Hosoi, Y. Kagei, T. Kirino, S. Mitani, Y. Nakano, T. Nakamura, T. Shimura, H. Watanabe, Materials Science Forum, 査読有, **645-648**, 821-824 (2010).

④ Improved electrical properties of SiC-MOS interfaces by thermal oxidation of plasma nitrided 4H-SiC(0001) surfaces: Y. Kagei, T. Kirino, Y. Watanabe, S. Mitani, Y. Nakano, T. Nakamura, T. Hosoi, T. Shimura, and H. Watanabe, Materials Science Forum, 査読有, **645-648**, 507-510 (2010).

⑤ Impact of a treatment combining nitrogen plasma exposure and forming gas annealing on defect passivation of SiO₂/SiC interfaces: H. Watanabe, Y. Watanabe, M. Harada, Y. Kagei, T. Kirino, T. Hosoi, T. Shimura, S. Mitani, Y. Nakano, and T. Nakamura, Materials Science Forum, 査読有, **615-617**, 525-528 (2009).

⑥ AlON/SiO₂ stacked gate dielectrics for 4H-SiC MIS devices: T. Hosoi, M. Harada, Y. Kagei, Y. Watanabe, T. Shimura, S. Mitani, Y. Nakano, T. Nakamura, and H. Watanabe, Materials Science Forum, 査読有, **615-617**, 541-544 (2009).

〔学会発表〕(計35件)

① 渡部平司: プラズマ窒化技術と AlON/SiO₂ 積層絶縁膜による SiC-MOS デバイスの高機能化 (招待講演), SiC 及び関連ワイドギャップ半導体研究会 第18回講演会, 2009年12月18日, 神戸.

② H. Watanabe: Advanced gate stack technology for SiC-MOS power devices, 2nd International Symposium on Atomically Controlled Fabrication Technology, November 26, 2009, Osaka.

③ T. Hosoi: Improved characteristics of 4H-SiC MISFET with AlON/nitrided SiO₂ stacked gate dielectrics, International Conference on Silicon Carbide and Related Materials, October 12, 2009, Nurnberg, Germany.

④ H. Watanabe: Impact of a treatment combining nitrogen plasma exposure and forming gas annealing on defect passivation of SiO₂/SiC interfaces, 7th European Conference on Silicon Carbide and Related Materials, September 10, 2008, Barcelona, Spain.

⑤ T. Hosoi: AlON/SiO₂ stacked gate dielectrics for 4H-SiC MIS devices, 7th European Conference on Silicon Carbide and Related Materials September 11, 2008, Barcelona, Spain.

〔産業財産権〕

○出願状況 (計3件)

〔その他〕

研究室ホームページ

<http://www-asf.mls.eng.osaka-u.ac.jp/>