

平成 21 年 6 月 1 日現在

研究種目：若手研究（B）
 研究期間：2007～2008
 課題番号：19760011
 研究課題名（和文） シリコンゲルマニウム系ヘテロ構造における選択的歪み制御技術開発
 研究課題名（英文） Development of selective strain controlling technique
 in Silicon Germanium hetero-structures
 研究代表者
 澤野 憲太郎（SAWANO KENTAROU）
 武蔵工業大学・工学部・講師
 研究者番号：90409376

研究成果の概要：

これまで半導体技術は素子の縮小化によって発展を遂げてきたが、近年その縮小化に物理的限界が近づき、新たな技術革新が必須となっている。その中で、シリコン（Si）に結晶歪みを加えた「歪み Si」チャンネルが実デバイスに導入されるに至った。今後のさらなる LSI の発展に向けて、この「歪み」の役割がますます高まることは必至であり、歪み制御技術の高度化、新技術開発は最重要かつ不可欠な課題である。本研究では、これまでとは全く異なる新手法を用いた歪みの制御技術開発を行った。具体的には、イオン注入法による選択的欠陥導入を行い、SiGe 層における歪み場分布の面内任意制御および異方性歪み場を実現することに成功した。

交付額

（金額単位：円）

	直接経費	間接経費	合計
2007 年度	2,600,000	0	2,600,000
2008 年度	600,000	180,000	780,000
年度			
年度			
年度			
総計	3,200,000	180,000	3,380,000

研究分野：工学

科研費の分科・細目：応用物理学・工学基礎
 キーワード：SiGe、歪み、イオン注入法

応用物性・結晶工学

1. 研究開始当初の背景

歪み Si デバイスに関する研究、開発は近年ますます競争が激化している。歪み制御がデバイスパフォーマンス向上のために有用であり、今後の LSI テクノロジーに不可欠であることはすでに異論がなくなっているからである。最近、デバイスに適用され始めた歪み導入手法は、Si デバイス構造への窒化膜形成、およびソース・ドレイン部への SiGe 埋

め込みを利用して、局所的に Si を歪ませるもの（ローカル歪み技術）である[[1] S.E. Thompson et al., *IEEE Electron Device Lett.* 25, 191 (2004).]。この手法においては、基板面内で非対称的な一軸歪みが導入され、これがキャリア移動度上昇に有利に働いている。しかしながらこの手法は、歪みの大きさが限られ、不均一であるばかりか、歪み状態がデバイスプロセスに強く依存してしまう、という大きな欠点を有する。つまり、次世代のデバイス

構造においては、ウェハー全体に歪みを導入する、いわゆるグローバル歪み技術が必須であると言え、その実現には Si/Ge 系ヘテロ構造の導入以外に方法はない。Si 基板上に SiGe 歪み緩和層を形成し（以下 SiGe 基板）その上に形成した Si を歪ませる構造（歪み Si チャンネル）はこれまでに多くの研究がなされ、デバイス構造での移動度増大も得られている。この構造のデバイス応用化を妨げてきた大きな要因が、SiGe 基板の品質や層の厚さにある。通常 SiGe 基板は、表面ラフネスが数 nm から数十 nm、また膜厚は数 μm であり、Si 基板に比べて非常に品質が劣っている。申請者等はこれまでに、イオン注入を利用した SiGe 基板作製法を開発し、SiGe 基板の超高品質化、具体的には超平坦化（0.4 nm 以下）、超薄膜化（100 nm）を達成している[[2] K. Sawano et al., Appl. Phys. Lett. 85, 2514 (2004).]。これは、SiGe 層成長前に、Si 基板にイオン注入を施し、基板表面近傍に注入欠陥を導入する方法であり、その欠陥が緩和に必要な転位の発生源として働くことにより、歪み緩和が大幅に促進される。他の多くの研究機関でもしのぎを削って SiGe 基板開発が行われているが、上記の値は、それらのどれをも圧倒するものである。本申請では、このイオン注入法をさらに発展させ、SiGe 基板を利用したグローバル歪み技術をローカル歪み技術と融合させ、非対称一軸歪みの導入を可能とする全く新しい基板作製技術を提案する。

2. 研究の目的

(1) 選択的歪み分布制御

第一の目的は、SiGe ヘテロ構造において、基板面内で**選択的歪み分布**を実現することである（図 1 参照）。まず、Si 基板表面にマスクを用いて選択的イオン注入を行い、局所的に結晶欠陥を導入する。Si 基板上に SiGe 層を成長させると、SiGe は Si 基板に格子整合して 2 軸圧縮歪みを有することになるが、欠陥が導入された領域においては、Si/SiGe 層界面に転位が発生し、SiGe 層の歪み緩和が生じる。つまり、同一の Si 基板上に、歪みを有する SiGe と緩和した SiGe が同時に形成さ

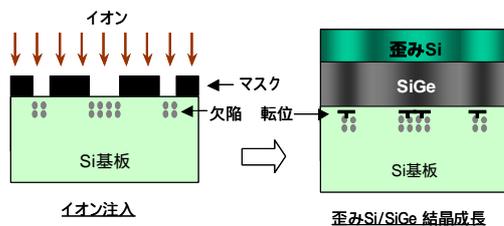


図 1 選択イオン注入法の模式図

れることが期待され、これを空間分解顕微ラマン分光法による観察で実証する。そして、

イオン注入のパターン（マスクパターン）、注入条件を変化させ、そのパターン通りの歪み場分布、注入条件に依存した歪み量が実現されることを明らかにする。これはすなわち、面内で自由自在に格子定数を変化させることが可能であることを意味する。

(2) 一軸歪み場の導入

第二の目的は歪み分布のパターンサイズを縮小していくことにより、**面内異方性（一軸）歪み**を実現することである（図 2 参照）。サイズ縮小により二つのパターン境界面が接近していくと、界面での歪み状態が相互作用するようになる。図 2 に示すようにパターンを線状に形成すれば、図内で矢印に示すように応力が働き、一軸歪みが生じることが期待できる。ラマン分光法、X 線回折を利用した詳細な評価によりこれを実証する。さらに歪み状態の線幅依存性を調べ、歪み分布の相互作用が始まる線幅を明らかにし、パターン線内での歪み分布、歪み量の定量評価を行う。

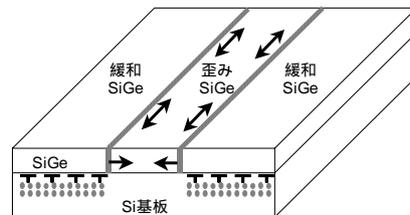


図 2 一軸歪みの模式図

3. 研究の方法

【注入パターン構造形成】

まず選択的イオン注入を行うべく、パターンの決定とリソグラフィを行った。パターンを決めるため、歪み分布の計算を行い、一軸歪みの得られる構造を求めた。選択イオン注入用マスクとして、プラズマ CVD 装置を用いて SiO_2 層を堆積し、そのエッチング条件の最適化を行った。

【選択的イオン注入】

転位源となる欠陥を導入するため、Si 基板表面への選択イオン注入を行った。注入条件は、注入欠陥分布をシミュレーションソフト SRIM により計算して、適度な深さ、欠陥量となるように決定した。

【SiGeヘテロ構造成長】

選択的欠陥導入を施した Si 基板上に、SiGe 層の結晶成長を行った。成長にはガスソース分子線エピタキシー装置を用いた。Ge 組成は 20% 程度、膜厚は 60 nm 程度とした。

【歪み分布評価（1）】

成長後の構造の歪み分布測定を行った。空間分解ラマン分光装置により歪みのマッピング測定を行い、面内歪み分布を調べ、歪み

が選択的に生じていることを示した。

【歪み分布評価(2)】

一軸歪みの定量評価を、X線回折(XRD)逆格子空間マッピング測定により行った。いくつかの格子面についてXRDマッピングを行い、線状パターンに対して平行方向と垂直方向の格子定数をそれぞれ見積もり、歪みの異方性を示した。XRDマッピングは格子定数を非常に精度よく測定可能であるが、局所領域に絞った測定には不向きである。そのため、マスクパターンとして、X線入射光を全てカバーする程度の広範囲にわたって、同種線幅のパターンを連続的に作製する必要があり、そのような新規マスクを作製した。

ここでもラマンマッピングを同時に進め、XRDとの対応を調べ、より詳細な評価を進めた。

4. 研究成果

上記手法により作製した試料において、顕微ラマン分光法によって、面内歪み分布を詳細に調べた結果、パターンに沿って歪みの異なる領域が明瞭に観察された。同一な層であるにもかかわらず、横方向に歪み分布を実現した例はこれまでになく、本手法のユニーク性が顕著に示された結果である。さらに面白いことに、熱処理前に平坦だったSiGe層が、熱処理後、イオン注入の施されていない領域のみ隆起する現象を見出した。これはイオン注入領域、すなわち緩和領域の横方向への弾性的応力に起因するものと考えられ、一軸性歪みが生じていることを示唆する結果である。

これをさらに詳細に調べるために、Si基板上に数 μm 幅のストライプ・パターン状に選択的イオン注入を行い、その後分子線エピタキシーによってSiGe薄膜をエピタキシャル成長させ、熱処理を施した。この試料を、X線回折逆格子空間マッピング測定によって評価した。X線の入射方向がラインに平行な場合と垂直な場合で、SiGe層の回折ピーク的位置が大幅に変化することが観測され、方向に依存した歪み状態が確認された。より詳細なピーク値の定量評価により、2つの方向によって約40%も歪み緩和率が異なることが示され、一軸性歪みが本手法によって実現できることが実証された。さらにこの歪みの非対称性は、パターンのライン幅に強く依存することを系統的に示した。これらの結果は、本技術が今後のSi/Geヘテロ構造ローカル歪みデバイス実現へ向けて非常に有望であることを示している。

5. 主な発表論文等

〔雑誌論文〕(計7件)

K. Sawano, Y. Hoshi, Y. Hiraoka, N. Usami, K. Nakagawa, Y. Shiraki, "Local Control of Strain in SiGe by Ion Implantation Technique", *Journal of Crystal Growth* **311**, 806-808 (2009). (査読有)

Y. Hoshi, K. Sawano, Y. Hiraoka, Y. Sato, Y. Ogawa, A. Yamada, N. Usami, K. Nakagawa, Y. Shiraki, "Fabrication of thin strain-relaxed SiGe buffer layers with high Ge composition by ion implantation method", *Journal of Crystal Growth* **311**, 825-828 (2009). (査読有)

K. Sawano, A. Fukumoto, Y. Hoshi, J. Yamanaka, K. Nakagawa, and Y. Shiraki, "Fabrication of high quality SiGe relaxed thin layers by ion implantation technique with Ar, Si and Ge ions", *Thin Solid Films* **517**, 87-89 (2008). (査読有)

K. Sawano, A. Fukumoto, Y. Hoshi, K. Nakagawa, and Y. Shiraki, "Strained-Si nMOSFET formed on very thin SiGe buffer layer fabricated by ion implantation technique", *Thin Solid Films* **517**, 353-355 (2008). (査読有)

Kentarou Sawano, Yusuke Hoshi, Atsunori Yamada, Yoshiyasu Hiraoka, Noritaka Usami, Keisuke Arimoto, Kiyokazu Nakagawa, Yasuhiro Shiraki, "Introduction of Uniaxial Strain into Si/Ge Heterostructures by Selective Ion Implantation", *Applied Physics Express* **1**, 121401 (2008). (査読有)

K. Sawano, A. Fukumoto, Y. Hoshi, Y. Shiraki, J. Yamanaka, and K. Nakagawa, "Strained-Si n-channel metal-oxide-semiconductor field-effect-transistors formed on very thin SiGe relaxed layer fabricated by ion implantation technique", *Appl. Phys. Lett.* **90**, 202101 (2007). (査読有)

K. Sawano, Y. Shiraki, and K. Nakagawa, "Fabrication of SiGe Virtual Substrates by Ion Implantation Technique", *ECS Transaction* **11**, 75 (2007). (査読有)

〔学会発表〕(計11件)

山田淳矩, 澤野憲太郎, 星裕介, 平岡良康, 宇佐美德隆, 中川清和, 白木靖寛, "選択的イオン注入により作製したSiGe層における一軸性歪みの観測", 第69回応用物理学会学術講演会、2008年9月2-5日、中部大学
星裕介, 澤野憲太郎, 平岡良康, 山田淳

矩，宇佐美德隆，中川清和，白木靖寛、
“ Siイオン注入法により作製されたSiGe
バッファ層の歪緩和過程 ”、第 69 回応
用物理学会学術講演会、2008 年 9 月 2-5
日、中部大学

Y. Hoshi, K. Sawano, Y. Hiraoka, N. Usami,
K. Nakagawa, and Y. Shiraki, “Fabrication
of thin strain-relaxed SiGe buffer layers with
high-Ge composition by ion implantation
method”, 4th Asian Conference on
Crystal Growth and Crystal Technology
(CGCT-4), Sendai, May 21-24, 2008

K. Sawano, Y. Hoshi, Y. Hiraoka, N. Usami,
K. Nakagawa, Y. Shiraki, “Local Control of
Strain in SiGe by Ion Implantation
Technique”, 4th Asian Conference on
Crystal Growth and Crystal Technology
(CGCT-4), Sendai, May 21-24, 2008

K. Sawano, Y. Hoshi, Y. Hiraoka, S. Kannan,
Y. Shiraki, N. Usami, and K. Nakagawa,
“Local Strain Control of SiGe by Selective
Ion Implantation Technique”, 4th
International SiGe Technology and Device
Meeting (ISTDM) 2008, Taiwan, May 11-14,
2008

Yusuke Hoshi, Kentarou Sawano, Yoshiyasu
Hiraoka, Yuu Satoh, Atsunori Yamada, Yuta
Ogawa, Yasuhiro Shiraki, Noritaka Usami,
and Kiyokazu Nakagawa, “Development of
Thin SiGe Virtual Substrate with High Ge
Composition by Ion Implantation Method”,
4th International SiGe Technology and
Device Meeting (ISTDM) 2008, Taiwan,
May 11-14, 2008

平岡良康，星裕介，河南信治，澤野憲太
郎，中川清和，宇佐美德隆，白木靖寛、
“ 選択的イオン注入法によるSiGe層の面
内歪み制御 ”、第 55 回応用物理学関係連
合講演会、2008 年 3 月 27-30 日、日本大
学（千葉）

K. Sawano, Y. Shiraki, and K. Nakagawa,
“Fabrication of SiGe Virtual Substrates by
Ion Implantation Technique”, The 212th
Meeting of the Electrochemical Society,
ULSI Process Integration 5, Washington DC,
USA, October 7-12, 2007 (招待講演)

澤野 憲太郎、福本 敦之、星 裕介、中川
清和、白木 靖寛、“イオン注入法により
作製した薄膜 SiGe 緩和層上の歪み
Si-nMOSFET”第 68 回応用物理学会学術
講演会、北海道工業大学 2007 年 9 月 4-8
日

K. Sawano, A. Fukumoto, Y. Hoshi, J.
Yamanaka, K. Nakagawa, and Y. Shiraki,
“Fabrication of high quality SiGe relaxed
thin layers by ion implantation technique
with Ar, Si and Ge ions”, 5th International

Conference on Silicon Epitaxy and
Heterostructures (ICSi-5), Marseille, France,
May 20-25, 2007

K. Sawano, A. Fukumoto, Y. Hoshi, K.
Nakagawa, and Y. Shiraki, “Strained-Si
nMOSFET formed on very thin SiGe buffer
layer fabricated by ion implantation
technique”, 5th International Conference on
Silicon Epitaxy and Heterostructures
(ICSi-5), Marseille, France, May 20-25,
2007

6 . 研究組織

(1) 研究代表者

澤野 憲太郎 (SAWANO KENTAROU)

武蔵工業大学・工学部・講師

研究者番号：90409376