

令和 5 年 6 月 26 日現在

機関番号：82118

研究種目：基盤研究(A) (一般)

研究期間：2019～2022

課題番号：19H00692

研究課題名(和文) Belle2 性能向上のための3D積層技術を用いたSOIピクセルセンサーの開発

研究課題名(英文) Development of an SOI pixel sensors with 3D integration for the Belle2 upgrade

研究代表者

坪山 透 (Tsuboyama, Toru)

大学共同利用機関法人高エネルギー加速器研究機構・素粒子原子核研究所・シニアフェロー

研究者番号：80188622

交付決定額(研究期間全体)：(直接経費) 35,490,000円

研究成果の概要(和文)：Super KEKB加速器の高度化が行われると、物理反応頻度が増えビームバックグラウンドが増加する。そのなかで物理解析能力をさらに向上するためピクセル検出器は信号検出能力と位置分解能を向上させる必要がある。

本研究では(1)各ピクセル内で高度なデータ処理をおこなうためLSIの3次元積層を行うこと、(2)新しいpixel sensor 読み出し方式を開発すること、を目標とした。その結果、最終年度までに(1)SOIで3次元LSI積層を完成しは99.7%以上の高効率で電氣的接続を確認し、(2)新しい読み出し方式DuTiPを開発し評価をおこなった。DuTiP方式は今後も評価・研究を継続する。

研究成果の学術的意義や社会的意義

SOIを用いた3次元積層技術でピクセルセンサに多彩な信号処理機能の実装が可能になる。特にSOIは約10 μ mの厚さで多層の積層が可能であり、センサー技術の向上に貢献可能である。

DuTiPは高ルミノシティの衝突型加速器で、大量のビームバックグラウンドがあっても、物理事象の信号を選択的に取り出す読み出し方式であり、タイマー回路/トリガー致回路/ヒット読み出し回路を各ピクセルに実装し、読み出しに高速FIFOを組み合わせてシミュレーションレベルでは100Mヒット/秒/cm²高バックグラウンド下でも物理信号の検出効率を99%以上に維持できる。将来の加速器実験でもこの方式は応用可能である。

研究成果の概要(英文)：We developed a pixel sensor for the SuperKEKB detector based on the 3D integration of the SOI pixel sensor.

In 2019, we attached a 10- μ m thick SOI CMOS circuit to an SOI pixel sensor. The signal connection yield was > 99.7%.

In 2020-2022, we developed the DuTiP pixel sensor for the pixel vertex detector (PXD) for the Super KEKB upgrade. The Super KEKB aims the luminosity of 6x10⁵/cm²s. At such a high luminosity, a huge number of background particles enter the pixel sensor. The PXD suffers from 133M hits/cm²s background hits which overlap the physics signal and the physics performance is degraded. With DuTiP, the backgrounds can be suppressed to 1/200 of the current PXD. The concept of the DuTiP is established in 2019 and the first and second prototype chip was produced in 2020 and 2021. In 2022, the DuTiP chip was tested with a beta source and found the detection efficiency is more than 99%. DuTiP will be tested in the beam test to confirm the response to MIP.

研究分野：Particle physics experiment

キーワード：高エネルギー物理学実験 SOIピクセルセンサー 3次元回路積層 ビームバックグラウンド低減 センサー薄化

様式 C-19、F-19-1、Z-19 (共通)

1. 研究開始当初の背景

KEK で行われている SuperKEKB 加速器と Belle II 測定器は 2019 年に物理実験を開始した。SuperKEKB の性能を示すルミノシティの達成目標は $8 \times 10^{34}/\text{cm}^2/\text{s}$ であったが、そのルミノシティを数倍にするアップグレード計画の議論が始まっていた。このアップグレードが行われると物理事象頻度だけでなく加速器からのビームバックグラウンドの量が数倍になるという試算が行われ、現状の Belle II 測定器はその環境では性能が維持できない可能性がある。十分なデータ収集性能とビームバックグラウンド耐性を維持し、さらに粒子測定器としての性能を向上させるために Belle II 検出器のアップグレードの議論がはじまった。バーテックス検出器は B 中間子の同定や時間発展を測定するために用いるもので、B 中間子を用いた物理の中核である。アップグレード後の環境に対応するためにはバックグラウンド除去性能の向上と位置分解能の改善が必要である。

一方 KEK では 2008 年ころから SOI 技術を用いたピクセルセンサーの開発が始まり、これまでも国際リニアコライダー用のバーテックス検出機用ピクセルセンサー等多くの研究が行われてきた。そこで SOI 技術を用いて SuperKEKB のアップグレードに対応するバーテックス検出器用ピクセルセンサーを実現する研究を提案した。

2. 研究の目的

SuperKEKB アップグレードに対応するピクセルセンサーでは、大量のバックグラウンド信号から物理事象の信号を高効率で選択する必要がある。シミュレーションによると、ピクセルセンサーには 1 平方センチ 1 秒あたり約 1 億のバックグラウンド信号が入射する。物理解析のためにはピクセルセンサーに入射する物理事象の信号を 99% 以上の効率で検出する一方、バックグラウンドの混入を 0.1% 以下に抑える必要がある。本研究の目的は将来の Belle II 実験で十分なバックグラウンド除去率と信号検出効率をもつピクセルセンサーを開発することである。この目標を達成するため、本科研費では次の項目を実施することを具体的な目的とした。(1) 要求仕様を満たすためのピクセルセンサーの概念設計 (2) 高度な電子回路をセンサーに実装するための 3 次元積層技術の開発 (3) ピクセルセンサーの製造 (4) 評価。

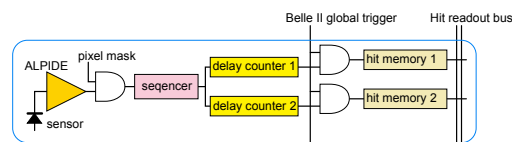


図1 DuTiP 検出器の概念図。センサーからの信号は ALPIDE 回路で二値化する。遅延カウンタで遅延後に Belle II からのトリガーと同期をとり、一致したものを物理ヒットとして Belle II データ収集システムに送る

3. 研究の方法

(1) **ピクセルセンサーの概念設計** 必要な測定器パフォーマンスを推定するため物理シミュレーションの研究を行い、ピクセルサイズ・センサー厚み・時間分解能などへの要請をまとめ、対応するピクセルセンサーを設計した。バックグラウンド除去のためには従来の回路方法では不可能で、ピクセルセンサーに入射したヒット信号を遅延回路に入力し、

Belle II 測定器が生成する物理トリガーとの同期をとることで、物理信号のみを選択し、バックグラウンド信号を除去する必要がある。センサーから外部にヒット情報を読み出す方式は、SuperKEKB 実験に特有なビームの時間構造・Belle II のデータ収集方式に対応して設計する必要があり、既存のモデルは存在しない。そこで概念設計からはじめる必要があった。

(2) **ピクセルセンサー読み出し回路の3次元積層** LSIの単位面積あたりの機能を増やすためにLSIを縦方向に積む技術を3次元(3D)積層と呼ぶ。素粒子センサーではピクセルごとに信号処理機能を拡張する必要があるため、ピクセルごとに複数の信号接続を行う必要がある。従来の素粒子用ピクセルセンサーで用いられる金属バンプはその大きさが100 μm 程度でこの要求をみたさない。商用CMOSカメラ素子等の3次元積層で用いられる拡散接合技術は、素粒子実験のような少量生産には向かない。そこで本研究では大きさ3 μm 程度の金属バンプを用いるマイクロバンプ技術を採用した。

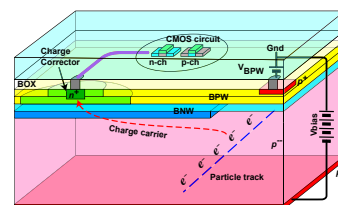


図2 SOIピクセルセンサー。ウエファーに発生する信号電荷を上部のCMOS回路で処理する

(3) **SOIピクセルセンサー(SOIPIX)** SOIはシリコンウエファに上に薄い酸化膜(BOX)を形成しその上に上にCMOS回路を設ける技術で、個々のFETがウエファから独立しているため、高性能なLSIを作ることが可能である。SOIPIXは図2に示すように、シリコンウエファに発生する電気信号をBOX上層のCMOS回路で処理する。センサー側は不純物注入により電界分布を高い自由度で設計できる。図2はPDD構造と呼ばれ、BOX下の多重なp型/n型層により信号電荷は高速に読み出し電極に集まる。電子回路やセンサーの設計は標準CMOS LSI用ツールを用いるので、効率の良い開発が可能である。本研究ではピクセルセンサーの概念設計とシミュレーションで仕様を決定し、設計データを研究者側でおこない、LSI生産工場(ファウンドリー)で製造した。

(4) **ピクセルセンサーの評価** センサー評価は電子回路の基礎試験に加え、粒子信号に対する応答などの測定性能を行う必要がある。そのために実験室での評価後には実際の高エネルギー粒子をセンサーに入射しセンサーの粒子に対する応答を測定することで、実際の物理事象での位置分解能や時間分解能を推定する。

4. 研究成果

(1) **ピクセルセンサーの概念設計(2019-)** 微細化したCMOSではアナログ信号の扱いが難しくなるため、本研究ではバイナリ読み出しを採用した。素粒子実験のピクセルセンサーは、粒子の運動方向に与えるクーロン多重散乱を減らすために薄化を施す。測定器のシミュレーション解析をおこなったところ、50 μm に薄化したピクセルセンサーの場合ピクセル形状45 μm ×45 μm のピクセル検出器とすればBelle IIの物理解析能力に十分な性能を持つことがわかった。次に、各ピクセルに実装する電子回路を図1の構成に決定した。電荷をもつ素粒子が50 μm 厚のシリコンセンサーを通過すると平均3600電子相当の電気信号が誘起される。この信号をデジタル化するために本研究ではALPIDE型増幅を採用した。ALPIDEは低電力で動作することが特徴で、Belle II測定器では排熱設計を簡易化するために必須である。デジタル信号処理回路ではBelle IIからのトリガー

信号の同期（コインシデンス）をとることで、ランダムに発生する加速器からのバックグラウンドを抑制する。実際は物理事象とトリガー信号の間に約 $8 \mu\text{s}$ の時間差があるため、個々のピクセルで信号を約 $8 \mu\text{s}$ 保持する必要がある。一般にはデジタルパイプライン回路が用いられるが、回路サイズが非常に大きくなるため、本研究では「デジタル遅延回路」を用いることに決定した。短時間に複数のヒット信号がピクセルに入射する場合、遅延回路が単一では二つ目の信号が処理できず不感時間となる。SuperKEKB のシミュレーションによると最大 100 M ヒット/ cm^2/s のバックグラウンド頻度となるが、バックグラウンドにより真の信号が検出されないの確率が 0.5% と無視できない。そこで本研究では各ピクセルに遅延回路を二つ集積し複数のヒットが一つのピクセルに入射しても信号ロスが起これにくい構成とした。その結果、真の物理信号の測定効率は 99.9% 以上、バックグラウンドの混入は 0.01% 以下に維持することが可能になることがわかった。回路シミュレーションでは、予測されるビームバックグラウンドの 5 倍の条件でもデータ読み出しを十分な速度でおこなえるようになった。このピクセルセンサー全体の方式に DuTiP(Dual Time Pixel) と名付けた。



図 3 DuTiP1(左) と DuTiP2(右) の外観。チップサイズは $6 \text{ mm} \times 6 \text{ mm}$ と $6 \text{ mm} \times 18 \text{ mm}$

(2) センサーの設計と製造 (2020-2021) DuTiP は Lapis セミコンダクタ社が製造した (図 3)。本来 SOI 技術は CMOS LSI 技術であるが、同社の協力で SOIPIX としての使用が可能になった。設計ツールは一般 LSI 用なので、一般性や再利用性にすぐれている。 $6 \text{ mm} \times 6 \text{ mm}$ のチップにサイズ $45 \mu\text{m} \times 45 \mu\text{m}$ のピクセルを 64×64 配置した DuTiP1 は 2020 年に製造が終了し 2021 年に評価を開始した。DuTiP1 は主にピクセル回路の評価のために製造したので、読み出しは従来の SOIPIX と同じスキャン方式を採用した。2020 年には 64×192 のピクセルと FIFO を用いた読み出し回路を含む DuTiP2 チップの設計を行い、2021 年に製造を行った。192 は Belle II に必要なピクセル幅で最終的なセンサーの動作シミュレーションが可能である。ピクセルセンサーの設計や LSI レイアウトは専門性が高いため、本科研費で雇用した研究員が担当を行った。

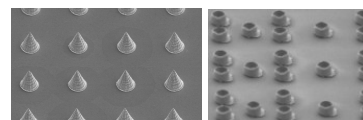


図 4 3D 実装用金マイクロバンプ：左はコーンバンプ、右はシリンダバンプ。バンプの直径は $3\text{-}4 \mu\text{m}$ 程度

(3) LSI の 3D 積層技術の開発 (2019-2020) 本研究の 3D 積層では $20\text{-}50 \mu\text{m}$ 角の個々のピクセルで複数の信号を接続するものを目指した。大量生産で用いられる界面接合による 3D 積層は素粒子用センサーには不向きなので、本研究では金バンプ方式を用いた。この方式では、ウエファ上に数 μm サイズのバンプを形成するもので、3D 積層時には信号接続のために、ウエファに圧力を与えてバンプを適度に潰す必要がある。バンプ形成方法として最初は金の微粒子を円錐形に積み上げる「コーンバンプ」方式 (図 4 左) を用いたが、コーンを潰すための圧力が高くセンサー全体に均様な接続ができなかった。つぎに、金を円筒状に蒸着するシリンダーバンプ方式 (図 4 右) を試みた。この方式では、金の薄い壁を使用するので接続のためにバンプに与える応力が小さくてすみ、良好な接続が可能になった。評価のために $20 \mu\text{m} \times 20 \mu\text{m}$ のピクセルごとに三個 (信号ならびに電源) の接続をもつ 128×128 アレイの 3D 積層用ピクセルセンサー用チップと

対応する回路用チップを製造した。このチップに金シリンダーバンプを形成し、3D 接続を行った。そして試験回路に接続しベータ線放射線ソース (^{90}Sr) への応答を測定しところ、チップ外周部を除く 101×101 アレイのピクセルで信号が確認できないピクセルは3であった。このことからセンサーと読み出しチップの3Dバンプの信号接続率は99.9%以上と考えられる。この結果から金シリンダーバンプを用いることで素粒子用ピクセルセンサーの3D積層が達成できたと言える。

(4) **センサーの評価 (2020-2022)** 2020年に製造した DuTiP1 チップの評価は2021-2022に行われた。まず試験用のプリント基板を設計・製造しピクセルセンサーを実装し、読み出しシステムを通して以下の評価を行った。(a) 各 pixel 内部の回路動作を確認するために試験入力にテストパルスを加えて応答を測定した。そして短時間に入力される2つの信号がピクセル内の2個の遅延回路に分配されていることが示された。これで DuTiP のピクセル内デジタル回路が設計通り動作していることがわかる。(b) アナログテストパルスを ALPIDE の電荷入力端子に入力し、デジタル出力との時間差分布を測定したところ。応答の分布は $\sigma \sim 14$ ns (図5) であり、Belle II のクロック周期 (32 ns) より十分早い。(c) DuTiP1 センサーの裏にシンチレーションカウンターを置き、 β 線ソース ^{90}Sr を表から当て、ベータ線を検出した。トリガー信号ごとにピクセルセンサーの応答を調べた。その結果センサーの検出器バイアス電圧が十分高い場合、ベータ線検出効率は $\epsilon > 99\%$ であった(図6)。センサーの空乏化が十分ならば高効率で荷電粒子が測定可能であることを示した。これらの結果から DuTiP1 が設計通りに動作することが示された。

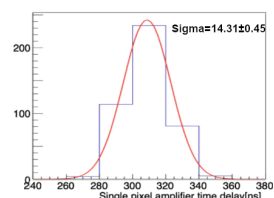


図5 テストパルスへのセンサーの応答時間 (ns) の分布

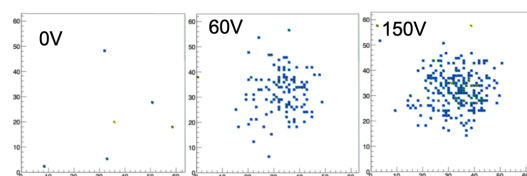


図6 ベータ線検出のバイアス電圧依存性。横・縦軸はピクセルの座標 (0-63) を示す

(5) **ビームテストによるセンサー評価** センサーを高エネルギーの粒子ビームに照射して粒子検出効率・位置分解能・時間分解能などを測定する研究をビーム試験という。ビーム試験は数 10 GeV/c 以上の運動量を持つハドロン (パイ粒子や陽子) を使う実験が理想で、本研究では2020年2月に米国 FNAL 研究所で陽子ビームを用いた実験をおこなった。一方、日本国内では運動量 1-5 GeV/c の電子ビームの利用が可能である。そこで、2020-2021年に東北大学 ELPH で、2022年12月には KEK の AR-TBL の電子ビームラインで、ビーム試験を行った。ビーム試験では性能が分かっている複数のピクセルセンサー (テレスコープ) の間に評価されるセンサー (DUT) を並べて DUT の測定を行う。DuTiP の評価はまだ実験室で継続されているため、上記の試験ではセンサー評価方法の研究をおこなった。FNAL での実験と比較をした結果、国内の ELPH/AR-TBL などの電子ビームを用いることで、 $3 \mu\text{m}$ の位置分解能を得ることがわかり、ハドロンビームを用いなくてもピクセルセンサーの詳細評価が可能であることを示した。DuTiP ピクセル検出器の評価をは2023年度に KEK AR-TB で行う予定である。

5. 主な発表論文等

〔雑誌論文〕 計9件（うち査読付論文 9件／うち国際共著 4件／うちオープンアクセス 5件）

1. 著者名 Murayama Hitoshi, Hara Kazuhiko, Yamauchi Hiroki, Abe Ryuhei, Iwanami Shikie, Watanabe Kevin, Okada Yui, Tsuboyama Toru, Arai Yasuo, Miyoshi Toshinobu, Kurachi Ikuo, Haba Junji, Togawa Manabu, Ikegami Yoichi, Nishimura Ryutaro, Ishikawa Akimasa, Ono Shun, Li Taohan, Yamada Miho	4. 巻 978
2. 論文標題 Development of monolithic SOI pixel sensors capable of fine measurements of space and time	5. 発行年 2020年
3. 雑誌名 Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment	6. 最初と最後の頁 164417 ~ 164417
掲載論文のDOI (デジタルオブジェクト識別子) 10.1016/j.nima.2020.164417	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ishikawa Akimasa, Arai Yasuo, Baudot Jerome, Haba Junji, Kachel Maciej, Kurachi Ikuo, Li Taohan, Ono Shun, Takayanagi Takehiro, Takeda Ayaki, Tsuboyama Toru, Yamada Miho	4. 巻 978
2. 論文標題 New pixel detector concept DuTiP for Belle-II upgrade and the ILC with an SOI technology	5. 発行年 2020年
3. 雑誌名 Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment	6. 最初と最後の頁 164404 ~ 164404
掲載論文のDOI (デジタルオブジェクト識別子) 10.1016/j.nima.2020.164404	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

1. 著者名 Paladino Antonio, Aihara Hiroaki, et al.	4. 巻 EPS-HEP2019
2. 論文標題 Performance of the Belle II Silicon Vertex Detector	5. 発行年 2020年
3. 雑誌名 PoS	6. 最初と最後の頁 148-148
掲載論文のDOI (デジタルオブジェクト識別子) 10.22323/1.364.0148	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 該当する

1. 著者名 山田美帆 小野峻, 新井康夫, 倉知 郁生, 坪山透 他	4. 巻 1
2. 論文標題 3D Integrated Pixel Sensor with Silicon-on-Insulator Technology for the International Linear Collider Experiment	5. 発行年 2019年
3. 雑誌名 IEEE International Conference on 3D System Integration (3DIC)	6. 最初と最後の頁 1-4
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/3DIC48104.2019	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 倉知 郁生, 坪山透 新井康夫他	4. 巻 92
2. 論文標題 Application of Three Dimensional Chip Stacking Technology for Fully Depleted Silicon-on-Insulator Quantum Beam Imager	5. 発行年 2019年
3. 雑誌名 ECS Transactions	6. 最初と最後の頁 29-38
掲載論文のDOI (デジタルオブジェクト識別子) 10.1149/09205.0029ecst	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ikuo Kurachi, Toru Tsuboyama, Makoto Motoyoshi, Miho Yamada, Kazuhiko Hara et al.	4. 巻 34
2. 論文標題 Intelligent Three-Dimensional Chip-Stacking Process for Pixel Detectors for High Energy Physics Experiments	5. 発行年 2021年
3. 雑誌名 JPS Conf. Proc.	6. 最初と最後の頁 10010
掲載論文のDOI (デジタルオブジェクト識別子) 10.7566/JPSCP.34.010010	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Hisanori Suzuki, Takumi Omori, Kazuhiko Hara, Hiroki Yamauchi, Miho Yamada, Toru Tsuboyama, Ayaki Takeda	4. 巻 10
2. 論文標題 Precision beam telescope based on SOI pixel sensor technology for electrons in the energy range of sub-GeV to GeV	5. 発行年 2022年
3. 雑誌名 PTEP	6. 最初と最後の頁 103C01
掲載論文のDOI (デジタルオブジェクト識別子) 10.1093/ptep/ptac124	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Toru Tsuboyama for the Belle II vertex upgrade group	4. 巻 未定
2. 論文標題 The vertex detector upgrade of the Belle II experiment	5. 発行年 2023年
3. 雑誌名 To be published in JPS Conf. Proc.	6. 最初と最後の頁 未定
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 該当する

1. 著者名 Akimasa Ishikawa on behalf of the SOIPIX collaboration	4. 巻 未定
2. 論文標題 R&D status of monolithic SOI pixel sensor for vertex detector	5. 発行年 2023年
3. 雑誌名 To be published in JPS Conf. Proc.	6. 最初と最後の頁 未定
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 該当する

〔学会発表〕 計19件 (うち招待講演 6件 / うち国際学会 9件)

1. 発表者名 坪山 透
2. 発表標題 SuperKEKBアップグレード用SOIピクセルセンサーDuTiPの開発
3. 学会等名 日本物理学会 第76回年次大会
4. 発表年 2021年

1. 発表者名 Taohan Li
2. 発表標題 SuperKEKB アップグレードに向けたBelle IIピクセル崩壊点検出器DuTiPの回路シミュレーション
3. 学会等名 日本物理学会 第76回年次大会
4. 発表年 2021年

1. 発表者名 Taohan Li
2. 発表標題 Belle II アップグレードに向けたSOI技術を用いたピクセル型崩壊点検出器DuTiP1の性能評価
3. 学会等名 日本物理学会 第77回年次大会
4. 発表年 2022年

1. 発表者名 山田美帆 他
2. 発表標題 ILC崩壊点検出器に向けた三次元積層化 SOIピクセルセンサーSOFISTの開発
3. 学会等名 日本物理学会 2020 年秋季大会
4. 発表年 2020年

1. 発表者名 Taohan Li 他
2. 発表標題 Belle II アップグレードに向けた ピクセル崩壊点検出器のSOIピクセルの 設計とシミュレーションによる評価
3. 学会等名 日本物理学会 2020 年秋季大会
4. 発表年 2020年

1. 発表者名 M. Yamada et al.
2. 発表標題 R&D status of monolithic SOI pixel sensor for vertex detector
3. 学会等名 Vertex2020 workshop (招待講演) (国際学会)
4. 発表年 2020年

1. 発表者名 I. Kurachi
2. 発表標題 Smart Three-Dimensional (3D) Chip Stacking Process for Detectors using High Energy Physics Experiments
3. 学会等名 Vertex2020 workshop (招待講演) (国際学会)
4. 発表年 2020年

1. 発表者名 村山 仁志, 原 和彦, , 坪山 透, 新井 康夫, 倉知 郁生, 山田美帆、石川明正 他
2. 発表標題 精密な位置・時間計測が可能なSOIピクセルセンサー-SOFISTの研究開発
3. 学会等名 日本物理学会2019年秋季大会
4. 発表年 2019年

1. 発表者名 Taha Youssef, 坪山透, 三部勉, 新井康夫 他
2. 発表標題 SOI BPM
3. 学会等名 日本物理学会第75回年次大会
4. 発表年 2020年

1. 発表者名 Tahaan Li, 幅淳二, 新井康夫, 小野峻, 倉知郁生, 高柳武浩, 坪山透, 山田美帆, 石川明正 他
2. 発表標題 Belle II 検出器アップグレードに向けたピクセル崩壊点検出器の要求性能の研究およびSOI技術を用いた設計
3. 学会等名 日本物理学会第75回年次大会
4. 発表年 2020年

1. 発表者名 村山 仁志, 原 和彦, , 坪山 透, 新井 康夫, 倉知 郁生, 山田美帆、他
2. 発表標題 ILC崩壊点検出器としての位置・時間計測が可能なSOIピクセル検出器SOFISTの性能評価
3. 学会等名 日本物理学会第75回年次大会
4. 発表年 2020年

1. 発表者名 坪山透, 新井康夫, 原和彦, 倉知 郁生, 山田美帆 小野峻 他
2. 発表標題 3D integration of readout chip for the SOI pixel sensors
3. 学会等名 The 28th International workshop on Vertex Detectors(Vertex2019) (国際学会)
4. 発表年 2019年

1. 発表者名 坪山透, 新井康夫, 原和彦, 倉知 郁生, 山田美帆 小野峻, 石川明正他
2. 発表標題 Evaluation the first SOI pixel detector with 3D integration technology
3. 学会等名 12th International "Hiroshima" Symposium on the Development and Application of Semiconductor Tracking Detectors (HSTD12) (国際学会)
4. 発表年 2019年

1. 発表者名 原和彦, 坪山透, 新井康夫, 倉知 郁生, 山田美帆 小野峻 他
2. 発表標題 SOFIST, an SOI based pixel sensor for the ILC
3. 学会等名 International Workshop on Future Linear Colliders (LCWS2019) (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 原和彦, 坪山透, 新井康夫, 倉知 郁生, 山田美帆 小野峻 他
2. 発表標題 3D Integrated Pixel Sensor with Silicon-on-Insulator Technology for the International Linear Collider Experiment
3. 学会等名 IEEE 2019 International 3D Systems Integration Conference (3DIC) (国際学会)
4. 発表年 2019年

1. 発表者名 I. Kurachia, T. Tsuboyama, Y. Arai, and M. Motoyoshi
2. 発表標題 Application of Three Dimensional Chip Stacking Technology for Fully Depleted Silicon-on-Insulator Quantum Beam Imager
3. 学会等名 The Electrochemical Society (ECS) 2019 conference (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Akimasa Ishikawa on behalf of the SOIPIX collaboration
2. 発表標題 R&D status of monolithic SOI pixel sensor for vertex detector
3. 学会等名 The 31st International Workshop on Vertex Detectors (招待講演) (国際学会)
4. 発表年 2022年

1. 発表者名 Toru Tsuboyama for the Belle II vertex upgrade group
2. 発表標題 The vertex detector upgrade of the Belle II experiment
3. 学会等名 The 31st International Workshop on Vertex Detectors (招待講演) (国際学会)
4. 発表年 2022年

1. 発表者名 Toru TSUBOYAMA, Yasuo ARAI, Junji HABA, Akimasa ISHIKAWA, Takehiro TAKAYANAGI, Taohan LI
2. 発表標題 Super KEKB超高輝度化に対応するために開発された Belle IIバーテックス検出器用ピクセルセンサー DuTiPの開発状況
3. 学会等名 日本物理学会 2023年春季大会
4. 発表年 2023年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

https://rd.kek.jp/project/soi/ 国内SOIのpixelセンサー開発者用WEBページ
https://soipix.jp SOI Group Home
https://wiki.kek.jp/display/soigroup/SOI+group+Home SOI pixel 開発データベース

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	山田 美帆 (YAmada Miho) (90714668)	東京都立産業技術高等専門学校・ものづくり工学科・助教 (52605)	
研究分担者	倉知 郁生 (Kurachi Ikuo) (00533944)	大学共同利用機関法人高エネルギー加速器研究機構・その他部局等・特別教授 (82118)	削除：2021年6月21日
研究分担者	新井 康夫 (Arai Yasuo) (90167990)	大学共同利用機関法人高エネルギー加速器研究機構・素粒子原子核研究所・特定教授 (82118)	削除：2021年6月21日
研究分担者	小野 峻 (Ono Shun) (60603157)	大学共同利用機関法人高エネルギー加速器研究機構・素粒子原子核研究所・研究員 (82118)	削除：2019年10月30日

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8 . 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関			
フランス	IPHC研究所 ストラスブール			