研究成果報告書 科学研究費助成事業



6 月 2 2 日現在 令和 5 年

機関番号: 54502
研究種目:基盤研究(C)(一般)
研究期間: 2019~2022
課題番号: 1 9 K 0 4 3 3 9
研究課題名(和文)電力変換器に用いられるパッシブデバイスの損失とその発生メカニズムの解明
研究課題名(英文)Power loss in passive devices of power converters and its generation mechanism
研究代表者
茂木 進一(Motegi, Shin-ichi)
神戸市立工業高等専門学校・その他部局等・教授
研究者番号:0 0 7 0 7 8 9 6

交付決定額(研究期間全体):(直接経費) 3.300.000円

研究成果の概要(和文):次世代パワー半導体により各種電力変換器の特性改善が望めるようになってきている が,パッシブデバイスの特性がボトルネックであり,現在の各種電力変換器は次世代パワー半導体の特長を必ず しも活かしきれていない.そこで本研究では,三相電圧形インバータに各種パルス幅変調方法を適用した場合の パッシブデバイスの損失を明らかにした.具体的には,三相電圧形インバータに適用するパルス幅変調法の違い により,直流側電解コンデンサの損失は大きく変化しないこと,交流側インダクタや交流側してフィルタでの損 失は三相変調法が小さいこと,変換器全体での損失はインバータ損失が小さくなる二相変調法が小さいこと,な どを明らかにした.

研究成果の学術的意義や社会的意義 本テーマでは三相電圧形インバータに各種パルス幅変調方法を適用した場合のパッシプ素子(交流側のインダク タや直流側の電解コンデンサ)における損失を明らかにしました.これらに関しては、単相インバータの検討例 は存在しますが、三相インバータの検討例はほとんどありませんでした.したがって、本テーマから得られた知 見は、次世代パワー半導体が使用され始めた最新の電力変換システムにおいて、パッシプデバイスの技術開発の ボトルネックとなっている問題を加速的に解決することに寄与できると考えられます。その結果、環境に優しい エネルギー変換システムの構築が可能となり、持続可能な社会の実現に貢献できると確信しています.

研究成果の概要(英文):With the advent of next-generation power semiconductors, the characteristics of various power converters can be improved. However, the characteristics of passive devices have been a bottleneck, and current power converters do not necessarily fully leverage the advantages of next-generation power semiconductors. Therefore, in this study, the losses of passive devices when various PWM (pulse width modulation) schemes were applied to three-phase voltage-fed inverters were clarified. Specifically, it was revealed that the loss of the DC-side electrolytic capacitor does not vary significantly depending on the PWM scheme applied to the three-phase voltage-fed inverter. Additionally, the losses in the AC-side inductor and AC-side LC filter were found to be smaller with three-phase PWM schemes. Furthermore, it was demonstrated that the overall losses of the converter are smaller with two-phase PWM schemes, as the losses in the inverter itself are reduced.

研究分野:半導体電力変換工学

キーワード: パルス幅変調 三相電圧形インバータ パッシブデバイス 損失

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等に ついては、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

1. 研究開始当初の背景

各種半導体電力変換器(インバータや DC-DC コンバータ)の変換効率の向上,装置の小型化 (高電力密度化)などが望まれており,次世代パワー半導体(炭化ケイ素 SiC や窒化ガリウム GaN など)を適用した各種半導体電力変換器が国内外を問わず盛んに研究^[1]され,既に普及フェ ーズに移行している.これにより,各種半導体電力変換器の目覚ましい特性改善が期待できる. ー方,前記パワー半導体とともに電力変換器を構成する重要な要素部品であるパッシブデバイ ス(インダクタやキャパシタ)の研究開発は前記パワー半導体に対して遅れ気味である.この様 に現在の各種電力変換器は,パッシブデバイスの特性が電力変換器のボトルネックとなってい るため次世代パワー半導体の特長を活かしきれているとは言えない.従って,今後の研究・開発 では,SiC や GaN などの次世代パワー半導体への置き換えだけではなく,パッシブデバイスで生 ずる損失とその発生メカニズムを明らかにすることにより,次世代パワー半導体の能力をより 活かすことができるようにパッシブデバイスの特性改善をはかることが重要である.

2. 研究の目的

研究代表者は、図1に示す三相電圧形インバータを動作させるために最も基本となるパルス 幅変調法(PWM法)に関する様々な検討^{例えば[2]}を実施し、前記インバータに適用する PWM法 の違いによって、交流側出力電流に含まれる高調波成分の大きさが異なることを明らかにして いる^[3]. インダクタに流れる電流に含まれる高調波成分の大きさとインダクタで生ずる損失の 大きさには関連があると考えられるが、詳細な因果関係については明らかになってはいない.更 に、研究代表者の知る限りではインバータの直流側に接続される電解コンデンサ(図1には図示 していない)の損失についても検討されていない.そこで本テーマでは、各種 PWM 法を適用し た場合のパッシブデバイス(インバータの交流側に接続されるインダクタや高調波フィルタ、直 流側に接続される電解コンデンサ)の損失と損失発生のメカニズムについて明らかにし、次世代 パワー半導体時代に相応しいパッシブデバイスの技術開発の加速に貢献するための知見を広く 提供することを目的とする.



図 1 三相電圧形インバータ

研究の方法

上記の目的を達成するため、本研究テーマでは以下に関する検討を実施した.

- インバータの交流側に接続されたインダクタによる損失(Si-IGBT)
- インバータの交流側に接続された高調波フィルタによる損失(Si-IGBT)
- インバータの直流側に接続された電解コンデンサによる損失(Si-IGBT)
- ●インバータの交流側に接続されたインダクタによる損失(SiC-MOSFET)

4. 研究成果

(1) インバータの交流側に接続されたインダクタによる損失(Si-IGBT)^[4]

三相電圧形インバータ(図2)の交流側に接続されたインダクタによる損失 P_L (= P_{INV} - P_{OUT}) とシステム全体の変換効率 η_{LOAD} (= P_{OUT} / P_{DC})を図3(主回路などの条件は表1)に示す.ここで、適用する PWM 法は以下の三種類としている.

- C3: ゼロベクトルを均等に配置する方法(瞬時空間ベクトルによる PWM 法のうち最も 一般的な PWM 法)
- D2 : 指令値シフトによる二相 PWM 法
- P2:研究代表者が提案するパルス電圧重畳による二相 PWM 法^[2]

図 3(a)に示すように、適用するパルス幅変調の違いによってインダクタの損失 P_L が異なり、同一のキャリア周波数であれば、C3<D2=P2 となっていることが確認できる。一方、図3(b)に示すようにシステム全体の変換効率 η_{LOAD} では、同一のキャリア周波数であれば、C3>D2=P2 となっていることが確認できる。以上から、Si-IGBT で構成された電圧形インバータでは、インダクタの損失<インバータ部の損失であり、インバータ部の損失を抑制することが、システム全体の損失の抑制、即ち、システム全体の変換効率の向上に繋がることがわかる。



(2) インバータの交流側に接続された高調波フィルタによる損失(Si-IGBT)^[5]

三相電圧形インバータ(図4)の交流側に接続された高調波フィルタによる損失 $P_{LCF}(=P_{INV}-P_{OUT})$ とシステム全体の変換効率 $\eta_{LOAD}(=P_{OUT}/P_{DC})$ を図 5 に示す.ここで、適用する PWM 法 は以下の三種類としている.

- C3: ゼロベクトルを均等に配置する方法(瞬時空間ベクトルによる PWM 法のうち最も 一般的な PWM 法)
- D2: 指令値シフトによる二相 PWM 法
- P2:研究代表者が提案するパルス電圧重畳による二相 PWM 法^[2]



図 5(a)に示すように、適用するパルス幅変調の違いによっ て高調波フィルタの損失 P_{LCF}が異なり、同一のキャリア周波 数であれば、C3<D2≒P2となっていることが確認できる.一 方、図5(b)に示すようにシステム全体の変換効率 η_{LOAD}では、 同一のキャリア周波数であれば、C3>D2≒P2 となっている ことが確認できる.以上から、Si-IGBT で構成された電圧形イ ンバータでは、高調波フィルタの損失<インバータ部の損失 であり、インバータ部の損失を抑制することが、システム全 体の損失の抑制、即ち、システム全体の変換効率の向上に繋 がることがわかる.

表 2 計測条件

Parameter	Value
DC-source voltage $V_{\rm DC}$	$350 V_{AVG}$
Output frequency f_{O}	50 Hz
Modulation ratio λ	0.975
Carrier frequency f_{CAR}	3-18 kHz
Output AC voltage v_{XY}	$200 V_{RMS}$
Output AC power P_{Load}	7.0 kW
Dead-time $T_{\rm DT}$	2.0 µs



(3) インバータの直流側に接続された電解コンデンサによる損失(Si-IGBT)^[6]

三相電圧形インバータ(図6)の直流側に接続された電解コンデンサによる損失の傾向を予測 するため,同図 6 に示すように恒温槽にシステム全体を入れ電解コンデンサの内部温度を計測 した結果を図7に示す.ここで,適用する PWM 法は以下の三種類としている.

- D3:三角波キャリアを使用する三相 PWM 法
- D2:指令値シフトによる二相 PWM 法

● P2:研究代表者が提案するパルス電圧重畳による二相 PWM 法^[2]

図7 に示すように、適用するパルス幅変調の違いによって温度上昇幅 *ΔT* に差異があるが、その大きさの差異は 0.4℃程度であり、電解コンデンサの損失には大きな違いがないことが解った. なお、キャリア周波数を変化させた場合の結果については今後の課題である.



(4) インバータの交流側に接続されたインダクタによる損失(SiC-MOSFET)

三相電圧形インバータ(図2)の PN-ABC 間をヘッドスプリング製の HEK-INV-A (スイッチ ングデバイスに SiC-MOSFET, SCT3030AL, 650V/70A)を交換した場合の交流側に接続されたイ ンダクタによる損失 $P_{\rm L}(=P_{\rm INV}-P_{\rm OUT})$ とシステム全体の変換効率 $\eta_{\rm LOAD}(=P_{\rm OUT}/P_{\rm DC})$ を図 8, 図 9 に示す.ここで,適用する PWM 法は以下の三種類としている.

ここで,適用する PWM 法は以下の三種類としている.

- C3: ゼロベクトルを均等に配置する方法(瞬時空間ベクトルによる PWM 法のうち最も 一般的な PWM 法)
- D2:指令値シフトによる二相 PWM 法
- P2:研究代表者が提案するパルス電圧重畳による二相 PWM 法^[2]

まず,図8(a)に示すように、インバータの損失 *P*_{INV} はキャリア周波数に線形に増加している ことが確認できる.ここで、それぞれを一次近似すると、

- C3 : $P_{INV} = 1.41 \text{ [mJ]} \times f_{CAR} \text{ [kHz]} + 52.3 \text{ [W]}$
- D2 : $P_{INV} = 0.71 \text{ [mJ]} \times f_{CAR} \text{ [kHz]} + 53.7 \text{ [W]}$
- P2 : $P_{INV} = 0.71 \text{ [mJ]} \times f_{CAR} \text{ [kHz]} + 53.2 \text{ [W]}$

が得られ、第一項がキャリア周波数の比例するスイッチング損失成分、第二項がキャリア周波数 に依存しない導通損失と考えられる.上記のように、二相 PWM 法(D2, P2)を適用することで スイッチング損失が半減できることが確認できる.次に、図8(b)に示すように、適用するパルス 幅変調の違いによってインダクタの損失 P_Lが異なり、同一のキャリア周波数であれば、C3<D2 ≒P2となっていることが確認できる.ただし、キャリア周波数f_{CAR}>60kHzではC3≒D2≒P2で あり大きな差異はない.最後に、一方、図9に示すようにシステム全体の変換効率 η_{LOAD}では、 同一のキャリア周波数であれば、殆どのキャリア周波数でC3>D2≒P2となっていることが確認 できる.以上から、SiC-MOSFET で構成された電圧形インバータでも、インダクタの損失<イン バータ部の損失であり、インバータ部の損失を抑制することが、システム全体の損失の抑制、即 ち、システム全体の変換効率の向上に繋がることがわかる.



<引用文献>

- [1] 「超小型・大出力 SiC インバータを開発」, NEDO プレスリリース, http://www.nedo.go.jp/news/ press/AA5_100046.html, 2011/09/06
- [2] 茂木進一:「三相電圧形 PWM 変換器のためのパルス電圧重畳による新しい二相 PWM 法の 提案とその効果」,電気学会論文誌 D, Vol.138, No.2, pp.113-121, 2018/02
- [3] 井本涼太, 茂木進一:「三相電圧形変換器に各種 PWM 法を適用した場合における高調波比 較」, 電気学会研究会資料 MD-16-045/HCA-16-006, pp.21-26, 2016/03
- [4] 池内丈人,茂木進一,伊東淳一:「各種 PWM 法を適用した三相電圧形インバータにおける 交流側インダクタの損失比較」,電気学会研究会資料,SPC-22-221/HCA-22-046/VT-22-021, pp. 5-10, 2022/12
- [5] T. Ikeuchi and S. Motegi: "Three-Phase Voltage-Fed Inverter with Pulse-Voltage-Injected Two-Phase Modulation for CVCF Applications," *IEEE ECCE 2022*, No. 395, 2022/10
- [6] S. Shioyama and S. Motegi: "Comparison of Temperature Rise in DC Electrolytic Capacitor for Three-Phase Voltage-Fed Inverter," *IEEE GCCE 2020*, pp.660-661, 2020/10

5.主な発表論文等

〔雑誌論文〕 計1件(うち査読付論文 1件/うち国際共著 0件/うちオープンアクセス 0件)

1.著者名	4 . 巻
片岡雄葵,塩山知,茂木進一	46
2.論文標題	5 . 発行年
三相電圧形インバータにおける直流側電流の時間周波数解析	2021年
3.雑誌名	6 . 最初と最後の頁
パワーエレクトロニクス学会誌	95-101
掲載論文のD0I(デジタルオブジェクト識別子)	査読の有無
10.5416/jipe.46.95	有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著

[学会発表] 計5件(うち招待講演 0件/うち国際学会 1件) 1.発表者名

池内丈人,茂木進一,伊東淳一

2.発表標題

各種PWM法を適用した三相電圧形インバータにおける交流側インダクタの損失比較

3 . 学会等名 電気学会研究会

4.発表年 2022年

1.発表者名

片岡雄葵,池内丈人,茂木進一

2 . 発表標題

三相電圧形インバータにおける直流側電解コンデンサの温度評価

3 . 学会等名

パワーエレクトロニクス学会

4 . 発表年 2021年

1.発表者名

Satoshi SHIOYAMA, Shin-ichi MOTEGI

2.発表標題

Comparison of Temperature Rise in DC Electrolytic Capacitor for Three-Phase Voltage-Fed Inverter

3.学会等名

Global Conference on Consumer Electronics 2020(国際学会)

4.発表年 2020年

1.発表者名

三相電圧形変換器における各種PWM法の紹介と比較

2.発表標題

茂木進一

3.学会等名 第63回自動制御連合講演会

4 . 発表年

2020年

1.発表者名 片岡雄葵,塩山 知,茂木進一

2 . 発表標題

各種二相PWM法における直流側高調波電流の比較

3 . 学会等名

電気学会産業応用部門大会

4.発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

6、研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考	

7.科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8.本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------