

令和 5 年 6 月 25 日現在

機関番号：32678

研究種目：基盤研究(C)（一般）

研究期間：2019～2022

課題番号：19K04518

研究課題名（和文）ベータ展開に基づくセキュアAD変換器の開発

研究課題名（英文）Development of a Secure ADC Based on Beta Expansion

研究代表者

傘 昊（SAN, HAO）

東京都市大学・理工学部・教授

研究者番号：30400774

交付決定額（研究期間全体）：（直接経費） 3,300,000円

研究成果の概要（和文）：本研究では、低電圧非2進AD変換器の設計技術を開発した。低電圧ADCに内蔵する各アナログ要素回路の低電圧技術を開発し、実験検証により、開発した低電圧回路技術の実現可能性を立証できた。低電圧サイクリックADC設計における技術課題であるノイズ解析手法を確立し、実験検証により、そのノイズ解析手法の妥当性を実証できた。また、上記要素技術を含むAD変換器のシステム設計手法を確立し、提案手法に基づく低電圧・高精度ADCの実現可能性と提案手法の有効性を実験検証の結果により確認できた。

研究成果の学術的意義や社会的意義

IoTやAIの発展に伴い、自然界の物理情報をデジタル・データとして取得することは必要不可欠である。本研究では、物理情報をデジタル・データへ変換するAD変換に関連する基盤技術を開発した。低電圧で高精度AD変換の実現には、アナログ回路技術とデジタル信号処理技術を融合したシステム手法を提案し、提案手法の実現可能性と有効性を実証でき、物理情報に基づく信号処理技術・人工知能の発展に寄与でき、持続可能な社会の実現に貢献できた。

研究成果の概要（英文）：In this study, we developed a design technique for low-voltage non-binary analog-to-digital converters (ADCs). We developed low-voltage techniques for each analog element circuit integrated in the low-voltage ADC and successfully demonstrated the feasibility of the developed low-voltage circuitry through experimental verification. We established a noise analysis method, which is a technical challenge in low-voltage cyclic ADC design, and validated the validity of this noise analysis method through experimental verification. Furthermore, we established a system design methodology for ADCs that includes the aforementioned element techniques and confirmed the feasibility of low-voltage, high-precision ADCs based on the proposed approach, as well as the effectiveness of the proposed methodology through the results of experimental verification.

研究分野：電子デバイス・電子機器

キーワード：AD変換器 集積回路技術 低電圧

様式 C - 19、F - 19 - 1、Z - 19 (共通)

1. 研究開始当初の背景

AI(人工知能)技術の進化とIoT 応用技術の発展に伴い、各種センサからの情報を利用して、今まで実現できなかったシステムを構築し、我々が生活する世界を変えていこうという試みが進行され、新しい産業分野と付加価値を生み出そうとする潮流は「第4 次産業革命」などと形容される。IoT 機器の普及が大きく期待されている中、ワイヤレス・センサを用いる情報収集システムでは、通信経路およびIoT 機器における情報窃取などから情報を保護するソフトウェアの暗号技術やハードウェアの保護技術が重要となっている。暗号は、IC カードのようなハードウェアによる実装と、その他大多数を占めるソフトウェアによる実装に大別できる。ハードウェアは柔軟性に乏しいため、ごく一部を除いてはソフトウェアが望ましいものとされることが多い。特にセキュリティにおいては次々と考案される暗号アルゴリズムソフトウェアへの対応を考えたとき、ハードウェア化は二の次と考えられやすい。演算性能の十分に高い情報機器においては、種々の暗号アルゴリズムを含むソフトウェアセキュリティ機能が実装されている。しかし、IoT の利便性により、無線センサネットワークを利用するIoT 機器の小型化と低電力化が必須とされ、センサ末端においては、安全性が飛躍的に向上するはずのソフトウェアセキュリティが実用されにくいことが大きな課題となっている。従って、IoT 機器に搭載できる小型なハードウェアセキュリティ回路が必要とされている。

2. 研究の目的

ベータ展開の数学理論に基づく非2進AD変換では、デジタル信号の重みが非2進の基数である。重み係数が2進数ではないため、センサからの情報を隠すことができる。即ち、AD変換の過程では、デジタル出力が電子回路による自動的に暗号化される。本研究では、小型、高精度非2進ADCのアナログ回路を開発し、セキュアADCの実現可能性を実証する。今までの成果をベースにし、低電圧アナログ回路の活用を検討し、13~15bit 高精度ADCの超小型化技術の開発を目的とする。新たに提案するアナログ回路を用いる非2進ADCの実現を目標に、従来手法で実現が困難とされてきた高精度アナログ・デジタル混載LSIの小型化と消費電力削減の可能性を例証する。

3. 研究の方法

研究目標を定めたAD変換技術を開発するために、下記の方法で研究を進めた。

(1) 高精度・小型化手法: 非2進サイクリックADC方式を採用した。

非2進AD変換の冗長性を利用して、容量のミスマッチ、増幅器回路利得低下によるアナログ回路の精度劣化の影響を軽減できる。システム手法でADCの高精度化と小型化を実現ができた。

(2) 低電源電圧回路実現手法: ダイナミック・アナログ回路を適用した。

本研究では、定常電流源を必要としない、サイクリックADCに適用可能なダイナミック・アナログ回路を開発し、増幅器回路と比較器回路の低電源電ある動作可能性に焦点を絞り、独創的な低電圧高精度非2進ADC回路構成を提案した。また、低電圧サイクリックADCにおける技術課題であったアナログ回路のノイズ解析方法を確立した。

4. 研究成果

本研究では、低電圧非2進AD変換器の設計技術を開発した。低電圧ADCに内蔵する各アナログ要素回路の低電圧技術を開発し、実験検証により、開発した低電圧回路技術の実現可能性を立証できた。また、低電圧サイクリックADC設計の技術課題であるノイズ解析手法を確立し、実験検証により、そのノイズ解析の妥当性を実証できた。また、上記要素技術を含むAD変換器のシステム設計手法を確立し、提案手法に基づく低電圧・高精度ADCの実現可能性と提案手法の有効性を実験検証により、確認できた。研究結果の詳細は以下の通りとなる。

(1) 提案・開発した非2進AD変換器の構成ブロックは図1に示している。サイクリックAD方式を採用し、1bitのsub-ADC、1bitのDAC、容量と増幅器で実現される非2進増幅回路によって構成され、シンプルな構成であり、かつ、同じ回路を繰り返し使用され、多ビットAD変換を実現するので、小型で高精度AD変換実現できる特徴を持つ。

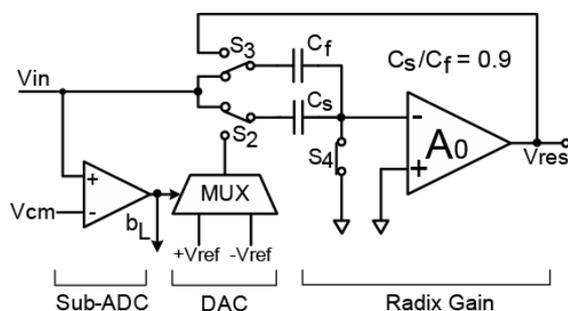


図1 提案非2進AD変換器の構成

(2) 提案非 2 進 AD 変換器に内蔵する各要素回路の低電圧技術を開発した．基板電圧制御手法を導入し，アナログ回路の低電圧時の実現可能性を確保した．また，低電圧で高いダイナミックレンジ確保するため，ダイナミックアナログ回路手法を採用した．開発した低電圧比較回路は図 2，増幅器回路は図 3 に示している．

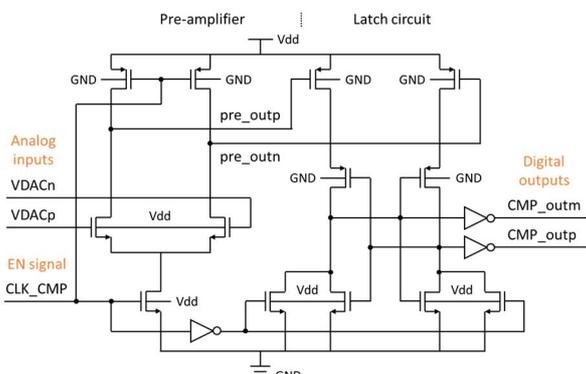


図 2 開発した低電圧比較回路

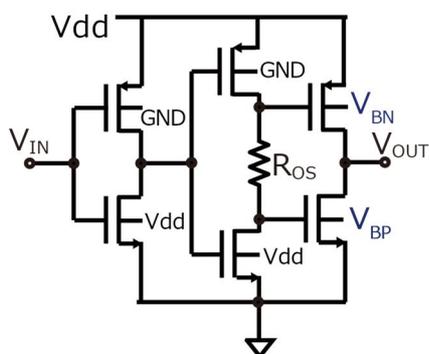


図 3 開発した低電圧増幅器回路

(3) 提案低電圧 ADC 回路の実験検証用 LSI チップ設計結果として，図 4 には Layout 設計結果を示し，図 5 には試作 ADC の顕微鏡写真を示している．

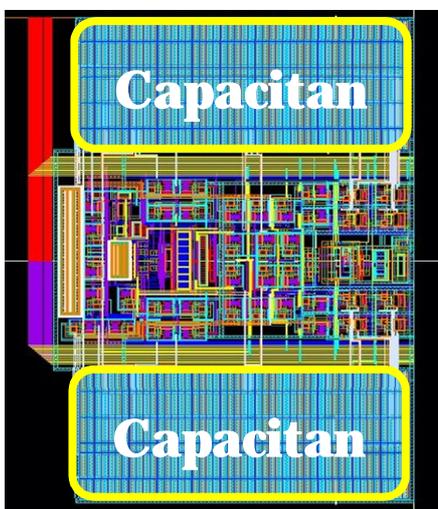


図 4 試作 ADC の Layout 設計結果

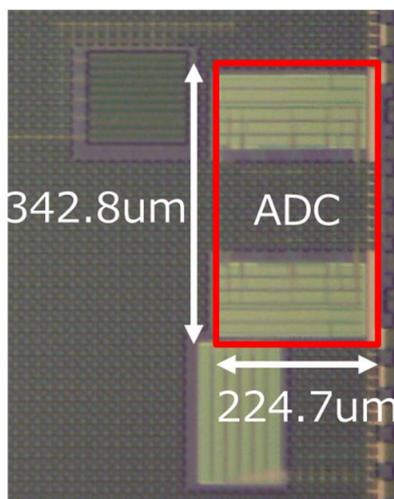


図 5 試作 ADC の顕微鏡写真

(4) 試作した ADC の測定結果は図 6 と図 7 に示している．図 6 に示す ADC 出力パワースペクトルの測定結果では，SNDR=68.47dB を達成できることを確認できた．また，図 7 に示す ADC 直線性の測定結果では，ADC は 14bit の線形性を達成していることを確認できた．上記の実測結果により，本研究で提案した低電圧 AD 変換技術の実現可能性と有効性を実証できた．

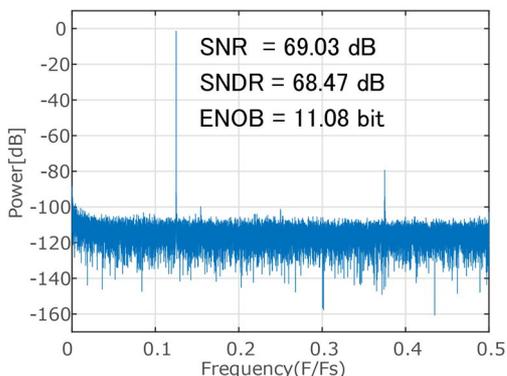


図 6 試作 ADC の AC 特性の測定結果

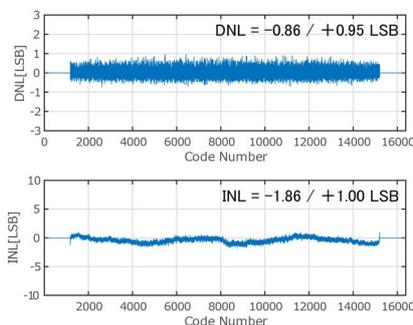


図 7 試作 ADC 直線性の測定結果

5. 主な発表論文等

〔雑誌論文〕 計4件（うち査読付論文 4件/うち国際共著 0件/うちオープンアクセス 1件）

1. 著者名 Pan Chunhui, San Hao	4. 巻 16
2. 論文標題 Experimental implementation of delta sigma AD modulator using dynamic analog components with simplified operation phase	5. 発行年 2019年
3. 雑誌名 IEICE Electronics Express	6. 最初と最後の頁 1~6
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/elex.16.20190280	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -
1. 著者名 Chin Koken, Ohsawa Mamoru, Kitajima Atsushi, Arai Yoshiaki, Yamashita Jun, Ito Hisashi, San Hao	4. 巻 140
2. 論文標題 Input Bias Current Reduction Technique for Operational Amplifier in a Standard CMOS Technology	5. 発行年 2020年
3. 雑誌名 IEEJ Transactions on Electronics, Information and Systems	6. 最初と最後の頁 9~15
掲載論文のDOI (デジタルオブジェクト識別子) 10.1541/ieejeiss.140.9	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 Chin Koken, Ohsawa Mamoru, Kitajima Atsushi, Arai Yoshiaki, Yamashita Jun, Ito Hisashi, San Hao	4. 巻 103
2. 論文標題 Input bias current reduction technique for operational amplifier in a standard CMOS technology	5. 発行年 2020年
3. 雑誌名 Electronics and Communications in Japan	6. 最初と最後の頁 30~36
掲載論文のDOI (デジタルオブジェクト識別子) 10.1002/ecj.12242	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 KAYAMA Eiki, MORI Kenta, MAEBOU Taichi, CHEN Yuanchi, SAN Hao, MATSUURA Tatsuji, HOTTA Masao	4. 巻 E106.A
2. 論文標題 Thermal Noise Analysis of Ring Amplifier in Cyclic Analog-to-Digital Converter	5. 発行年 2023年
3. 雑誌名 IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences	6. 最初と最後の頁 823~831
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transfun.2022GCP0003	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計13件（うち招待講演 2件 / うち国際学会 6件）

1. 発表者名 Yuanchi Chen, Hao San
2. 発表標題 Linearity Compensation for Conversion Error in Non-binary and Binary Hybrid ADC
3. 学会等名 2021 International Symposium on Intelligent Signal Processing and Communication Systems (ISPACS) (国際学会)
4. 発表年 2021年

1. 発表者名 Taichi Maebou, Yuanchi Chen, Eiki Kayama, Kenta Mori, Hao San, Tatsuji Matsuura, Masao Hotta
2. 発表標題 A 0.7V 14bit Hybrid ADC in 65nm SOTB CMOS
3. 学会等名 2021 International Symposium on Intelligent Signal Processing and Communication Systems (国際学会)
4. 発表年 2021年

1. 発表者名 森 健太, 嘉山 永樹, 前防 太智, 陳 遠馳, 傘 昊, 松浦 達治, 堀田 正生
2. 発表標題 リングアンプを用いた差動増幅器の熱雑音解析と検討
3. 学会等名 電気学会・電子回路研究会
4. 発表年 2021年

1. 発表者名 森 健太, 嘉山 永樹, 前防 太智, 陳 遠馳, 傘 昊, 松浦 達治, 堀田 正生
2. 発表標題 リングアンプを用いた完全差動増幅器の安定性改善手法の検討
3. 学会等名 電気学会・電子回路研究会
4. 発表年 2021年

1. 発表者名 船山 海斗, 傘 昊
2. 発表標題 大振幅入力可能な低電圧・高精度サンプリング回路の検討
3. 学会等名 電気学会・電子回路研究会
4. 発表年 2022年

1. 発表者名 嘉山 永樹, 森 健太, 前防 太智, 陳 遠馳, 傘 昊, 松浦 達治, 堀田 正生
2. 発表標題 低電圧高精度サイクリックADCの高速化手法の検討
3. 学会等名 電子情報通信学会 ICD/CAS学生・若手研究会
4. 発表年 2021年

1. 発表者名 清水 夏海, 傘 昊
2. 発表標題 65nm SOTB CMOSを用いる低電圧昇圧回路の検討
3. 学会等名 電子情報通信学会・東京支部学生会第26回研究発表会
4. 発表年 2021年

1. 発表者名 S. Yamada, T. Ohtsu, M. Sasaki, H. San, T. Matuura, M. Hotta
2. 発表標題 A 0.8V 14bit 62.5kSPS non-binary cyclic ADC using SOTB CMOS technology
3. 学会等名 2019 International Symposium on Intelligent Signal Processing and Communication Systems (国際学会)
4. 発表年 2019年

1. 発表者名 Haruo Kobayashi, Nene Kushita, Minh Tri Tran, Koji Asami, Hao San, Anna Kuwana, Akemi Hatta
2. 発表標題 Analog / Mixed-Signal / RF Circuits for Complex Signal Processing
3. 学会等名 2019 IEEE 13th International Conference on ASIC (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 M. Sakuma, T. Ohtsu, S. Yamada, M. Sasaki, H. San, T. Matuura and M. Hotta
2. 発表標題 A non- binary cyclic ADC with dynamic analog components in 65nm SOTB CMOS
3. 学会等名 2019 International Conference on Analog VLSI Circuits (国際学会)
4. 発表年 2019年

1. 発表者名 D. Kaneko, M. Sasaki, T. Ohtsu, S. Yamada, H. San, T. Matuura and M. Hotta
2. 発表標題 A 0.7V 12bit 3MSPS SAR ADC in SOTB CMOS
3. 学会等名 2019 International Conference on Analog VLSI Circuits (国際学会)
4. 発表年 2019年

1. 発表者名 田中 耀山, 森下 航, 潘 春暉, 傘 昊
2. 発表標題 Raspberry Pi Picoを用いたステート解析ロジック・アナライザとリアルタイムADC性能評価システムの実現
3. 学会等名 電気学会・電子回路研究会
4. 発表年 2023年

1. 発表者名 Hao San
2. 発表標題 Low-supply-voltage High-linearity ADC with Dynamic Analog Components
3. 学会等名 The 12th International Conference on Communications, Circuits, and Systems (招待講演)
4. 発表年 2023年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------