

様 式 C - 1 9、F - 1 9 - 1、Z - 1 9 (共通)

科学研究費助成事業

研究成果報告書



令和 4 年 6 月 13 日現在

機関番号：82626

研究種目：基盤研究(C) (一般)

研究期間：2019～2021

課題番号：19K05259

研究課題名(和文)スピントロニクス技術を用いた人工ニューロンの理論設計

研究課題名(英文)Theoretical design of artificial spintronic neurons

研究代表者

松本 利映(Matsumoto, Rie)

国立研究開発法人産業技術総合研究所・エレクトロニクス・製造領域・主任研究員

研究者番号：10635303

交付決定額(研究期間全体)：(直接経費) 3,400,000 円

研究成果の概要(和文)：脳型記憶処理回路においては高速低消費電力な不揮発性磁気メモリMRAMの応用が期待されている。さらに電圧書き込み方式はMRAMの記憶素子である磁気トンネル接合素子(MTJ素子)の低消費電力書き込みを可能にする方式として注目を集めている。電圧書き込み方式に関して、(1)書き込み電圧パルスの時間幅の許容範囲を長くしつつ、書き込みを安定化させる垂直磁気異方性と外部磁界の関係を明らかにし、(2)より低消費電力の書き込みが可能な電圧書き込み方式の提案、(3)無磁界電圧書き込みが可能なMTJ素子の室温における書き込みの安定性を確認する理論研究を行った。

研究成果の学術的意義や社会的意義

書き込み電圧パルスの時間幅の許容範囲の長さと言き込みの安定化が両立により、電圧源からのパルス時間幅のばらつきや、MTJ素子間の最適パルス時間幅のばらつきが許容され、メモリの大容量化が可能となる。電圧書き込みの無磁界化により、磁界印加のためのコンポーネントをメモリに設けずに済み、その分メモリの集積度が向上する。低消費電力かつ大容量のMRAMを搭載した脳型記憶処理回路が実現されれば、エッジ端末での低消費電力かつリアルタイムでの情報処理が可能となる。

研究成果の概要(英文)：For brain-like memory processing circuits, fast and low-power consumption non-volatile magnetic memories, MRAMs are expected to be applied. Memory elements of an MRAM are magnetic tunnel junctions (MTJs), and voltage-induced magnetization switching is expected as a low-power consumption writing technique for MTJs. Regarding voltage-induced magnetization switching, we conducted following theoretical studies: (1) We found optimal perpendicular anisotropy and magnetic field to stabilize the writing with keeping long tolerance of writing-voltage pulse duration. (2) We invented a lower-power consumption voltage-induced magnetization switching scheme. (3) We confirmed the stability of writing at room temperature in a magnetic-field free voltage-controlled MTJ.

研究分野：スピントロニクス

キーワード：Spintronics

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

1．研究開始当初の背景

画像認識、音声認識、翻訳といった様々な分野で AI の需要が増大している。現状の AI は(クラウドの)デジタルコンピュータ上でソフトウェア的にニューラルネットワークを再現したものが主流であるが、クラウドとの通信に時間を浪費し処理された情報をリアルタイムで得られないという問題や消費電力が莫大という問題を抱えている。消費電力に関しては、デジタルコンピュータ上の AI が人間の脳の活動を再現するのに 20 MWh も消費するのに対して、人間の脳は 20 Wh しか消費しない。エッジ端末での低消費電力かつリアルタイムでの情報処理を可能とするためには、脳神経系の機能を模倣したハードウェアの研究開発が必要不可欠である。

2．研究の目的

物体検出と物体認識を行う脳型記憶処理回路においては不揮発性磁気メモリ MRAM の応用が期待されている。さらに MRAM の記憶素子である磁気トンネル接合素子(MTJ 素子)の低消費電力書き込みを可能にする方式として電圧書き込み方式が注目を集めている。電圧書き込み方式に関する下記の課題を解決することを目的とした。

課題 1

脳型記憶処理回路向けには、書き込み電圧パルスの時間幅(t_p)が数ナノ秒程度であることが望ましく、悪くとも 1/1000 を下回る低い書き込みエラー率(WER)が求められる。 t_p の許容範囲を長くする方式(制動書き込み方式)を研究代表者は提案していたが、その WER は高いことが課題であった。

課題 2

書き込みの消費電力は低い方が好ましい。低消費電力書き込みが可能な書き込み方式が求められている。

課題 3

従来の電圧書き込み方式では、MTJ 素子に面内磁界を印加する必要がある、磁界印加のためのコンポーネントをメモリに設けるとその分メモリの集積度が落ちる問題があった。研究代表者は、面内磁界の印加が無くても電圧書き込みが可能な、コーン磁化状態をもつ楕円形状の記録層を持つ MTJ 素子を提案していたが、その素子の室温における書き込みの安定性の程度は不明であった。

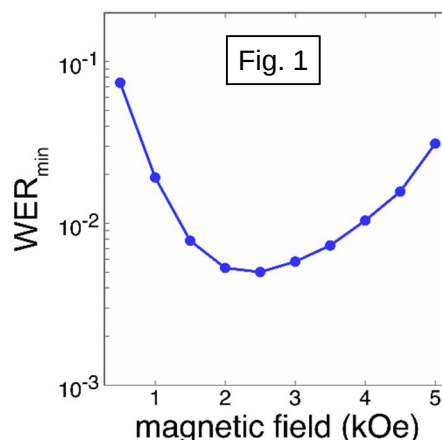
3．研究の方法

本研究では記録層の磁化ダイナミクスを大規模計算機を用いたシミュレーションで解析した。マイクロマグネティクスシミュレーションに関しては Spin-PM や mumax3 というシミュレーションコードを使用した。またマクロスピンモデルの解析は Mathematica や C 言語で開発したシミュレーションプログラムを利用して行った。

4．研究成果

(1) まず、スピントロニクス技術を用いた人工ニューロン(スピントロニクス・ニューロン素子)の基本構造の提案に関する論文を Physical Review Applied 誌で発表した[]。発表のアピールのため、キーイメージとティーザーを新たに作成した。より広く一般にも周知するため、この成果の論文をフランス国立科学研究センター (Centre National de la Recherche Scientifique、CRNS) のオープン・アーカイブ HAL(Hyper Articles en Ligne)にも登録した[]。

(2) 制動書き込み方式における WER を低下させる方法を検討した。C 言語で開発したプログラムを用いて数値シミュレーションを行った結果、「電圧パルス印加前後の垂直磁気異方性を高くする」か、「垂直磁気異方性を高くしつつ外部磁界を大きくする」ことで WER を下げることができることがわかった。例えば、電圧パルス印加前の垂直磁気異方性を大きくすると、電圧印加直前の磁化方向(始状態)の熱ゆらぎが抑えられるため、WER が抑えられる。外部磁界の効果については、 WER_{min} の外部磁界依存性の計算結果である Fig. 1 を用いて説明する。ここで WER_{min} は、Gilbert damping 定数依存性と電圧印加中の垂直磁気異方性依存性を計算して得られた最低の WER である。Fig. 1 から、外部磁界を適度に大きくすると WER を小さくできることがわかる。これは外部磁界の増大により電圧印加中の熱揺らぎの影響を抑えることができるためである。一方で、外部磁界を大きくし



過ぎると、 $WER_{\min}$ は増大する。これは外部磁界が始状態の熱擾乱に対する安定性を低下させるためである。最適な外部磁界の大きさは、反磁界の効果を考慮した実効的な垂直磁気異方性磁界 (8.6 kOe) の 0.3 倍 (2.6 kOe) 程度である。この成果について AIP Advances 誌で発表し、国際学会 MMM2019 でも発表した []。

(3) 制動書き込み方式を発展させ、さらに低消費電力な電圧書き込み方式を考案した。通常の電圧書き込み方式では電圧 V_c 印加中 (Fig. 2(a)) に実効的な垂直磁気異方性 K_{eff} を始状態の値 $K_{\text{eff}}^{(0)}$ からゼロに低下させる (Fig. 2(b))。Fig. 2(c) の赤い曲線で示す軌道で磁化は歳差してスイッチングを起こす。ここで m_z と ϕ は単位磁化ベクトルの面直成分と面内の方位角を表す。一方、新しい方式では、電圧 V_p 印加中 (Fig. 2(d)) に K_{eff} を $K_{\text{eff}}^{(0)}$ から K_{eff}^p に増大させる (Fig. 2(e))。Fig. 2(f) の赤い曲線で示す軌道で磁化は歳差し、電圧を切った後に緑の曲線の軌道で緩和する過程でスイッチングを起こす。増大された垂直磁気異方性磁界が高速に磁化を歳差運動させるので電圧パルスは短くて済み、結果的に低消費電力で書き込みを行うことができる。

電流により生じるスピントルクおよびエルステッド磁界と、電圧パルス形状の鈍り、記録層内の磁化方向の不均一性が書き込みの安定性に及ぼす影響について調査した。まず、エルステッド磁界と磁化分布については、マイクロマグネティック・シミュレーションプログラムである mumax3 において、エルステッド磁界に相当する磁界分布を導入してシミュレーションを行ったところ、書き込みの安定性に与える影響はほとんどないことがわかった。一方で、スピントルクと電圧パルス形状のなまりを考慮する Langevin シミュレーションを実施したところ、それらは書き込みエラー率を悪化させやすいことがわかった。この低消費電力な電圧書き込み方式の MRAM についての研究結果については、arXiv にプレプリントを登録し []、Q1 ジャーナルでの論文発表を行った []。

(4) 面内磁界の印加が不要な電圧書き込み型の MTJ 素子の、室温における WER のシミュレーション計算を行い、この結果について Q1 ジャーナルにおいて論文発表を行った []。体積 $48 \text{ nm} \times 20 \text{ nm} \times \pi \times 1.1 \text{ nm}$ の記録層に対してマクロスピンモデルによるシミュレーションを行って得た、 $[WER]_{\min}$ の $\theta^{(0)}$ 依存性を Fig.3 に示す。ここで $[WER]_{\min}$ は、 t_p と電圧印加中の垂直磁気異方性に対する依存性を計算して得られた WER の最低値を示す。また、 $\theta^{(0)}$ は電圧印加前の始状態の磁化の面直方向からの傾き角を表す。 $\theta^{(0)} = 45 \text{ deg}$ において 10 万分の 1 を切る WER となり、書き込みの安定性を担保し得ることがわかった。また、WER の低下のためには、電圧印加前の始状態の磁化の傾き角の制御が重要であることも明らかにした。

記録層内の磁化方向の不均一性が書き込みの安定性に及ぼす影響についても調査した。マイクロマグネティック・シミュレーションプログラムである mumax3 を用いて室温 300 K を仮定したシミュレーションを行ったところ、従来の面内磁界を印加する電圧書き込み方式と同様に、磁化方向の不均一性は書き込みの安定性を下げることがわかった。また、 $\theta^{(0)}$ の制御は、磁化方向の不均一性があっても有効であることも明らかにした。

< 引用文献 >

- Rie Matsumoto et al., Phys.Rev.Appl., 11 巻、2019、044093-1 ~ -10
- Rie Matsumoto et al., HAL Id : hal-02400769, version 1
- Rie Matsumoto et al., AIP Adv., 9 巻、2019、125123-1 ~ -4
- Rie Matsumoto et al., arXiv:2001.11088
- Rie Matsumoto et al., Phys.Rev.Appl., 14 巻、2020、021003-1 ~ -6
- Rie Matsumoto et al., Phys.Rev.Appl., 17 巻、2022、034063-1 ~ -10

Fig. 2

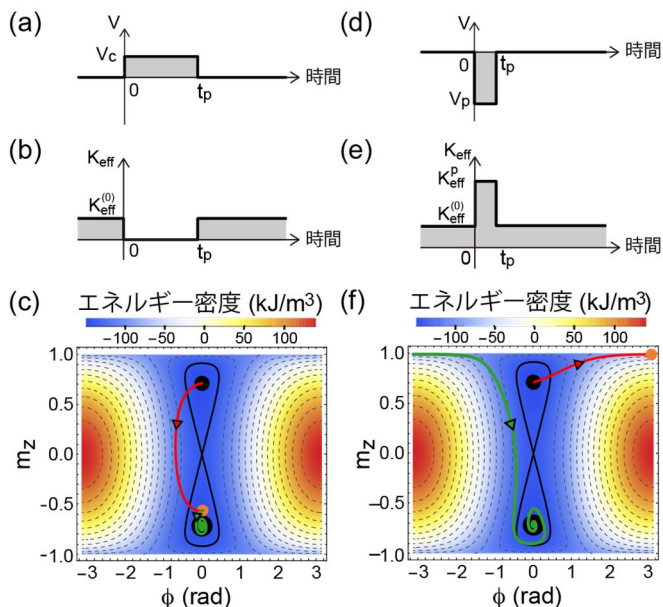
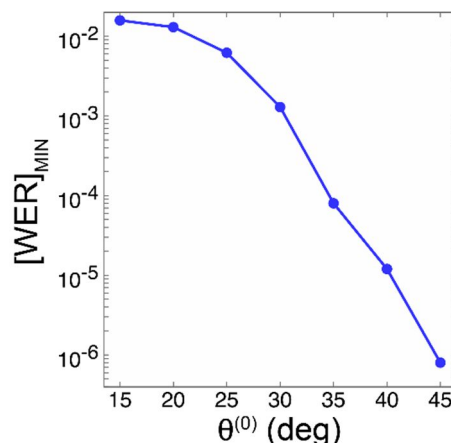


Fig. 3



5. 主な発表論文等

〔雑誌論文〕 計4件（うち査読付論文 2件／うち国際共著 0件／うちオープンアクセス 0件）

1. 著者名 Matsumoto R., Imamura H.	4. 巻 14
2. 論文標題 Low-Power Switching of Magnetization Using Enhanced Magnetic Anisotropy with Application of a Short Voltage Pulse	5. 発行年 2020年
3. 雑誌名 Physical Review Applied	6. 最初と最後の頁 021003-1-6
掲載論文のDOI（デジタルオブジェクト識別子） 10.1103/PhysRevApplied.14.021003	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Matsumoto R., Lequeux S., Imamura H., Grollier J.	4. 巻 11
2. 論文標題 Chaos and Relaxation Oscillations in Spin-Torque Windmill Spiking Oscillators	5. 発行年 2019年
3. 雑誌名 Physical Review Applied	6. 最初と最後の頁 044093-1 ~ -10
掲載論文のDOI（デジタルオブジェクト識別子） 10.1103/PhysRevApplied.11.044093	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Matsumoto R., Imamura H.	4. 巻 9
2. 論文標題 Methods for reducing write error rate in voltage-induced switching having prolonged tolerance of voltage-pulse duration	5. 発行年 2019年
3. 雑誌名 AIP Advances	6. 最初と最後の頁 125123-1 ~ -4
掲載論文のDOI（デジタルオブジェクト識別子） 10.1063/1.5128154	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Matsumoto R., Imamura H.	4. 巻 17
2. 論文標題 Write Error Rate in Bias-Magnetic-Field-Free Voltage-Induced Switching in a Conically Magnetized Free Layer	5. 発行年 2022年
3. 雑誌名 Physical Review Applied	6. 最初と最後の頁 034063-1 ~ -10
掲載論文のDOI（デジタルオブジェクト識別子） 10.1103/PhysRevApplied.17.034063	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計3件（うち招待講演 0件 / うち国際学会 1件）

1．発表者名 松本利映、佐藤智幸、今村裕志
2．発表標題 垂直磁化型MRAMにおける電圧パルス時間幅の許容範囲が広い電圧書き込み方式
3．学会等名 第43回日本磁気学会学術講演会
4．発表年 2019年

1．発表者名 R. Matsumoto、 T. Sato、 H. Imamura
2．発表標題 Voltage-induced switching with long tolerance of voltage-pulse duration in a perpendicular MRAM
3．学会等名 The 64th Annual Conference on Magnetism and Magnetic Materials (2019 MMM) (国際学会)
4．発表年 2019年

1．発表者名 松本利映、今村裕志
2．発表標題 磁気異方性を増大させる短時間電圧パルスによる低消費電力磁化反転
3．学会等名 第67回応用物理学会春季学術講演会
4．発表年 2020年

〔図書〕 計0件

〔出願〕 計1件

産業財産権の名称 磁気素子、磁気メモリチップ、磁気記憶装置及び磁気素子の書き込み方法	発明者 松本利映、野崎隆行、湯浅新治、今村裕志	権利者 国立研究開発法人産業技術総合研究所
産業財産権の種類、番号 特許、特願2019-083195	出願年 2019年	国内・外国の別 国内

〔取得〕 計0件

〔その他〕

-

6．研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究協力者	今村 裕志 (Imamura Hiroshi)	国立研究開発法人産業技術総合研究所 (82626)	

7．科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8．本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------