

令和 4 年 5 月 23 日現在

機関番号：14401

研究種目：基盤研究(C)（一般）

研究期間：2019～2021

課題番号：19K11875

研究課題名（和文）超小型IoTデバイスに向けたナノワット・エネルギー・ハーベスティング技術の開拓

研究課題名（英文）Development of nano-watt energy harvesting techniques for ultra-small IoT devices

研究代表者

廣瀬 哲也（Hirose, Tetsuya）

大阪大学・工学研究科・教授

研究者番号：70396315

交付決定額（研究期間全体）：（直接経費） 3,300,000円

研究成果の概要（和文）：本研究では、次世代サイバーフィジカルシステムのキーコンポーネントとなる超低消費電力パワーマネジメント技術基盤の創出を行った。特に、フルオンチップで動作可能なパワーマネジメント回路の実現に向け、高効率スイッチトキャパシタ技術を用いた昇圧回路、極低電圧で動作するオンチップ発振回路、昇圧回路のスイッチングを担うノンオーバーラップクロック生成回路、ドライバ回路、そして最大電力体追従制御技術に関する検討を行った。これらの成果を用いることで、本研究では41mVの極低電圧で動作可能な昇圧回路技術を実現すると共に、新たにデジタル方式のMPPT制御技術を実現した。

研究成果の学術的意義や社会的意義

本研究では、発振回路、ノンオーバーラップクロックジェネレータ、ドライバ回路、そして昇圧回路の研究を行った。世界に類を見ない極低電圧でのオンチップ発振回路を実現し、この技術を活用したノンオーバーラップ回路を実現した。さらに、昇圧回路とそれのためのドライバ回路の協調設計を行うことで、従来技術と比較して高い昇圧比を少ない段数で実現するアーキテクチャを開拓した。これらの成果は、ウェアラブルエレクトロニクスに向けた環境発電技術の基盤技術となりうる重要な成果である。また、従来技術と異なるデジタルMPPT制御技術を実現した。微弱な環境エネルギー利用システムに向けた高効率電力変換技術基盤を構築した。

研究成果の概要（英文）：This project studied an ultra-low-power power management circuit as a technology platform for next-generation cyber-physical systems. The main research targets were the development of a highly efficient switched capacitor voltage boost converter, on-chip clock generators and drivers capable of operating at extremely low supply voltage, and maximum power point tracking (MPPT) circuit for highly efficient energy harvesting. Through these research activities and with the research achievements, the project demonstrated that the proposed on-chip voltage boost converter can operate at extremely low supply voltage of 41 mV and digital MPPT control circuit can extract maximum power from the harvester.

研究分野：集積回路工学

キーワード：IoTデバイス 環境発電 電源回路 エネルギーハーベスティング 極低電圧動作 最大電力点追従制御

## 1. 研究開始当初の背景

近年、IoT (Internet of Things) のキーワードに代表されるように、様々なセンサ情報を活用したセンシング技術が注目されている。我々の周りの環境情報 (物理環境情報、社会インフラ情報) や生体情報、移動情報、そして環境とのインタラクションなどを、センサノードを用いて取得し、ビッグデータとして処理・解析・マイニングし、大局的かつタイムリーな情報や指示をリアルタイムに提供する。このようなシステムを実現するためのポイントは、長期的に動作させるために極めて低い電力で動作し、また従来のエレクトロニクス利用と異なり「人に意識させない」受動的エレクトロニクス利用 (例: パソコン・携帯端末は人が意識し、能動的に利用) であることが必要である。特に、超小型で、【バッテリーレス】、【メンテナンスフリー】で動作できることが求められる。このようなデバイスを周囲環境にばらまき、あるいは人が身に付けることで、多種多様の情報を高精度・高頻度に記録・蓄積できる。2030年には1兆個を越えるセンサノードが我々の身の回りに設置されると予測されており、その基盤技術開拓が強く求められている。このようなIoTデバイス実現に向けた最重要課題として、【電源供給】の課題がある。小型ボタン電池等の利用が考えられるが、サイズが大きくなる課題に加えて、環境面 (電池廃棄問題)、資源面 (希少金属資源の枯渇)、そして労働 (メンテナンスコスト増) の課題から、化学電池に代わるエネルギー源が期待されている。

化学電池に代わるエネルギー源として、環境中の微弱なエネルギーを利用するエネルギー・ハーベスティング技術が注目されている。光、温度差、振動、電磁波等のエネルギー源から電気エネルギーを取得することができる。小型ハーベスタの利用を想定した場合、発電量が極めて低く、また発電環境に応じて発電電力・電圧が著しく低下する。しかし、従来のパワーマネジメント技術では、その消費電力がハーベスタの発電電力を上回り、有効利用することができなかった。また、発電環境に応じて、その出力電圧は大きく低下するため、0.2V以下の低電圧動作時には、パワーマネジメントシステムが動作できなくなる課題があった。

## 2. 研究の目的

そこで本研究は、バッテリーレス・メンテナンスフリーを特徴とし、その場発電、その場蓄電、その場利用を目指した超消費電力パワーマネジメント技術の創出を行うものである。この実現に向けた課題は、その骨格をなす集積回路 (LSI) を小型ハーベスタの発電電力以下の極低消費電力で動作させることにある。数センチ以下のサイズの小型環境発電デバイスの発電電力は微弱電力 (~数10 uW以下) であるため、本研究では、発電デバイス以下の消費電力でLSIを動作させてエネルギー利得を得て、システムを恒久的に動作させる。さらに、発電環境に応じてハーベスタ出力電圧は低下するため、様々な環境での利用可能とするためには、低消費電力動作と共に低電圧動作を実現する必要がある。本研究では、極低電力かつ極低電圧動作が可能な、微弱環境エネルギー利用を想定した高効率パワーマネジメント技術基盤構築を行う。

## 3. 研究の方法

微弱な環境エネルギーを活用するパワーマネジメント回路の構築に向け、オンチップ発振回路、ノンオーバーラップクロック生成回路、ドライバ回路、昇圧回路、最大電力点追従制御 (MPPT: Maximum Power Point Tracking) 技術を開拓する必要がある。そこで本研究では、極めて低い電圧で動作するオンチップ発振回路およびノンオーバーラップクロック生成回路について検討を行った。また、ドライバ回路と昇圧回路について検討を行った。さらに、従来のアナログ方式の最大電力点追従制御技術に替わる、デジタル方式の最大電力点追従制御技術について検討を行った。研究方法としては次の手順で検討を行った。

1. 従来回路技術の課題の明確化
2. 課題を解決する新規の回路構成の検討
3. 提案回路の有効性を確認するためのSPICEシミュレーション評価
4. 評価結果に基づいてLSIチップの試作を行い、回路動作の検証を行った

これらの手順を通して超小型IoTデバイスに向けたエネルギー・ハーベスティング技術の基盤技術の研究開拓を行った。

## 4. 研究成果

先に述べた研究方法に従い、研究を行った。各項目の成果について、以下にまとめる。

### (1) オンチップ発振回路

極めて低い電圧で動作するオンチップ発振回路の構築を行った。CMOSインバータの動作電圧下限を低電圧化するために、CMOSインバータを構成するトランジスタの基板電圧を制御する手法を検討した。これにより、トランジスタのリーク電流の影響を低減することができ、低電圧動作が期待できる。基板電圧を制御するために、新たにCMOSインバータを追加する構成を考えた。図1(左)に提案するインバータとこれを31段使用したリング発振回路を示す。メインインバータの出力電圧をフィードバックインバータの入力に印可し、その出力電圧をメインインバー

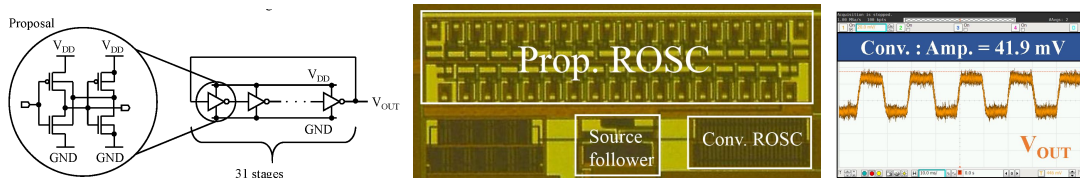


図1 (左) 提案インバータとリング発振器, (中) チップ写真, そして (右) 評価結果

タの基板電位に接続する構成とした。提案回路のシミュレーション評価の結果, 従来回路と比較して, 低電圧動作が可能であることを確認した。この回路を 0.18- $\mu\text{m}$  CMOS プロセスで試作評価を行った。図 1 (中) にチップ写真を示す。提案回路のチップ面積は 0.015  $\text{mm}^2$  であった。評価結果を図 1 (右) に示す。60 mV の電源電圧に対し, 42 mV の振幅で発振することを確認した。

### (2) ノンオーバーラップクロック生成回路

オンチップ発振回路で提案した低電圧化手法を CMOS 論理回路に拡張する検討を行った。特に, NAND ゲートを例にとり検討を行った。図 2 (左) に, 検討した回路構成を示す。通常の NAND ゲートの出力にインバータを接続し, そのインバータ出力を, NAND ゲートを構成するトランジスタの基板端子に接続する構成とした。この手法を採用することで, NAND ゲートの低電圧動作を実現することができる。また, その他の CMOS 論理ゲートへの適用も可能である。提案 NAND ゲートを用いた応用回路として, ノンオーバーラップ (NOL: Non-overlap) クロック生成回路を構成した。図 2 (中) にチップ写真を示す。提案回路のチップ面積は 2805  $\mu\text{m}^2$  であった。図 2 (右) に NOL 回路の出力電圧の電源電圧依存性を示す。60 mV の電源電圧に対し, 従来回路の出力振幅は 28.7 mV であった一方で, 提案回路は 50.3 mV であった。提案回路の極低電圧動作を確認した。

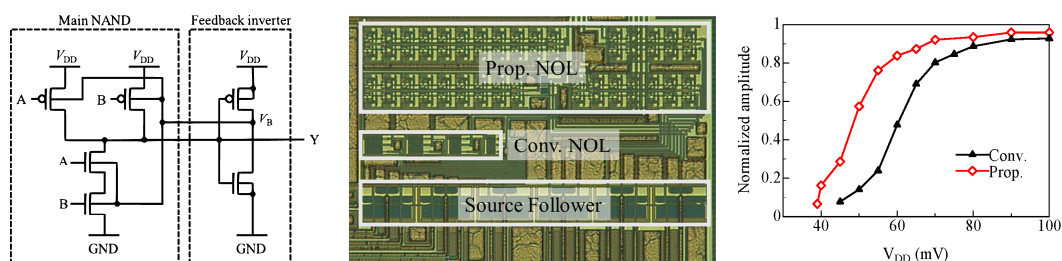


図2 (左) 提案 NAND ゲート, NOL 回路の (中) チップ写真, そして (右) 電源依存性

### (3) ドライバ回路と昇圧回路

微弱な環境エネルギー利用を目指したパワーマネジメント回路の構築に向け, 先述した (1) オンチップ発振回路と (2) NOL 回路に続き, ドライバ回路と昇圧回路の低電圧化の検討を行った。従来回路では, 昇圧回路を駆動するスイッチング電圧を生成するために, 多段構成のドライバ回路を従属接続し, 振幅を増幅した制御クロック信号を生成する手法が採用されていた。しかし, 従来技術では, ドライバ回路が NOL クロック信号を受け, 昇圧した NOL クロック信号を生成できない課題があった。また, この影響で, ドライバを多段接続して振幅を増大させることが難しく, 4-5 段に制約される課題があった。従来のドライバ回路では, 接続段数を  $N$  とすると, 振幅の昇圧比は  $(N+1)$  倍となり, 十分な信号振幅増幅ができない課題があった。そこで本研究では, 図 3 (左) に示すドライバ回路を構築した。本ドライバ回路は, NOL クロック信号を受け, 2 倍昇圧した NOL クロック信号を生成できるように改良したものである。さらに, このドライバ回路を用いて, 図 3 (右) に示す昇圧回路構成を検討した。従来回路技術と比較して, 昇圧を担うチャージポンプ回路の出力電圧をドライバ回路に与え, またドライバ回路の最終段で生成さ

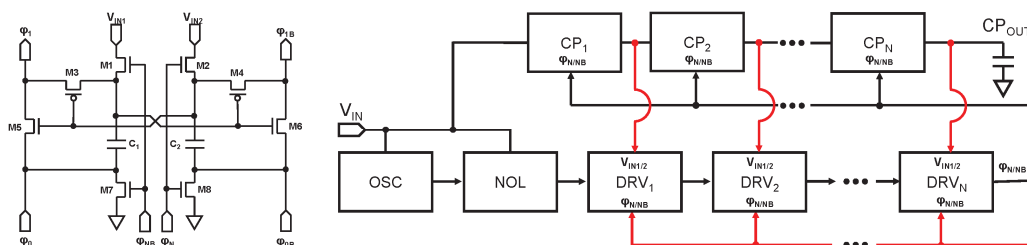


図3 (左) 提案ドライバ回路と (右) これを用いた提案昇圧回路

れる昇圧クロック信号をドライバ回路およびチャージポンプ回路に入力する構成とした。この

構成により、昇圧比を  $2^N$  倍とすることができ、少ない接続段数で高い信号振幅を得ることができる。提案回路のシミュレーション評価を行った。本評価では、ドライバ回路の接続段数を3、すなわち昇圧比率を  $2^3 = 8$  倍とした。図4(左)に、入力電圧を100 mVとしたときのドライバ回路の出力電圧の波形とその拡大図を示す。712.6 mVに昇圧したNOLクロック信号が生成できていることが確認できる。理想的なクロック信号の昇圧比は8倍であるが、チャージポンプ回路やドライバ回路内のスイッチのリーク電流で昇圧比が低下した。図4(右)に昇圧比の電源電圧依存性を示す。提案回路は極めて低い電圧から高い昇圧比を実現できることが確認できる。特に、41 mV以上の電源電圧で6倍以上の昇圧比を実現できることを確認した。

#### (4) 最大電力点追従制御回路

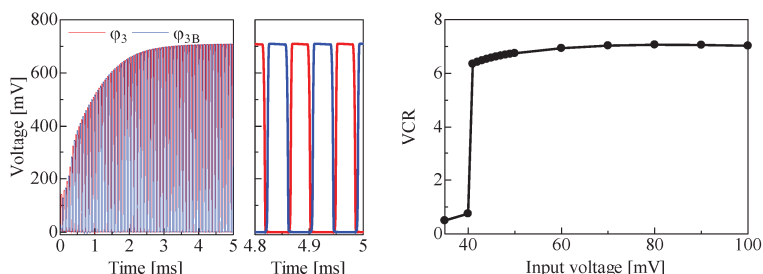


図4 (左)ドライバ回路の動作波形と(右)昇圧比の電源電圧依存性

高効率なエネルギーハーベスティングシステムを実現するために、MPPT 制御回路が必要になる。従来技術では、最大電力点における電圧をアナログ値としてキャパシタに保持し、その後、この電圧とハーベスタの動作点を保持したキャパシタ電圧とを比較し、動作点が最大電力点に

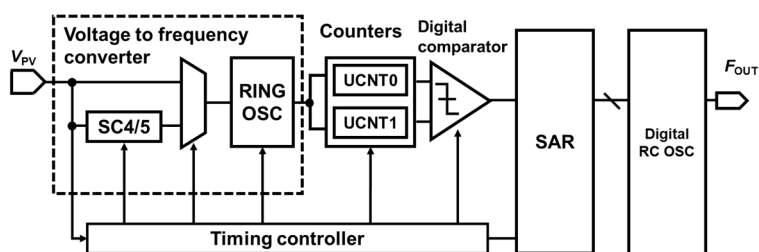


図5 提案するデジタルMPPT制御回路

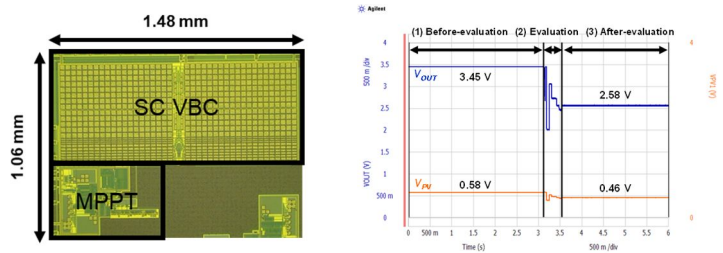


図6 (左)チップ写真と(右)測定結果

収束するように昇圧回路の動作周波数を制御する手法を採用していた。しかし、キャパシタに電圧を保持・記憶する手法では、キャパシタに接続されたトランジスタのリーク電流の影響で、電圧を高精度に保持することが難しい課題があった。そこで、本研究では、デジタル方式を活用した最大電力点追従制御技術を提案する。図5に提案するデジタルMPPT制御回路を示す。最大電力点の電圧をデジタル値に変換し、また動作点における電圧をデジタル値に変換し、これらをデジタルコンパレータで比較し、動作周波数をコントロールして最適動作点で動作するアーキテクチャを開拓した。図6(左)に提案MPPT制御回路を搭載した昇圧回路のチップ写真を示す。チップ面積は  $1.57 \text{ mm}^2$  であった。図6(右)に測定結果を示す。3つの動作期間から構成されており、(1)評価前、(2)評価中、そして(3)評価後である。評価前は開放電圧で動作しており、その後評価中に周波数コントロールを行い、評価後には最適動作周波数で昇圧回路を駆動している。ハーベスタの動作電圧は  $0.46 \text{ V}$  であり、開放電圧 ( $0.58 \text{ V}$ ) の80%の電圧の最適動作点で動作できることを確認した。

## 5. 主な発表論文等

〔雑誌論文〕 計6件（うち査読付論文 6件/うち国際共著 0件/うちオープンアクセス 5件）

1. 著者名 Nishi Masaya, Matsumoto Kaori, Kuroki Nobutaka, Numa Masahiro, Sebe Hikaru, Matsuzuka Ryo, Maida Osamu, Kanemoto Daisuke, Hirose Tetsuya	4. 巻 18
2. 論文標題 A 35-mV supply ring oscillator consisting of stacked body bias inverters for extremely low-voltage LSIs	5. 発行年 2021年
3. 雑誌名 IEICE Electronics Express	6. 最初と最後の頁 20210065
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/elex.18.20210065	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -
1. 著者名 Sebe Hikaru, Matsumoto Kaori, Matsuzuka Ryo, Maida Osamu, Kanemoto Daisuke, Hirose Tetsuya	4. 巻 60
2. 論文標題 A self-bias NAND gate and its application to non-overlapping clock generator for extremely low-voltage CMOS LSIs	5. 発行年 2021年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 SBBL06 ~ SBBL06
掲載論文のDOI (デジタルオブジェクト識別子) 10.35848/1347-4065/abeac2	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 Matsumoto Kaori, Asano Hiroki, Nakazawa Yuichiro, Kuroki Nobutaka, Numa Masahiro, Maida Osamu, Kanemoto Daisuke, Hirose Tetsuya	4. 巻 17
2. 論文標題 An 11.8 nA ultra-low power active diode using a hysteresis common gate comparator for low-power energy harvesting systems	5. 発行年 2020年
3. 雑誌名 IEICE Electronics Express	6. 最初と最後の頁 20200103
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/elex.17.20200103	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -
1. 著者名 HIROSE Tetsuya, NAKAZAWA Yuichiro	4. 巻 E103.C
2. 論文標題 Design of Switched-Capacitor Voltage Boost Converter for Low-Voltage and Low-Power Energy Harvesting Systems	5. 発行年 2020年
3. 雑誌名 IEICE Transactions on Electronics	6. 最初と最後の頁 446 ~ 457
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transele.2019CTI0002	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Matsuzuka Ryo, Terada Tatsuya, Matsumoto Kaori, KITAMURA Masatoshi, Hirose Tetsuya	4. 巻 -
2. 論文標題 A 42-mV startup ring oscillator using gain-enhanced self-bias inverters for extremely low voltage energy harvesting	5. 発行年 2019年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) 10.7567/1347-4065/ab65d4	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Matsumoto Kaori, Asano Hiroki, Nakazawa Yuichiro, Kuroki Nobutaka, Numa Masahiro, Maida Osamu, Kanemoto Daisuke, Hirose Tetsuya	4. 巻 -
2. 論文標題 A 11.8 nA ultra-low power active diode using a hysteresis common gate comparator for low-power energy harvesting systems	5. 発行年 2020年
3. 雑誌名 IEICE Electronics Express	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/elex.17.20200103	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

〔学会発表〕 計16件 (うち招待講演 0件 / うち国際学会 5件)

1. 発表者名 肥田壮太郎, L. Y. GYUN, 西 雅也, 松本 香, 黒木修隆, 沼 昌宏, 毎田 修, 兼本大輔, 廣瀬哲也
2. 発表標題 高効率パワーマネジメントシステムに向けた超低消費電力レギュレータの検討
3. 学会等名 電子情報通信学会 ICD/CAS研究会 学生・若手研究会
4. 発表年 2020年

1. 発表者名 西 雅也, 肥田壮太郎, 松本 香, 黒木修隆, 沼 昌宏, 毎田 修, 兼本大輔, 廣瀬哲也
2. 発表標題 極低電圧で動作するスイッチトキャパシタ型昇圧システムに向けたドライバ回路
3. 学会等名 電子情報通信学会 ICD/CAS研究会 学生・若手研究会
4. 発表年 2020年

1. 発表者名 中野太地, 池田隆希, 瀬部 光, 毎田 修, 兼本大輔, 廣瀬哲也
2. 発表標題 RFエネルギーハーベスティングに向けた極低電圧AC-DCコンバータの検討
3. 学会等名 電子情報通信学会 ICD/CAS研究会 学生・若手研究会
4. 発表年 2020年

1. 発表者名 池田隆希, 瀬部 光, 中野太地, 毎田 修, 兼本大輔, 廣瀬哲也
2. 発表標題 逐次比較型最大電力点追従制御を用いた小型太陽電池向け昇圧システム
3. 学会等名 電子情報通信学会 ICD/CAS研究会 学生・若手研究会
4. 発表年 2020年

1. 発表者名 瀬部 光, 池田隆希, 中野太地, 毎田 修, 兼本大輔, 廣瀬哲也
2. 発表標題 超低電圧で動作する基本論理ゲートとその応用
3. 学会等名 電子情報通信学会 ICD/CAS研究会 学生・若手研究会
4. 発表年 2020年

1. 発表者名 松本 香, 黒木修隆, 沼 昌宏, 毎田 修, 兼本大輔, 廣瀬哲也
2. 発表標題 ヒステリシスコンパレータを使ったアクティブダイオードの評価
3. 学会等名 電子情報通信学会 ICD/CAS研究会 学生・若手研究会
4. 発表年 2020年

1 . 発表者名 M. Nishi, K. Matsumoto, N. Kuroki, M. Numa, H. Sebe, R. Matsuzuka, O. Maida, D. Kanemoto and T. Hirose
2 . 発表標題 A 34-mV startup ring oscillator using stacked body bias inverters for extremely low-voltage thermoelectric energy harvesting
3 . 学会等名 the 18th IEEE international new circuits and systems conference (NEWCAS 2020) (国際学会)
4 . 発表年 2020年

1 . 発表者名 H. Sebe, K. Matsumoto, R. Matsuzuka, O. Maida, D. Kanemoto and T. Hirose
2 . 発表標題 A Self-Bias NAND Gate and its Application to Non-Overlapping Clock Generator for Extremely Low-Voltage CMOS LSIs
3 . 学会等名 the 2020 International Conference on Solid State Devices and Materials (SSDM 2020) (国際学会)
4 . 発表年 2020年

1 . 発表者名 R. Matsuzuka, T. Terada, K. Matsumoto, M. Kitamura, T. Hirose
2 . 発表標題 A 42-mV startup ring oscillator using self-bias inverters for extremely low voltage energy harvesting
3 . 学会等名 the 2019 International Conference on Solid State Devices and Materials (SSDM 2019) (国際学会)
4 . 発表年 2019年

1 . 発表者名 M. Nishi, Y. Nakazawa, K. Matsumoto, N. Kuroki, M. Numa, R. Matsuzuka, O. Maida, D. Kanemoto, T. Hirose
2 . 発表標題 Sub-0.1V input, low-voltage CMOS driver circuit for multi-stage switched capacitor voltage boost converter
3 . 学会等名 IEEE International Conference on Electronics Circuits and Systems (国際学会)
4 . 発表年 2019年



1. 発表者名 松本 香, 中澤勇一郎, 黒木修隆, 沼 昌宏, 廣瀬哲也
2. 発表標題 超低消費電力で動作するアクティブダイオードの設計
3. 学会等名 LSIとシステムのワークショップ2019
4. 発表年 2019年

1. 発表者名 西 雅也, 中澤勇一郎, 松本 香, 黒木修隆, 沼 昌宏, 廣瀬哲也
2. 発表標題 極低電圧エネルギーハーベスティングに向けたスイッチトキャパシタ型昇圧コンバータ
3. 学会等名 第32回 回路とシステムワークショップ
4. 発表年 2019年

1. 発表者名 沖田 翔, 増田創太, 松本 香, 黒木修隆, 沼 昌宏, 毎田 修, 兼本大輔, 廣瀬哲也
2. 発表標題 ワイヤレス給電システムの位置自由度を改善するパワーマネジメント回路に関する研究
3. 学会等名 電子情報通信学会 ICD/CAS研究会 学生・若手研究会
4. 発表年 2019年

1. 発表者名 矢倉佳樹, 佐藤孝憲, 松本 香, 黒木修隆, 沼 昌宏, 毎田 修, 兼本大輔, 廣瀬哲也
2. 発表標題 低電圧エネルギーハーベスティングシステムに向けた超低消費電力電圧モニタ回路
3. 学会等名 電子情報通信学会 ICD/CAS研究会 学生・若手研究会
4. 発表年 2019年

1. 発表者名 木村亮平, 浅野大樹, 松本 香, 黒木修隆, 沼 昌宏, 毎田 修, 兼本大輔, 廣瀬哲也
2. 発表標題 リアルタイムクロックに向けた超低消費電力32 kHz水晶発振回路
3. 学会等名 電子情報通信学会 ICD/CAS研究会 学生・若手研究会
4. 発表年 2019年

1. 発表者名 H. Sebe, D. Kanemoto and T. Hirose
2. 発表標題 Sub-50-mV Charge Pump and its Driver for Extremely Low-Voltage Thermal Energy Harvesting
3. 学会等名 the 2022 International Symposium on Circuits and Systems (国際学会)
4. 発表年 2022年

〔図書〕 計0件

〔出願〕 計1件

産業財産権の名称 電源回路、パワーマネジメント回路及びセンサデバイス	発明者 廣瀬哲也, 瀬部 光	権利者 国立大学法人大阪大学
産業財産権の種類、番号 特許、特願2022-08664	出願年 2022年	国内・外国の別 国内

〔取得〕 計0件

〔その他〕

6. 研究組織

氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関