

令和 5 年 5 月 26 日現在

機関番号：14401

研究種目：若手研究

研究期間：2019～2022

課題番号：19K15027

研究課題名（和文）積層型酸窒化膜によるGaN MOSデバイスの高耐圧・大電流化と閾値電圧制御の実現

研究課題名（英文）Multilayer composite gate dielectrics for fabricating high-performance GaN-MOS devices

研究代表者

野崎 幹人（Nozaki, Mikito）

大阪大学・大学院工学研究科・技術専門職員

研究者番号：90646217

交付決定額（研究期間全体）：（直接経費） 3,300,000円

研究成果の概要（和文）：AlGaIn/GaN高移動度トランジスタのノーマリーオフ化のためにはRIE等によるゲートリセス構造の形成が必要である。本研究課題ではAlGaIn層の薄層化に極低バイアス電力のICP-RIEを用いることで加工表面の変質や2DEG特性の劣化を抑制できることがわかった。またRIE加工面上でのMOS構造形成では、プラズマ酸化等により加工変質層を酸化して安定な界面層を形成することにより良好なMOS界面の電気特性を実現できることを示した。

研究成果の学術的意義や社会的意義

低消費電力なパワーデバイスの需要が高まる中、ワイドバンドギャップ半導体であるGaNは社会的に注目を集めている。優れた2DEG特性が利用できるAlGaIn/GaN高移動度トランジスタでは高周波数動作が可能だが、フェイルセーフの観点からノーマリーオフ化が必須である。本研究ではノーマリーオフ化の実現のためのリセスゲート構造形成時に生じるRIE加工の損傷をAlGaIn基板の表面や基板内部、MOS界面特性等で包括的に評価しており、学術的な価値がある。また、絶縁膜堆積技術による加工損傷の回復のメカニズムを明らかにしており、高品質なGaN MOSデバイスの作製プロセスの開発のために有用な知見が得られた。

研究成果の概要（英文）：In this study, AlGaIn/GaN MOS structures were fabricated by very low-power ICP-RIE and PECVD deposition of SiO<sub>2</sub> dielectrics on the RIE-etched surfaces. It was found that ICP-RIE with reduced bias power was able to suppress the RIE-induced damage. Furthermore, we found that thin damaged layers on the etched AlGaIn surfaces can be recovered by the formation of stable AlGaO<sub>x</sub> interlayer at the PECVD-SiO<sub>2</sub>/etched-AlGaIn interface. The current comprehensive research demonstrates the significant advantages of the proposed low-damage recessed gate process for fabricating AlGaIn/GaN MOS-HEMT devices.

研究分野：半導体

キーワード：窒化ガリウム MOS界面 ゲート絶縁膜 AlGaIn 2次元電子ガス

1. 研究開始当初の背景

世界的な電力需要の高まりに対し、半導体パワーデバイスの高効率化が求められているが、従来のシリコンでは材料物性によって決まる理論限界が問題となっており、新材料として窒化ガリウム (GaN) や炭化ケイ素等のワイドバンドギャップ半導体の研究が盛んに行われている。GaN は AlGa<sub>N</sub>/GaN ヘテロエピ構造を形成することで高濃度・高移動度な2次元電子ガス (2DEG) が利用でき、高速スイッチングが可能な高移動度トランジスタ (HEMT) を作製可能であるが、自発的に誘起される 2DEG によりゲート電圧の印可なしに電流が流れるノーマリーオン動作に課題がある (図 1)。また従来のショットキーゲート型 HEMT では順方向バイアス時のリーク電流が問題となるため、堆積絶縁膜により良好な界面特性を有する MOS 型ゲート構造を形成する必要がある。

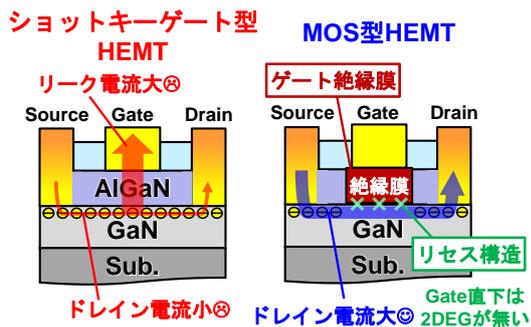


図 1 リセスゲート AlGa<sub>N</sub>/GaN MOS-HEMT

図 1) また従来のショットキーゲート型 HEMT では順方向バイアス時のリーク電流が問題となるため、堆積絶縁膜により良好な界面特性を有する MOS 型ゲート構造を形成する必要がある。

2. 研究の目的

AlGa<sub>N</sub>/GaN HEMT のノーマリーオフ化のためにはゲート直下の AlGa<sub>N</sub> 層を薄層化したりリセスゲート構造の形成等が必要となる。AlGa<sub>N</sub> 層は誘導結合プラズマを用いた反応性イオンエッチング (ICP-RIE) で比較的容易に薄層化できるが、加工損傷による 2DEG や MOS 界面特性の劣化が懸念される。本研究では AlGa<sub>N</sub>/GaN MOS-HEMT 向けの低損傷リセスエッチング技術について検討し、RIE 加工面への高品質な絶縁膜堆積技術の開発を目指した。

3. 研究の方法

Si(111)上に Al<sub>0.2</sub>Ga<sub>0.8</sub>N(50 nm)/GaN 層をエピ成長した基板に対し、ICP-RIE により AlGa<sub>N</sub> 層を薄層化した。ICP-RIE には BCl<sub>3</sub> と Cl<sub>2</sub> の混合ガスを用い、ICP 電力は 50 W に固定し、基板バイアス電力を 1、2、4、10 W と変化させた。本研究ではまず RIE 後の AlGa<sub>N</sub> 表面の組成変化を評価するため、AlGa<sub>N</sub> 層を 10nm エッチングした後の AlGa<sub>N</sub> 表面に対し、放射光光電子分光 (SR-XPS) 分析を行った (1)。放射光のエネルギーは 1253.6 eV、光電子検出角は 90°とした。次に RIE 加工面上での良好な MOS 構造形成を目指し、MOS キャパシタの界面電気特性を評価した (2)。加工表面の SR-XPS 測定と同様に AlGa<sub>N</sub> 層を ICP-RIE で 10 nm エッチングした後、加工面上に PECVD 法で SiO<sub>2</sub> 絶縁膜を 13 nm 堆積し、窒素雰囲気下で 800°C の堆積後熱処理 (PDA) を施した。さらに Al/Ti 積層オーミック電極および Ni ゲート電極を形成して SiO<sub>2</sub>/AlGa<sub>N</sub>/GaN MOS キャパシタを作製し、容量-電圧 (C-V) 特性の測定を行った。また MOS 界面の化学結合状態を評価するため、AlGa<sub>N</sub> 層をバイアス電力 4 W で 10 nm エッチングした後、加工面上に SiO<sub>2</sub>/AlGa<sub>N</sub> 構造を形成し、SR-XPS 測定をした (3)。具体的には加工面上に 2 nm の PECVD-SiO<sub>2</sub> 膜を成膜した後、PDA を施した試料に対し Ga 2p<sub>3/2</sub> および Al 2p スペクトルを取得した。最後に RIE が基板表面よりも深い領域に与える影響を調べるため、ホール効果測定により 2DEG の特性であるシートキャリア密度 (N<sub>s</sub>) と電子移動度 (μ) を評価した (4)。

4. 研究成果

(1) エッチング前 (w/o RIE) とエッチング後の AlGa<sub>N</sub> 表面の SR-XPS の測定結果を図 2、図 3 に示す。スペクトルのピーク強度は AlGa<sub>N</sub> 基板由来の Ga 3d ピークで規格化した。Al 2p ピークはバイアス電力に依らず RIE 後に減少していることから、Al が Ga よりも優先的に脱離したことがわかった。O 1s ピークは RIE 後に強度が増大しているが、そのピーク強度はバイアス電力が高いほど増大している。これは RIE によって AlGa<sub>N</sub> 表面の自然酸化膜は除去されるが、その後の大気暴露によって再酸化が起こっており、その反応性はバイアス電力に依存すると考えられる。同様に N 1s ピークでもバイアス電力に依存した組成変化が見られた。バイアス電力

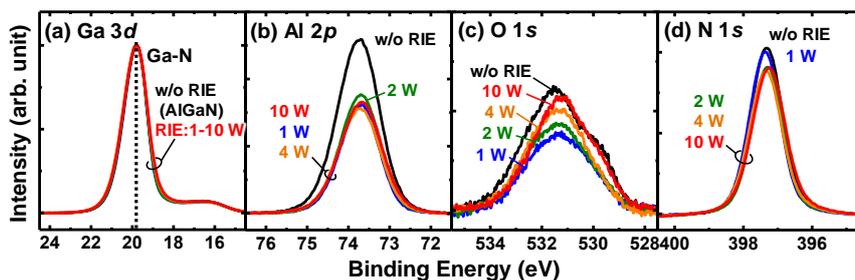


図 2 エッチング前後の AlGa<sub>N</sub> 表面の SR-XPS スペクトル

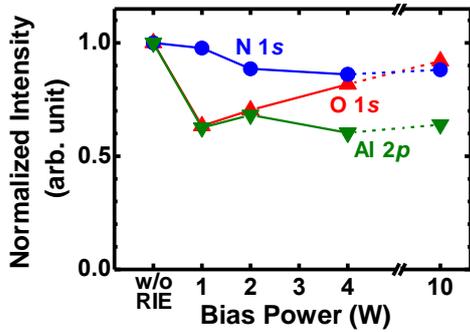


図3 エッチング前の強度を基準としてプロットしたSR-XPSピーク強度のバイアス電力依存性

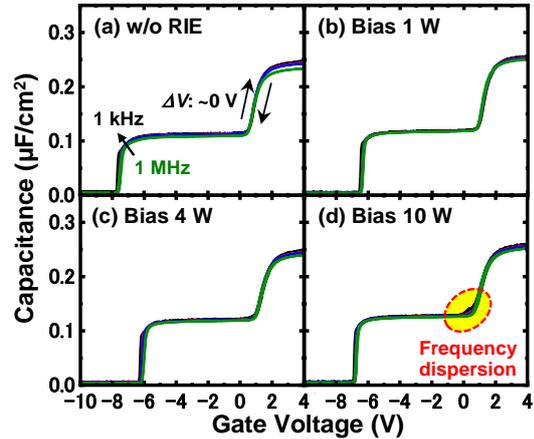


図4 SiO<sub>2</sub>/AlGaIn/GaN MOS キャパシタのC-V特性

2 W 以上では N 1s ピークが減少しており表面から窒素脱離が起きたと考えられるが、バイアス電力 1 W のピーク強度は RIE 前後でほとんど変化しておらず、低バイアス電力での

RIE 加工は AlGaIn 表面の変質抑制に有効であると言える。

(2) RIE 加工面上に作製した SiO<sub>2</sub>/AlGaIn/GaN MOS キャパシタの C-V 特性を図 4 に示す。測定周波数は 1 k~1 MHz である。RIE 条件の異なる各 MOS キャパシタで、2DEG および MOS 界面の蓄積に相当する 2 段階の C-V カーブが得られた。SiO<sub>2</sub>/AlGaIn 界面の特性劣化を示す周波数分散は最もバイアス電力の高い 10 W で加工した試料のみで見られており (図 4(d))、高バイアス電力でのエッチングにより SiO<sub>2</sub>/AlGaIn 界面の電気特性が劣化したことが分かる。一方、バイアス電力 4 W 以下の試料では AlGaIn 基板表面の組成が変化していたにもかかわらず (図 2、3)、C-V 測定では周波数分散のない良好な界面特性を示した (図 4 (a)-(c))。これは低バイアス電力のエッチングであれば、エッチング時に生じる AlGaIn 表面の加工損傷を MOS 構造の形成時に回復できることを示唆している。

(3) C-V 特性で見られた加工損傷の回復について調べるため、SiO<sub>2</sub>/AlGaIn 界面を SR-XPS 測定で評価した (図 5)。結合エネルギーの較正は AlGaIn 基板由来の N 1s のピークで行った。RIE 後の AlGaIn 表面についてピーク分離解析を行うと、Al-O、Ga-O の酸化物ピークが存在していた。これは先に記した大気暴露によって起きる加工面の再酸化に相当する。次に PDA 後の SiO<sub>2</sub>/AlGaIn 構造から得られたスペクトルを見ると、Ga-O 成分と Al-O 成分がともに増加していることがわかった (図 5(c)、図 5(d))。これは加工後の AlGaIn 表面が PECVD 成膜初期に酸素プラズマに曝され酸化されたことや窒素雰囲気下での PDA 時により安定な AlGaO<sub>x</sub> 界面層が形成されたことを示している。つまり、図 4 の MOS キャパシタで得られた良好な界面電気特性は、AlGaIn 表面の加工変質層が消費されて良質な界面酸化層となることで実現できたと考えられる。この結果から PECVD-SiO<sub>2</sub> 膜と成膜後の熱処理が RIE 加工面上のゲート絶縁膜の形成方法として有用であることがわかった。

(4) 最後にホール効果測定の結果を図 6 に示す。一般的には AlGaIn 層が薄層化すると分極が弱まるため、N<sub>s</sub> は減少すると考えられるが、AlGaIn 膜厚 15

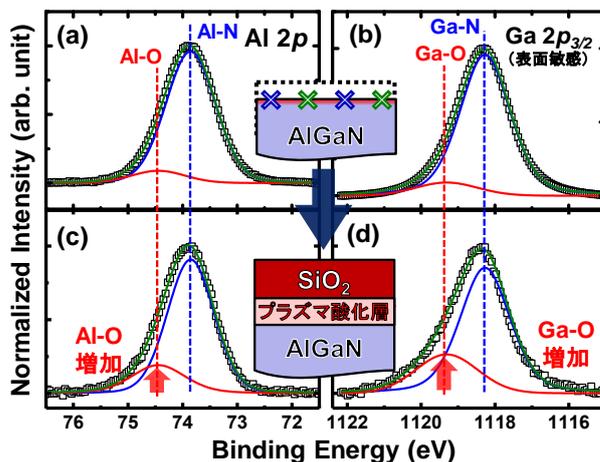


図5 SiO<sub>2</sub>/AlGaIn 界面のSR-XPSスペクトル

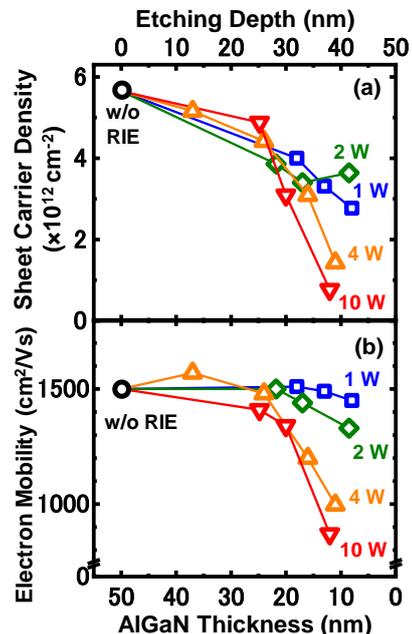


図6 ホール効果測定

nm 以下の領域ではバイアス電力 1 W や 2 W に比べ、4 W および 10 W の  $N_s$  が明らかに減少していた (図 6(a))。また図 6(b)に示すように RIE 時のバイアス電力を下げるほど  $\mu$  の低下を抑制できた。これらの結果は、バイアス電力 4 W 以上の ICP-RIE の場合、AlGaIn/GaN 界面の分極を弱めたり電子の散乱源となる不純物や欠陥が導入されたりすることを示唆している。一方で低いバイアス電力での AlGaIn 層の薄層化では 2DEG の劣化を抑制できるため、極低バイアス電力の ICP-RIE が AlGaIn/GaN HEMT のゲートリセスプロセスとして有用であることがわかった。

5. 主な発表論文等

〔雑誌論文〕 計1件（うち査読付論文 1件／うち国際共著 0件／うちオープンアクセス 0件）

1. 著者名 Nozaki Mikito, Terashima Daiki, Yoshigoe Akitaka, Hosoi Takuji, Shimura Takayoshi, Watanabe Heiji	4. 巻 59
2. 論文標題 Evaluation and mitigation of reactive ion etching-induced damage in AlGa <sub>N</sub> /Ga <sub>N</sub> MOS structures fabricated by low-power inductively coupled plasma	5. 発行年 2020年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 SMMA07 ~ SMMA07
掲載論文のDOI（デジタルオブジェクト識別子） 10.35848/1347-4065/ab8f0e	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計4件（うち招待講演 1件／うち国際学会 2件）

1. 発表者名 Heiji Watanabe, Takuji Hosoi, Mikito Nozaki, Hidetoshi Mizobata, Takayoshi Shimura
2. 発表標題 Gate Stack Technology for Advanced GaN-based MOS Devices
3. 学会等名 2020 International Conference on Solid State Devices and Materials（招待講演）（国際学会）
4. 発表年 2020年

1. 発表者名 Mikio Nozaki, Daiki Terashima, Akitaka Yoshigoe, Takuji Hosoi, Takayoshi Shimura, Heiji Watanabe
2. 発表標題 Evaluation of Reactive Ion Etching-induced Damage on 2DEG at AlGa <sub>N</sub> /Ga <sub>N</sub> Interface
3. 学会等名 IWDTF 2019（国際学会）
4. 発表年 2019年

1. 発表者名 野崎幹人, 寺島大貴, 吉越章隆, 細井卓治, 志村考功, 渡部平司
2. 発表標題 AlGa <sub>N</sub> /Ga <sub>N</sub> ヘテロ構造の低バイアス電力ICPエッチングによる低損傷加工
3. 学会等名 先進パワー半導体分科会第6回講演会
4. 発表年 2019年

1. 発表者名 野崎 幹人, 寺島 大貴, 吉越 章隆, 細井 卓治, 志村 考功, 渡部 平司
2. 発表標題 ICPエッチングがAlGaIn/GaN界面の2DEGに与える影響の評価
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関