科学研究費助成事業 研究成果報告書

令和 4 年 6 月 3 0 日現在

機関番号: 3 2 6 8 2 研究種目: 若手研究 研究期間: 2019~2021

課題番号: 19K20282

研究課題名(和文)次世代マルチFPGAシステムに向けた先端的CFDアルゴリズムの研究開発

研究課題名(英文)A research and development of an advanced CFD algorithm for next generation multi FPGA system.

研究代表者

宮島 敬明 (Miyajima, Takaaki)

明治大学・理工学部・専任講師

研究者番号:90770850

交付決定額(研究期間全体):(直接経費) 3,300,000円

研究成果の概要(和文): MPS法の近傍粒子探索処理をデータフローの形にし、FPGAに最適なアルゴリズムを提案する、という提案は達成された。Arria10 FPGAを用いてマルチコアCPUよりも高速に処理を行うことができ、その成果を国際学会に対外発表することができた。回路面積のモデル化については改良の余地があると考える。また、マルチFPGAへの実装については、CPUを介したブリッジ通信について実装と評価を行った。FPGAの直接通信よりも柔軟ではあるが、通信バンド幅が低くなってしまう問題が予備評価で明らかになった。FPGAの直接通信を用いる方向で改めて検討を行っている。

研究成果の学術的意義や社会的意義 非圧縮性流体の解析に用いられる粒子法の一種である、MPS法について、初めてデータフロー型のアルゴリズム の提案を行った。提案手法は広帯域のメモリを必要としない方法で、GPUなどの広帯域メモリを性能向上の要因 とするデバイスの性能向上が頭打ちになった場合にも利用可能な手法である。他の粒子法に応用可能かどうかの 要因解析も終わっており、Incompressive SPH法などへの応用も期待できる。

研究成果の概要(英文): A proposal to make a search for neighbour particles in MPS method into a form of data flow was published at an international conference. The proposal was also implemented on FPGA and evaluated. It is shown that the processing time on Arria10 FPGA slightly out-perform it on multi-core CPU. We found that there is room for improvement in a proposed model to estimate circuit area. Regarding multiple FPGA, a bridged data transfer with CPU was proposed and evaluated. An evaluation shows that although the bridged data transfer is more flexible than FPGA dedicated data transfer, bandwidth is lower than FPGA-dedicated one. We are now considering using the latter one to achieve higher performance.

研究分野: 高性能計算

キーワード: コンフィギュラブル・コンピューティング 数値流体力学 高性能計算 MPS法

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等に ついては、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

様 式 C-19、F-19-1、Z-19、CK-19(共通)

1.研究開始当初の背景

研究開始当初の本研究の学術的背景は次の3つである。背景1. 高 Byte/Flop (B/F) 値アプリケーション分野での時空間ブロッキング (TB: Temporal Blocking) の重要性と特性の理解が進んできたこと。背景2. 大規模かつ高電力効率な Field Programmable Gate Array (FPGA)システムと TB の相性の良さが明らかになってきたこと。背景3. 粒子系ソルバー Moving Particle Semi-implicit (MPS)法が注目を集めているが高速化が困難なことである。

2.研究の目的

本研究の目的は、MPS 法を題材に、時空間ブロッキングを適用した新手法、TB-MPS 法の提案を行い、TB の粒子系ソルバーへの適用可能性を理解することである。また、TB-MPS 法FPGA システムに適した形に変更した新手法、STREAM-TB-MPS 法を提案し、さらにそれをマルチ FPGA システムへ拡張することで、ソフトウェアだけでなくハードウェアの力を利用し、計算時間の短縮を図ることである。これらの提案手法が既存のマルチコ CPU や GPU に対しどの程度の優位性を持つかを理解し、今後の高 B/F 値な高性能計算の方向性を展望することが、本研究の大きな目的である。

3.研究の方法

上記の学術的問いを解明すべく、以下の様に研究方法を設定する。

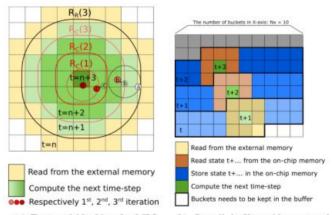
- A) MPS 法への時空間ブロッキングを適用し、その適用可能範囲を探る 研究目的 1 では、バケット法を用いた MPS 法に TB を適用した TB-MPS 法を提案し、粒子系ソルバーへの TB の適用可能性を探る。
- B) TB-MPS 法の単体 FPGA への実装し、両者の組み合わせの優位性を探る 研究目的 2 では、目的 1 の TB-MPS 法をストリーム計算の形にした手法、STREAM-TB-MPS 法を 提案し、それを FPGA 上に実装・評価することで、TB を適用した粒子系ソルバーと FPGA の組み 合わせの優位性を探る。
- C) 2.のマルチ FPGA システムへの拡張した際の課題を、SW/HW 協調設計により解決する。 研究目的 3 では、目的 2 で提案した STREAM-TB-MPS 法をマルチ FPGA システムに拡張した手法を提案し、並列化手法と通信パターン、回路面積の 3 つの要素のトレードオフについてモデル 化や議論を行う。

4.研究成果

MPS 法の近傍粒子探索処理をデータフローの形にし、FPGA に最適なアルゴリズムを提案する、

という提案は達成された。具体的には、 右の図に示すように、近傍粒子探索が Nステップ後に必要な領域を特定する ことと、それをステンシルバッファの 形でデータフロー型のアルゴリズム を提案した。これは、MPS 法が非圧縮 性流体を対象にしており、バケットと 呼ばれる小領域で粒子の個数のより が決まっているという物理的な特性 を利用したものである。本アルゴリズ ムは、物理的な特性とデータフローの 考え方の2つの研究領域をまたいだ提 案手法であると言える。

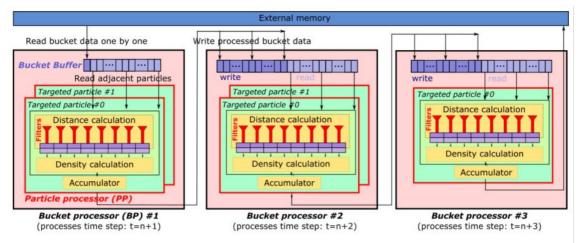
実装に際して、2020 年当時の大規模 FPGA である Intel PAC (Arria 10 GX) を用いた。FPGA は、高性能計算の分野で近年注目されているが、MPS 法の様な粒子系シミュレーションの実装例



(a) Temporal blocking for MPS (b) Stencil buffer with temporal parallelism

An overview of proposed method which exploits temporal parallelism in MPS when the degree of temporal parallelism is three

は少ない。FPGA 上に下の図に示す構造で提案アルゴリズムを実装した。ステンシルバッファを基本としたもので、必要となる外部メモリへのアクセス粒度は 120B/cycle 程度である。この数字は CPU や GPU で必要となるものよりも大幅に小さいく、高 B/F 値とされる MPS 法の B/F 値を下げることができた。



An overview of computation architecture when a degree of TB is three. There are three different Bucket Processors (BPs). Each BP computes one time step and is composed of a bucket buffer and multiple particle processors (PPs).

評価においては、マルチコア CPU よりも高速に処理を行うことができ、その成果を国際学会に対外発表することができた。回路面積のモデル化については改良の余地があると考える。また、マルチ FPGA への実装については、CPU を介したブリッジ通信について実装と評価を行った。FPGA の直接通信よりも柔軟ではあるが、通信バンド幅が低くなってしまう問題が予備評価で明らかになった。FPGA の直接通信を用いる方向で改めて検討を行っている。

5 . 主な発表論文等

「雑誌論文〕 計1件(うち査読付論文 1件/うち国際共著 1件/うちオープンアクセス 1件)

/= /-
行年
年
初と最後の頁
201
有無
有
 著
該当する

〔学会発表〕 計8件(うち招待講演 2件/うち国際学会 4件)

1.発表者名

Takaaki Miyajima, Kentaro Sano

2 . 発表標題

A memory bandwidth improvement with memory space partitioning for single-precision floating-point FFT on Stratix 10 FPGA

3.学会等名

2021 IEEE International Conference on Cluster Computing (CLUSTER) (国際学会)

4.発表年

2021年

1.発表者名

Takaaki Miyajima, Tomohiro Ueno, Jens Huthmann, Kentaro Sano and Atsushi Koshiba

2 . 発表標題

Research activity on a high-performance off-loading engine with multiple FPGAs

3 . 学会等名

The 3rd R-CCS International Symposium

4.発表年

2021年

1.発表者名

宮島敬明、上野知洋、佐野健太郎

2 . 発表標題

高性能計算のための高速フーリエ変換のFPGA実装と評価

3.学会等名

電子情報通信学会 リコンフィギャラブルシステム研究会

4 . 発表年

2021年

1. 発表者名 Takaaki Miyajima, Tomohiro Ueno, Atsushi Koshiba, Jens Huthmann, Kentaro Sano
2 . 発表標題 High-Performance Off-loading Engine with multiple FPGAs through Custom Computing
3.学会等名 The 2nd R-CCS International Symposium(国際学会)
4 . 発表年 2020年
1. 発表者名 Takaaki Miyajima, Tomohiro Ueno, Atsushi Koshiba, Jens Huthmann, Kentaro Sano, and Mitsuhisa Sato
2. 発表標題 High-Performance Custom Computing with FPGA Cluster as an Off-loading Engine
3 . 学会等名
International Conference for High Performance Computing, Networking, Storage and Analysis (SC '19) Research Poster(国際学

1.発表者名

会) 4.発表年 2019年

Takaaki Miyajima, Tomoya Hirao, Naoya Miyamoto, Jeongdo Son and Kentaro Sano

2 . 発表標題

A software bridged data transfer on a FPGA cluster by using pipelining and InfiniBand verbs

3 . 学会等名

10th International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART 2019)(国際学会)

4 . 発表年

2019年

1.発表者名

Takaaki Miyajima

2 . 発表標題

An optimization of search for neighbour-particle in MPS method for Xeon, Xeon Phi and GPU by using directives

3 . 学会等名

OpenACC Annual Meeting 2019 (招待講演)

4 . 発表年

2019年

1.発表者名				
宮島敬明				
2.発表標題				
MPS法への連結リストの適用と各種並列計算機を用いた 近傍粒子探索の高速化				
3.学会等名				
GPU Computing Workshop for Advanced Manufacturing 2019 (招待講演)				
4.発表年				
2019年				
(回事) = ±10//t				
〔図書〕 計0件				
〔産業財産権〕				
〔その他〕				
_				
6.研究組織 氏名		T		
(ローマ字氏名)	所属研究機関・部局・職	備考		
(研究者番号)	(機関番号)			

7.科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------