

令和 4 年 6 月 15 日現在

機関番号：32714

研究種目：研究活動スタート支援

研究期間：2019～2021

課題番号：19K24356

研究課題名（和文）プロセッサ性能カウンタを用いたアダプティブ電源制御による計算機電源の効率改善

研究課題名（英文）Computer power efficiency improvement by adaptive power control using processor performance counter

研究代表者

河口 進一（KAWAGUCHI, Shinichi）

神奈川工科大学・健康医療科学部・教授

研究者番号：30850945

交付決定額（研究期間全体）：（直接経費） 2,200,000 円

研究成果の概要（和文）：運用中の計算機のプロセッサは低負荷となることが多いため、プロセッサの電力負荷状況に応じた最適な電源制御による効率化が有効である。この実現に向けて電源制御を目的とする、プロセッサ性能カウンタを用いた電力負荷の推定手法を検討した。その結果プロセッサ性能カウンタ情報から小規模なIIRデジタルフィルタにより高精度な電力推定が行えることが確認できた。さらに電力推定精度を向上させるためには、アプリケーションに適するパラメータへの最適化が必要であり、本研究においてパラメータを自動調整する手法を確立した。これらの電力推定手法を電源制御に適用することで電力損失が削減できることが確かめられた。

研究成果の学術的意義や社会的意義

脱炭素社会実現に向け情報システムの省電力化は極めて重要な課題である。IoT(Internet of Things)、スマートフォン、サーバなどの情報機器が消費する電力は今後益々増加が予想され、これら計算機システムの省電力化が強く求められている。

本研究の成果は、計算機システム内で電力を供給する電源における電力損失を削減するための省電力化手法の実現に向け必要となる技術を確立するものとなる。

研究成果の概要（英文）：Processors of computers in operation tend to be light load due to such as data waiting. It is required to improve the efficiency of processor power supplies by optimal efficiency control according to the processor power load condition including the light workload. To resolve this issue, a processor power load estimation method for purpose of power supply control was considered. This study showed power estimation method by IIR digital filter based on the information output by processor's performance measurement circuit is effective. To enable to estimate the power load with high accuracy using the performance measurement information, it is necessary to set optimal parameters for the application to be executed in the processor. This study also showed online parameter determination methods to enable the precise power estimation for the executed application. It was confirmed that power loss can be reduced by applying these power estimation methods to power supply control.

研究分野：パワーエレクトロニクス

キーワード：プロセッサ電源 省電力化 性能計測 電力推定 適応制御 デジタルフィルタ

1. 研究開始当初の背景

脱炭素社会実現に向け情報システムの省電力化は極めて重要な課題である。IoT(Internet of Things)、スマートフォン、サーバなどの情報機器が消費する電力は今後益々増加が予想され、その省電力化が強く求められている。これに対して情報システムのあらゆる構成要素で電力効率を向上させる取り組みが行われている。情報システムの電源においても、情報処理を行うための電力供給において損失をより削減するための新たな技術が必要とされている。特に情報システムの中核となる計算機システムはデータ処理負荷が著しく変化することから、本特性に最適な電源システム技術を確立することにより、情報システムのさらなる省電力化への貢献が求められている。

2. 研究の目的

情報システムのデータ処理負荷の変動に最適に対応できる電源システム技術を確立し、情報システム省電力化に寄与することが本研究の目的である。特に計算機の運用において多くの時間を占める低負荷状態も含めた実運用環境下[1-2]でのプロセッサ電源の電力損失削減に着目した。そのためにプロセッサのデータ処理状況がリアルタイムに計測される性能カウンタ情報を電源システム制御に適用するアダプティブ電源効率制御システム[3]の実現を図る。本省電力技術の確立に向けて、本研究では性能カウンタからのプロセッサ負荷電力推定手法の確立と予測精度の向上を目標に設定した。さらに確立された負荷電力推定手法の電源効率制御への適用のための方式的な方向性、有効性を見出すことを目指した。

3. 研究の方法

(1) プロセッサ性能カウンタによる電力推定の電源制御に向けた実装方法の検討

プロセッサ性能カウンタの外部インタフェースを備え、各種ジョブ実行時のデータ処理情報およびプロセッサ負荷電力推移をリアルタイムに取得できる実験計算機システムを構築する。性能カウンタ計測出力に対する回帰分析による電力推定式を導出する。電力推定式の電源システム制御への応用に適するハードウェア実装方法を確立する。また提案方法により実装された電力推定方式での電力推定精度の検証、評価を行う。

(2) 電力推定式パラメータの自動調整アルゴリズム検討

回帰パラメータおよび性能カウンタ信号平均化パラメータの自動調整アルゴリズムを検討する。各種ベンチマークプログラム実行時にパラメータ自動調整アルゴリズムが実行できるシミュレーションモデルを整備する。ベンチマークプログラム実行時のパラメータ自動調整による電力予測精度への効果を検証する。

(3) プロセッサ性能カウンタを用いた計算機電源効率改善検討

上記で得られる電力推定方式を用いた電源効率化制御の方式検討を行う。推定される電力負荷に応じて電源効率が最適となる電源フェーズ構成への制御を行うプロセッサ電源モデルを構築する。実負荷データに対する本方式による効率改善を電源シミュレーションにより検証する。

4. 研究成果

(1) 実験計算機システム環境を構築し、Linux OS 上での CPU 系、システム系、I/O 系アプリケーション実行中のプロセッサ消費電力および性能カウンタ値の時系列データを採取した。各種条件で採取した消費電力および性能カウンタ情報に基づき重回帰分析による説明変数パラメータを求め、数 μ 秒オーダの時間粒度で 0.9 を超える決定係数を示す予測精度の高い電力推定式を得た。上記で得られた電力推定式内の平均処理を、デジタル電源制御内の DSP で実現できるように差分方程式に変換した。このことによって、プロセッサとデジタルインターフェースを持つ DSP が性能カウンタ情報を取得し、DSP においてプロセッサ電力予測が行える方式を考案し、本方式の妥当性をシミュレーションにより検証した。差分方程式による電力予測は小規模ハードウェアにより実現可能な IIR デジタルフィルタ(図1)で実装できる。これらのハードウェア検証を実施するために、FPGA を用いて、負荷電力推定テストボードを試作した。テストボードを実験計算機システムに組み込み、実計算機で各種ベンチマークプログラムを実行させている時のプロセッサの負荷電力推定を図2の通り高い精度で実施できることを確認した。

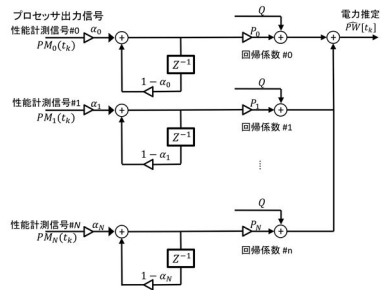


図 1 電力推定 IIR デジタルフィルタ

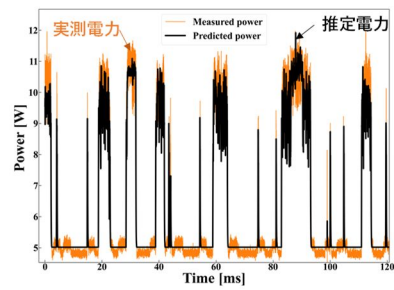


図 2 プロセッサ電力推定結果

(2) 同時に、電力予測パラメータを自動的に推定するために、指数平均平滑化パラメータと電力予測回帰パラメータを並行して同定するアルゴリズムを考案した。本アルゴリズムにより図 3、図 4 に示すように推定パラメータがアプリケーションに応じて自動調整され最適化されることを確認した。パラメータ自動調整という手段が確立され、本方式を適用することにより図 5 に示すようにプログラム切替え時にもパラメータを再設定することなく、継続した電力推定が可能となった。これらの結果からプロセッサ性能カウンタを用いたアダプティブ電源制御による計算機電源の効率改善をさらに促進させることができた。

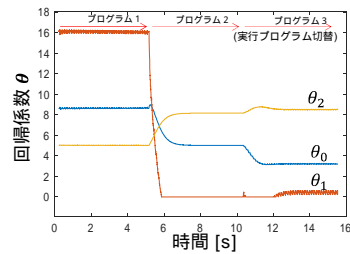


図 3 回帰係数パラメータ調整

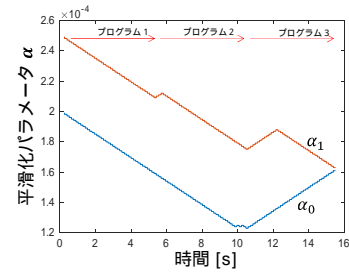
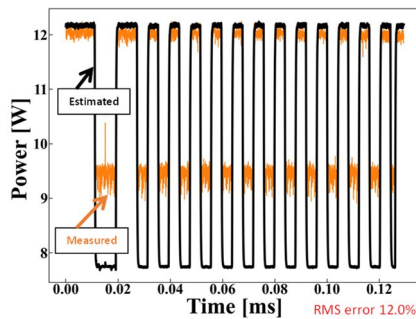
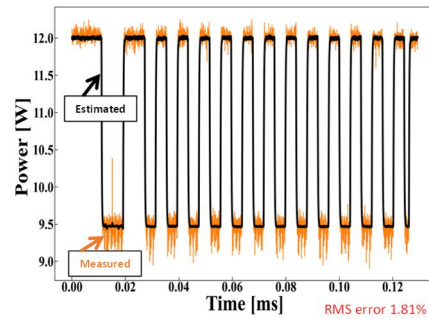


図 4 平滑化パラメータ自動調整



(a) 実行プログラム切替直後の電力推定



(b) パラメータ調整後の電力推定

図 5 パラメータ自動調整による電力推定精度の改善

(3) マルチフェーズ電源において負荷推定電力に応じて電源フェーズ数をリアルタイムで制御する電源のシミュレーションモデルを構築した。ジョブプログラムを実行した場合の性能カウンタ情報および電力負荷データを用いたシミュレーションにおいて、I/O 系等プロセッサ負荷変動の大きいジョブにおいては最大 30%程度の電源電力損失削減が見込めることが確認された。

< 引用文献 >

- [1] Luiz Andre Barroso and Urs Holzle, The case for energy proportional computing, Computer, 40, pp33-37, Dec. 2007
- [2] John L. Hennessy, David A. Patterson, Computer Architecture: A quantitative Approach 6th edition, Morgan Kaufmann, 2017
- [3] S. Kawaguchi and T. Yachi, "Adaptive Power Efficiency Control by Computer Power Consumption Prediction Using Performance Counters," IEEE Trans. on Industry Applications, vol. 52, no. 1, pp. 407-413, Jan.-Feb. 2016

5. 主な発表論文等

〔雑誌論文〕 計0件

〔学会発表〕 計4件（うち招待講演 0件 / うち国際学会 2件）

1. 発表者名 河口進一
2. 発表標題 IIRデジタルフィルタを用いた性能計測情報による プロセッサ電力推定
3. 学会等名 電子情報通信学会 電子通信エネルギー技術研究会 (EE)
4. 発表年 2020年

1. 発表者名 河口進一
2. 発表標題 性能計測情報を用いたプロセッサ電力推定における オンラインパラメータ決定手法
3. 学会等名 電子情報通信学会 電子通信エネルギー技術研究会 (EE)
4. 発表年 2020年

1. 発表者名 河口進一
2. 発表標題 Power Consumption Estimation by IIR digital filter for Computer Power Supply Efficiency Improvement
3. 学会等名 IEEE Energy Conversion Congress and Exposition Asia, 2021 (国際学会)
4. 発表年 2021年

1. 発表者名 河口進一
2. 発表標題 Online parameter identification process for processor power estimation using performance monitoring information
3. 学会等名 IEEE The 23rd European Conference on Power Electronics and Applications (国際学会)
4. 発表年 2021年

〔図書〕 計0件

〔出願〕 計2件

産業財産権の名称 電力予測装置、演算装置および電源制御システム	発明者 河口進一	権利者 学校法人幾徳学園
産業財産権の種類、番号 特許、特願2020-138683	出願年 2020年	国内・外国の別 国内

産業財産権の名称 電力推定装置および電源制御システム	発明者 河口進一	権利者 学校法人幾徳学園
産業財産権の種類、番号 特許、特願 2020-217034	出願年 2020年	国内・外国の別 国内

〔取得〕 計0件

〔その他〕

-

6．研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----

7．科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8．本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------