

機関番号：32689

研究種目：基盤研究（A）

研究期間：2008～2010

課題番号：20240004

研究課題名（和文）超大規模LSI設計・実装技術の研究

研究課題名（英文）Research on design and implementation of Ultra Large scale LSI

研究代表者

後藤 敏（GOTO SATOSHI）

早稲田大学・理工学術院・教授

研究者番号：10367170

研究成果の概要（和文）：

本研究では、10年後の1億ゲートLSIの設計と実装問題を解決するために、SiS（システム・イン・シリコン）アーキテクチャの設計から、回路・デバイス、物理設計、実装までの方法論を確立し、SiS上でシステムの統合化を図り、従来のSoC（システム・オン・チップ）やSiP（システム・イン・パッケージ）で実現されている方法に比べて、LSI開発期間を1/5に、製造コストを1/10に、消費電力を1/10に削減できる基盤技術を開発した。具体的には（1）大規模システム設計方法の研究、（2）大規模LSI自動設計技術の研究開発、（3）大規模回路の性能と機能を保証する高位レベル検証技術を取り組み、超大規模回路を低消費電力化と大容量通信で実現し、設計コストと製造コストを飛躍的に削減する方法を開発した。

研究成果の概要（英文）：

In this research, fundamental technologies have been developed from architecture circuit, device design to package design to implement 100 million Gate LSI within 1/5 development period, 1/10 fabrication cost and 1/10 power consumption compared with conventional SoC or SiP technologies. Particularly, by doing (1) Research on large-scale system design methodologies, (2) Research on large-scale design automation technologies, (3) Research on high level verification technologies, achieved the drastic reduction on design and fabrication cost with realizing ultra low power and huge bandwidth communication.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
20年度	8,200,000	2,460,000	10,660,000
21年度	11,300,000	3,390,000	14,690,000
22年度	11,200,000	3,360,000	14,560,000
年度			
年度			
総計	30,700,000	9,210,000	39,910,000

研究分野：情報通信（デバイス）

科研費の分科・細目：システムオンチップ

キーワード：LSI設計、LSI実装、LSIアーキテクチャ、コンピュータ自動設計

1. 研究開始当初の背景

LSI はすでに 1 億トランジスタの時代に入り、多様な処理機能と大容量メモリが SoC (システムオンチップ) として搭載可能となってきた。今後 10 年後に、1 億ゲート規模の回路が 1 チップ上に搭載され、ナノレベルへ更なる微細化が図られると、DRAM、フラッシュ、RF の混載が加速され、SoC 開発は莫大な設計開発工数と、マスク作成とチップ製造費用が膨大となる。このため SiP (システム・イン・パッケージ) が注目され、メモリと ASIC 等の IP を別のパッケージに搭載することで、製造コストを低減することが図られているが、低消費電力化が図れないことと、チップ間で大容量の通信容量が取れないという課題に直面している。SiS (システム・イン・シリコン) は、SoC の性能を維持したまま、マルチチップの製造を行う新しいアーキテクチャである。異なる設計ルールで作られた IP をマイクロバンプで接続して、1 チップに搭載しようというもので、超大規模回路を低消費電力化と大容量通信で実現し、製造コストも大幅に下げることができる。

2. 研究の目的

本研究では、10 年後の 1 億ゲート LSI の設計と実装問題を解決するために、SiS アーキテクチャの設計から、回路・デバイス、物理設計、実装までの方法論を確立し、SiS 上でシステムの統合化を図り、従来の SoC や SiP で実現されている方法に比べて、LSI 開発期間を 1/10 に、製造コストを 1/10 に、消費電力を 1/10 に削減できる基盤技術を 4 名のチームで協力して期間内に開発する。

3. 研究の方法

(1) 大規模システム設計方法の研究

SiS はシリコン・インターポーザ上にマイクロバンプ構造で複数のチップを搭載しようというものであり、日本のベンチャー会社である SFT (シリコン・ファブリケーション・テクノロジー) 社と早稲田大学が開発中のものであるが、まだ世界を見渡しても SiS を具体的に実現した報告は発表されておらず、本プロジェクトで取り組むのが最初の試みであるという極めてユニークな実装方法である。期間内に、 $0.065\mu\text{m}$ で開発した DRAM と、 $0.09\mu\text{m}$ で開発した ASIC の相互を実際に配線接続することで、SiS デバイスとして、高速通信、電源、信号干渉、クロック問題を解決して正常に動作することを実証する。また、具体的な応用として 1 億ゲート規模のメディア処理をターゲットとして、演算量・メモリバンド幅の低減を可能とする HW

アルゴリズム構成法を確立する。さらに、その HW アルゴリズムに対し、処理の細分化とそれに基づく演算ユニットの並列化、仕様に応じた必要な機能にカスタマイズしたプロセッサ、また、オンチップキャッシュを必要としないメモリ構成を適用し、SiS に最適なアーキテクチャ構成法を確立する。

(2) 大規模 LSI 自動設計技術の研究開発

SiS アーキテクチャの大きな特徴は大規模化が可能であること、異なる設計ルールで開発した IP や機能ブロックを低電力・高帯域の通信路でシリコン上に集積することであるが、現時点ではそのための自動設計手法は存在しない。そこで本研究では、機能ブロック毎に最適なプロセスを選択することを目的とした電力消費および遅延時間に基づく「機能分割の最適化」、および各モジュールを異なる最適電源電圧で駆動することを目的としたチップ上の「配置(フロアプラン)最適化」の技術開発を行う。これらにより、1 億ゲート規模のメディア処理に対して、低消費電力で、かつ広いデータバス幅を用いて多くのデータを並列処理する高性能なチップを実現するための自動設計技術を確立する。

(3) 大規模回路の性能と機能を保証する高位レベル検証技術

SiS 向け超大規模システム LSI を高位レベルで記述しかつ検証する技術を確立する。現在は C 言語で機能を記述し、それをもとにレジスタ転送レベルの機能を高位合成するか、VHDL あるいは Verilog で最適化する状況となっているが、最適化の前後で人手が入るため、等価検証・プロパティ検証が不可欠である。機能レベルとレジスタ転送レベルの間の検証は、一部は実現されつつあるが未解決の部分も多く、期間内に実用レベルで使用可能な解決方法を発見することを目標とする。また、ハードとソフトの両者を統合的に記述できる言語の研究も含めた検証環境についても研究を行い、さらにオンチップでのオンラインの検証手法の研究を行う。

4. 研究成果

消費電力メディア処理 SoC の実現のため、画像、暗号、誤り訂正符号の各方式の最適な分担およびアルゴリズム最適化手法、さらにはハードウェア・ソフトウェア実装最適化手法を融合させ、従来技術と比較して 1/100 の電力削減を図ることで研究を進めた。

(1) 大規模システム設計方法の研究

監視システムや TV 会議という特定な使用場面を想定して、画像符号化の演算量を大幅に削減し消費電力を削減する実験システムを開発し

価を行った。監視システムではカメラは固定した位置にあり、また動きもフレーム間では激しく変化しないことに注目し、昨年度に考案した動き差分検知方式をもとに、今年度は、画像の動きを予測し、必要な演算量に応じてコアの周波数（電源電圧）を動的に変化させる機能を、4コアの組込みマルチプロセッサに実装し、リアルタイムに消費電力を測定した。本方式を使わない方式に比べて、平均で46%の電力削減、最良値では78%の電力削減が行えた。またTV会議では人が注目する部分には高精細な画像を、注目しない部分には画質を落とすというRoI (Region of Interest) 方式を開発してきたが、本年度は人が複数人でも対応可能なシステムへ拡張し、RoI (顔) の領域を精度よく検出するアルゴリズムを考案し、平均で76%のエンコーダの演算量を削減した。

●超低消費電力メディア SoC の試作

動画デコーダに関しては、4096x2160 対応の H.264 復号 LSI を開発し、従来比で約 60% の電力削減を行うことができた。開発したビデオ復号 LSI の特徴は(1)H.264/AVC ハイプロファイル標準仕様に基づくデコーダで、4096x2160 画素の動画を 60 枚/秒処理できること。(2)処理するマクロブロック順序の最適化、フレームのロスレス圧縮方式、並列処理による高速化等の新技術を開発することで、外部 DRAM とデコーダエンジン間の転送量を従来と比べて 38%削減したこと。(3)復号チップの電力消費を 4096x2160@60fps で 189mW を達成し(SMIC 0.90nm ルール)、従来の復号チップに比べて、55%~64%の消費電力削減、DRAM も 60%の消費電力削減を図った(設計ルールが異なるためスケールングを行った結果)。

(2) 大規模 LSI 自動設計技術の研究開発

ハードウェア指向設計の研究では、アルゴリズムレベルで最適化された C/C++ のプログラムに対し、それをハードウェアとして実現する上での電力最適化アルゴリズムの研究を行う。今年度は、昨年度の成果を発展させ、乗算器や除算器を含むデータパスの電力の最適化手法の研究、クロック信号を含めて使用されていない回路部分の電力をゲーティングする方式の最適化と微細プロセスにおける評価、フロアプランの NoC への応用、高位レベルでの電力最適化のためのスケジューリング、シェアリング手法の詳細化、電源電圧最適化による消費電力削減を行うフロアプラン手法の研究を行なった。高位データパスの最適化で電力を 3/4 程度に、電力ゲーティングで 3/5 程度に、また高位合成とフロアプランの統合で 2/3 程度にそれぞれ削減することにより、全体として 1/3~1/2 とすることを目指す。フロアプランについては、ネ

ットワークオンチップ (NoC) の低電力化を目的とし、不規則構造を持つ Application-Specific-NoC の設計最適化に適用した。具体的には、フロアプラン、クラスタリングアルゴリズムを組み合わせ、スイッチとネットワークインタフェースの配置手法を開発することで、従来比で平均約 30% の電力削減を達成した。次に、3次元フロアプラン手法を元に、NoC を 3次元 SoC として設計する手法を開発し、評価を行った。その結果、2次元と比べ、消費電力を更に約 30%削減できるという結果を得た。また、高位合成スケジューリングにおいて、各タイムスロット毎に電源電圧を調整できる場合のレイテンシと電力の最適なトレードオフの評価を行い、レイテンシを 50%~60%を増加させることで、電力が 50%~60%削減できるという結果を得た。さらに多電源用フロアプランの検討を進め、電圧レベルシフターの位置の最適化により電力を 10%以上削減できる見通しを得た。高位合成におけるデータパスの最適化については、乗算のように複数の二進数の加算を行うマルチオペランド加算に対し、7入力3出力までの一般化並列加算器を用いた電力最適化に取り組み、段数削減のヒューリスティックを提案すると同時に高速キャリアなどデバイス独自の機構をもちいることで、電力と遅延の積で従来手法に比べ最大で 20%以上電力削減できるという結果を得た。回路の一部を動的にパワーオフするパワーゲーティングに関しては、論理ゲートの制御値を用いて細かい単位でパワーオフを行う手法について、電力制御トランジスタのサイジングおよび通常の論理ゲートを用いて実現する擬似パワーゲーティング法を提案し小規模回路で評価を行った。内部のグリッチが遅延および電力消費に影響することを示し、グリッチが発生しない場合にのみ電力ゲーティングを適用することで、遅延を一定に保ったまま電力を 20%程度削減できることを示した。また、クロックを自動的に停止する機構(クロックゲーティング)については、クロックの制御信号候補の抽出と、共有を考慮したクロック制御信号の最適選択手法)を拡張し、クロックゲーティングを複数段で行うマルチステージの最適化を行い、カウンタを含むベンチマーク回路で評価し、クロックゲーティングしない場合に比較して 20%、シングルステージに比較して 5%の電力削減を行った。

(3) 大規模回路の性能と機能を保証する高位レベル検証技術

ソフトウェア指向設計の研究では、メディア処理向けプロセッサを開発しその上に搭載されるソフトウェアに着目し超低消費電力化を目指す。メディア処理用のソフトウェアに特化した

命令シーケンスならびに、これに対応したプロセッサアーキテクチャを構築する。同時に、これを実現するアルゴリズムを考案・実装する。今年度は、暗号処理や画像処理などのアプリケーションに着目し、特に画像圧縮処理（H.264/AVC エンコーダ）ソフトウェアを対象として、画面内予測における低消費電力化手法およびこれを VLIW 型プロセッサ上で並列処理実現するための手法に関して研究を行った。H.264/AVC 画面内予測では、画像ブロック単位に多数の予測モードの中から最適なモードを選択して予測符号化される。最適な予測モードは画像ブロックの性質によってそれぞれ異なるが、その性質に基づき適切な予測モードを選択する必要がある。このための演算量、ひいてはその消費エネルギーが膨大となる。また既存の画面内予測技術は画質の劣化やハードウェア構成の複雑化などの欠点もあった。そこで我々は、H.264/AVC 画面内予測アルゴリズムの演算量を削減、並列処理可能な低消費電力化アーキテクチャを提案した。また、メモリアクセス回数の削減のため、新たな SIMD 型 VLIW 命令を提案した。これらにより、H.264/AVC の画面内予測処理を対象とした場合に、既存の VLIW プロセッサを用いた場合に比較して、消費エネルギーを最大 75% (平均 62.88%) 削減することを達成した。既存手法と比べ、本研究は画質の劣化を抑えて、演算量を削減でき低消費電力処理が可能であることが言えたことになる。また、VLIW 型プロセッサの命令メモリアクセスエネルギーについて、新たなスクラッチパッドメモリアーキテクチャとコード配置最適化手法も提案した。提案するスクラッチパッドメモリアーキテクチャは、プログラムカウンタによりスクラッチパッドメモリへ配置するデータを判別する。コード配置最適化手法は、アプリケーション CFG から消費エネルギー最小となるコード配置とスクラッチパッドメモリのサイズを決定する。これにより命令メモリのアクセス数を削減し、消費エネルギーを削減することができる。計算機実験により、メモリを含むプロセッサ全体で平均 60.5% 占めていた命令メモリの消費エネルギーを 21.0% まで削減できた。現在、次世代 HEVC (High Efficiency Video Coding) に向け提案手法の改良を進め、さらなる画像処理向けプロセッサ全体の低消費電力化の検討に着手している。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 24 件)

1. Wen Ji, Makoto Hamaminato, Hiroshi Nakayama and Satoshi Goto, "Self-adjustable offset min-sum algorithm for ISDB-S2 LDPC decoder", IEICE Electron. Express, Vol. 7, No. 17, pp.1283-1289, 2010. 査読有
2. Xiao Peng, Xiongxin Zhao, Zhixiang Chen, Fumiaki Maehara, Satoshi Goto, "Generic Permutation Network for QC-LDPC Decoder", IEICE Trans. Vol.E93-A, No.12, pp. 2551-2559, Dec. 2010. 査読有
3. Shaopeng Tang, Satoshi Goto, "Accurate human detection by appearance and motion", IEICE Transactions on Information and System, VOL.E93-D, NO. 10, pp. 2728-2736, Oct. 2010. 査読有
4. Minghui Wang, Tianruo Zhang, Chen Liu and Satoshi Goto, "Region-of-Interest based Preprocessing for H.264/AVC Encoding", The Journal of the Institute of Image Electronics Engineers of Japan, Vol. 39, No. 5, pp.682-691, Sep. 2010. 査読有
5. Chen Liu, Tianruo Zhang, Xin Jin, Minghui Wang and Satoshi Goto, "Fast Inter Mode Decision Algorithm Based on Residual Feature", The Journal of the Institute of Image Electronics Engineers of Japan, Vol. 39, No. 5, pp. 663-671, Sep. 2010. 査読有
6. Guifen Tian, Tianruo Zhang, Satoshi Goto, "A macroblock homogeneity detection method and its application for block size detection in H.264/AVC", The Journal of the Institute of Image Electronics Engineers of Japan, Vol. 39, No. 5, pp.672-691, Sep. 2010. 査読有
7. Xun He, Jinjia Zhou, Dajiang Zhou and Satoshi Goto, "High profile intra prediction architecture for UHD H.264 decoder", IPSJ Transactions on System LSI Design Methodology, Vol. 3, No. 2, pp. 303-313, Aug. 2010. 査読有
8. Zhixiang Chen, Xiongxin Zhao, Xiao Peng, Dajiang Zhou and Satoshi Goto, "A High Parallelism LDPC Decoder with an Early Stopping Criterion for WiMax and WiFi Application", IPSJ Transaction on System LSI Design Methodology, Vol. 3, pp. 292-302, Aug. 2010. 査読有
9. Jinjia Zhou, Dajiang Zhou, Xun He and Satoshi Goto, "A bandwidth optimized, 64 cycles/MB joint parameter decoder architecture for ultra high definition H.264/AVC applications", IEICE Transactions on Fundamentals, Vol. E93-A, No. 8, pp. 1425-1433, Aug. 2010.

- 査読有
10. Shaopeng Tang, Satoshi Goto, "Histogram of template for pedestrian detection", IEICE Transactions on Information and System, VOL.E93-D, NO. 7, pp. 1737-1744, July 2010. 査読有
 11. 後藤敏、池永剛、吉村猛、木村晋二、戸川望、“メディア処理における超低消費電力 SoC 技術”、情報処理、Vo.51, No.7, pp.837-845, July 2010. 査読有
 12. Xiao Peng, Zhixiang Chen, Xiongxin Zhao, Fumiaki Maehara and Satoshi Goto, "Permutation Network for Reconfigurable LDPC decoder based on Banyan Network", IEICE Trans. Electronics, Vol.E93-C, No.3, to be published in MARCH 2010. 査読有
 13. Xianmin Chen, Peilin Liu, Dajiang Zhou, Jiayi Zhu, Xingguang Pan, and Satoshi Goto, "A high performance and low bandwidth multi-standard motion compensation design for HD video decoder", IEICE Trans. Fundamentals, Vol. E93-C, No. 3, MARCH 2010. 査読有
 14. Dajiang Zhou, Jinjia Zhou, Jiayi Zhu, and Satoshi Goto, "A 48 cycles/MB H.264/AVC deblocking filter architecture for ultra high definition applications", IEICE Trans. Fundamentals, Vol. E92-A, No. 12, pp. 3203-3210, DECEMBER 2009. 査読有
 15. Dajiang Zhou, Jinjia Zhou, and Satoshi Goto, "An efficient motion vector coding scheme based on prioritized reference decision", IEICE Trans. Fundamentals, Vol. E92-A, No.8, pp. 1978-1985, AUGUST 2009/査読有
 16. Xianghui, Takeshi Ikenaga, Satoshi Goto: "An Ultra-Low Bandwidth Design Method for MPEG-2 to H.264/AVC Transcoding", IEICE Trans. Fundamentals, Vol. E92-A, No.4, pp. 1072-1079, APRIL 2009. 査読有
 17. Wen JI, Yata ABE, Takeshi IKENAGA, Satoshi GOTO, "A High Performance Partially-Parallel Irregular LDPC Decoder Based on Sum-Delta Message Passing Schedule", IEICE Special Section on VLSI Design and CAD Algorithms, Vol.E91-A, No.12 pp.3622-3629, Dec. 2008 査読有
 18. Jun WANG, Lei WANG, Takeshi IKENAGA, Satoshi GOTO, "Standard Deviation and Intra Prediction Mode Based Adaptive Spatial Error Concealment (SEC) in H.264/AVC", IEICE Trans. Fundamentals, Vol.E91-A, No.10, pp. 2954-2962, Oct.2008. 査読有
 19. Lei Wang, Jun Wang, Satoshi Goto and Takeshi Ikenaga, "Variable Block Size Motion Vector Retrieval Schemes for H.264 Inter Frame Error Concealment", IEICE Trans. Fundamentals, Vol. E91-A, No. 10, pp. 2945-2953, Oct. 2008. 査読有
 20. Yibo FAN, Takeshi IKENAGA, Satoshi GOTO, "Reconfigurable Variable Block Size Motion Estimation Architecture for Search Range Reduction Algorithm", IEICE Transaction on Electronics, Vol.E91-C, No.4, pp.440-448, Apr.2008. 査読有
 21. Yibo FAN, Takeshi IKENAGA, Satoshi GOTO, "A High-speed Design of Montgomery Multiplier", IEICE Trans. Fundamentals, Vol.E91-A, No.4, pp.971-977, Apr.2008. 査読有
 22. Zhengxing CHEN, Yang SONG, Takeshi IKENAGA, Satoshi GOTO, "Adaptive Search Range Algorithms for Variable Block Size Motion Estimation in H.264/AVC", IEICE Trans. Fundamentals, Vol.E91-A, No.4, pp.1015-1022, Apr.2008. 査読有
 23. X. H. Wei, T. Ikenaga, S. Goto, "A Low Bandwidth Integer Motion Estimation Module for MPEG-2 to H.264 Transcoding", IPSJ Transactions on System LSI Design Methodology Vol.49, No.4, pp1234-1241, Apr. 2008. 査読有
 24. X. H. Wei, T. Ikenaga, S. Goto, "An Ultra-low bandwidth Design Method for MPEG-2 to H.264/AVC Transcoding," IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, Special Section on Advanced Technologies Emerging from the 21st Workshop on Circuits and Systems in Karuizawa. 査読有
- [学会発表] (計 148 件)
1. Hu Bin, Yukiyasu Tsunoo and Satoshi Goto, "A Study on the Improvement of Ring-Oscillator PUF", SCIS 2011, Kokura, Kitakyushu, Japan, Jan. 25-28, 2011.
 2. Xun He, Xin Jin, Minghui Wang and Satoshi Goto, "A Novel Depth-Image Based View Synthesis Scheme for Multiview and 3DTV," MMM, Taipei, Taiwan, Jan. 5-7, 2011.
 3. Minghui Wang, Xin Jin and Satoshi Goto, "Difference detection based early mode termination for depth map coding in MVC," 28th PCS, Nagoya, Japan, Dec. 7-10. 2010.

4. Axel Beaugendre, Hiroyoshi Miyano, Eiki Ishidera and Satoshi Goto, "Human Tracking System for Automatic Video Surveillance with Particle Filters", APCCAS, Kuala Lumpur, Malaysia, Dec. 6th, 2010.
5. Ning Jiang, Yijun Lu, Shaopeng Tang and Satoshi Goto, "Rapid Face Detection using A Multi-mode Cascade and Separate Haar Feature", ISPACS, Chngdu, China, Dec 6th, 2010.
6. Wenxin Yu, Xin Jin and Satoshi Goto, "Adaptive solution of temporal scalable decoding process with frame rate conversion method for surveillance video," ISPACS2010, Cheng Du, China, Dec. 06-08, 2010.
7. Kun Ba, Xin Jin, Satoshi Goto, "A Dynamic Slice-resize Algorithm for Fast H.264AVC Parallel Encoder", ISPACS2010, Cheng Du, China, Dec. 06-08, 2010.
8. Gang He, Dajiang Zhou, Jinjia Zhou and Satoshi Goto, "Intra Prediction Architecture for H.264/AVC QFHD Encoder", PCS 2010, Dec. 7th, 2010, Nagoya, Japan.
9. Tianruo Zhang, Minghui Wang, Chen Liu, and Satoshi Goto, "Complexity Reduction Algorithm for Region-of-Interest based H.264 encoding", APCCAS, Kuala Lumpur, Dec. 2010.
10. Chen Liu, Xin Jin, Tianruo Zhang and Satoshi Goto, "Partial decoding scheme for H.264/AVC decoder", ISPACS2010, Cheng Du, China, Dec. 06-08, 2010.
11. Xin Jin, Kun Ba and Satoshi Goto, "Low power parallel encoding system for video surveillance applications", ISOCC, 2010, Songdo Convensia, Incheon, Korea, Nov. 22-23, 2010.
12. Chen Liu, Xin Jin, Tianruo Zhang, Satoshi Goto, "Interactive partial video decoding for viewing resolution adaptation", ISOCC 2010, Songdo Convensia, Incheon, Korea, Nov. 22-23, 2010.
13. Tianruo Zhang, Xin Jin, Chen Liu, Minghui Wang, and Satoshi Goto, "ROI based Complexity Reduction Algorithm For H.264 Encoder", ISOCC, Nov. 2010, Incheon, Korea.
14. Wen Ji, Makoto Hamaminato, Hiroshi Nakayama, Satoshi Goto, "Data Conflict Resolution for Layered LDPC Decoding Algorithm by Selective Recalculation", CISP, Yantai, China, Oct. 2010.
15. Xiongxin Zhao, Zhixiang Chen, Xiao Peng, Dajiang Zhou and Satoshi Goto, "A BER performance-aware early termination scheme for layered LDPC decoder", SIPS 2010, October 6th, 2010, San Francisco, USA.
16. Jun Wang, Yichun Tang, H. Sun, Satoshi Goto, "Error Concealment Considering Error Propagation inside a Frame", MMSP, October 4th, 2010, Saint-Malo, France
17. Xin Jin and Satoshi Goto, "Hilbert Transform based Workload Estimation for Low Power Surveillance Video Compression", ICIP 2010, Sep. 26th, 2010.
18. Shaopeng Tang, Satoshi Goto, "Multi scale block histogram of template feature for pedestrian detection", ICIP 2010, Sep. 26th, 2010, Hong Kong.
19. Xiongxin Zhao, Zhixiang Chen, Xiao Peng, Dajiang Zhou, Satoshi Goto, "A Low-power and Performance-aware DVB-S2 LDPC Decoder with Layered Scheduling", 電子情報通信学会, Sept. 22th, 2010, Sendai, Japan.
20. Ying Cui, Xiao Peng, Satoshi Goto, "Turbo decoding based on LDPC message passing algorithm", 電子情報通信学会技術研究報告 (情報理論) 2010, Sept. 22th, 2010, Sendai, Japan.
21. Qian Xie, Zhixiang Chen and Satoshi Goto, "A Sorting-Based Architecture of Finding the First Two Minimum Values", 電子情報通信学会, Sept. 22th, 2010, Sendai, Japan.
22. Xin Jin and Satoshi Goto, "Encoder Adaptable Difference Detection for Low Power Video Compression in Surveillance System", PCM 2010, Sept. 21th, 2010, Shanghai, China.
23. Jinjia Zhou, Dajiang Zhou, Gang He and Satoshi Goto, "A Bandwidth Reduction Scheme and its VLSI Implementation for H.264/AVC Motion Vector Decoding", PCM 2010, Sep. 21th, 2010, Shanghai, China.
24. Hao Sun, Peilin Liu, Jun Wang, Satoshi Goto, "An Efficient Frame Loss Error Concealment Scheme With Tentative Projection Based on H.264/AVC", PCM 2010, Sep. 21th, 2010, Shanghai, China.
25. Wenxin Yu, Xin Jin, Satoshi GOTO, "Temporal scalable decoding process with frame rate conversion method for surveillance video", PCM, Sep. 21th, 2010, Shanghai, China.
26. Hongying Liu, Guoyu Qian, Satoshi Goto

- and Yukiyasu Tsunoo, "Correlation Power Analysis based on Switching Glitch Model", WISA2010, Aug. 24-26, 2010, Jeju Island, Korea.
27. Wen Ji, Makoto Hamaminato, Hiroshi Nakayama and Satoshi Goto, "A Novel Hardware-friendly Self-adjustable Offset Min-sum Algorithm for ISDB-S2 LDPC Decoder", EUSIPCO 2010, Aalborg, Denmark.
 28. Liu Song, Dajiang Zhou, Xin Jin, Satoshi Goto, "A constant rate bandwidth reduction architecture with adaptive compression mode decision for video decoding", EUSIPCO-2010, Aug. 23rd, 2010, Aalborg, Denmark.
 29. Dajiang Zhou, Jinjia Zhou, Xun He, Ji Kong, Jiayi Zhu, Peilin Liu and Satoshi Goto, "System-level low power design for ultra high definition H.264/AVC video decoder", ACM ISLPED 2010, Austin, USA.
 30. Hongying Liu, Guoyu Qian, Satoshi Goto and Yukiyasu Tsunoo, "AES Key Recovery based on Switching Distance Model", ISECS 2010, July 29th, 2010, Athens, Greece.
 31. Ying Zhou, Guoyu Qian, Yueying Xing, Hongying Liu, Yukiyasu Tsunoo and Satoshi Goto, "An approach of using different positions of double registers to protect AES hardware structure from DPA", ISECS2010, July 29th, 2010, Athens, Greece.
 32. Xin Jin, Kun Ba and Satoshi Goto, "Low power surveillance video coding system," ICME 2010, July 21st, 2010, Singapore.
 33. Xuena Bao, Dajiang Zhou, Peilin Liu and Satoshi Goto, "An Advanced Hierarchical Motion Estimation Scheme With Lossless Frame Recompression For Ultra High Definition Video Coding", ICME 2010, July 21st, 2010, Singapore.
 34. Xiao Peng, Zhixiang Chen, Xiongxin Zhao, Fumiaki Maehara, Satoshi Goto, "High Parallel Variation Banyan Network Based Permutation Network for Reconfigurable LDPC Decoder", ASAP 2010, July 7th, 2010. Rennes, France.
 35. Ning Jiang, Yijun Lu, Shaopeng Tang and Satoshi Goto, "A Set of Separate Haar Features for Rapid Face Detection", ITC-CSCC 2010, July 5th, 2010, Pattaya, Thailand.
 36. Wenxin Yu, Xin Jin, Satoshi GOTO, "Hierarchical low complexity decoding with frame-skipping for surveillance video", ITC-CSCC 2010, July 5th, 2010, Pattaya, Thailand.
 37. Gang He, Xun He and Satoshi Goto, "The Hybrid of dynamic and static allocation directory for cache coherence", ITC-CSCC 2010, July 5th, 2010, Pattaya, Thailand.
 38. Yijun LU, Ning JIANG, Shaopeng TANG and Satoshi GOTO, "A heuristic strategy for upper-body pose estimation in image", ITC-CSCC 2010, JULY 5th, 2010, Pattaya, Thailand.
 39. Hao Sun, Jun Wang, Satoshi Goto, "A Novel Three-Step Temporal Error Concealment Method for H.264/AVC", ITC-CSCC 2010, July 4th, 2010, Pattaya, Thailand.
 40. Muchen Li, Xin Jin and Satoshi Goto, "Ultra Low Bit Rate Video Coding for Surveillance System, ICGCS 2010, June 20th, 2010, Shanghai, China.
 41. Dajiang Zhou, Jinjia Zhou, Xun He, Ji Kong, Jiayi Zhu, Peilin Liu and Satoshi Goto, "A 530Mpixels/s 4096x2160@60fps H.264/AVC high profile video decoder chip", Symposium on VLSI Circuits 2010, June 18th, 2010, Hawaii, USA.
 42. Zhixiang Chen, Xiongxin Zhao, Xiao Peng, Dajiang Zhou and Satoshi Goto, "An Early Stopping Criterion for Decoding LDPC Codes in WiMAX and WiFi Standards", ISCAS 2010, June 1st, 2010, Paris, France.
 43. Xuena Bao, Dajiang Zhou, and Satoshi Goto, "A Lossless Frame Recompression Scheme for Reducing DRAM Power in Video Encoding," ISCAS 2010, June 1st, 2010, Paris, France.
 44. Liu Song, Dajiang Zhou, Xin Jin, Peilin Liu, Satoshi Goto, "An adaptive bandwidth reduction scheme for video coding", ISCAS, JUNE 2010, Paris, France.
 45. Xuena Bao, Dajiang Zhou, and Satoshi Goto, "A Lossless Frame Recompression Scheme for Reducing DRAM Power in Video Encoding," ISCAS, JUNE 2010, Paris, France.
 46. Zhixiang Chen, Xiongxin Zhao, Xiao Peng, Dajiang Zhou and Satoshi Goto, "An Early Stopping Criterion for Decoding LDPC Codes in WiMax and WiFi Standards", Proceeding of IEEE ISCAS 2010 in JUNE, 2010, Paris, France.
 47. Liu Song, Dajiang Zhou, Xin Jin, Peilin Liu, Satoshi Goto, "An adaptive bandwidth reduction scheme for video

- coding", IEEE International Symposium on Circuits and Systems, ISCAS 2010, May 30th, 2010, Paris, France
48. Shaopeng Tang, Satoshi Goto, "Histogram of template for human detection", ICASSP 2010, Dallas, USA, MARCH. 2010
 49. Xin Jin and Satoshi Goto, "Content Similarity Based Early Skip Mode Decision for Low Power Surveillance Video Compression", ISCCSP2010, Limassol, Cyprus, MARCH. 2010.
 50. Yu Wenxin, Jin Xin, Satoshi Goto, "Low complexity decoding with frame-skipping for surveillance video", IEICE conference, Sendai, Japan, MARCH 16th, 2010
 51. Liu Song, Satoshi Goto, "An adaptive reference frame compression scheme for video decoding", IEICE Conference, Sendai, Japan, MARCH 16th, 2010
 52. Hao Sun, Jun Wang, Satoshi Goto, "A novel three-step error concealment method for H.264/AVC" IEICE conference, Sendai, Japan, MARCH 16th, 2010
 53. Hongying Liu, Guoyu Qian, Yukiyasu Tsunoo and Satoshi Goto, "CPA Attack with Switching Distance Model on AES ASIC Implementation", SCIS 2010, Kagawa, Japan, JANUARY 20th, 2010
 54. Ying Zhou, Guoyu Qian, Yueying Xing, Hongying Liu, Yukiyasu Tsunoo and Satoshi Goto, "High security countermeasure method against differential power analysis attack", SCIS 2010, Kagawa, Japan, JANUARY 21st, 2010
 55. Yueying Xing, Ying Zhou, Guoyu Qian, Hongying Liu, Satoshi Goto and Yukiyasu Tsunoo, "A Noise Detection-Filtration Method for Improving the SR of DPA Attack", SCIS2010, Kagawa, Japan, JANUARY 22nd, 2010
 56. Guoyu Qian, Ying Zhou, Yueying Xing, Hongying Liu, Yukiyasu Tsunoo and Satoshi Goto, "A High-Speed CPA Attack based on Wave Integral", SCIS 2010, Kagawa, Japan, JANUARY 20th, 2010
 57. Jinjia Zhou and Satoshi Goto, "Efficient VLSI Architectures for Ultra High Definition H.264/AVC Deblocking Filter", in Asia and South Pacific Design Automation Conference (student forum), JANUARY. 2010, Taipei, Taiwan.
 58. Bei Yu, Sheqin Dong, Song Chen, Satoshi Goto, "Floorplanning and topology generation for application-specific network -on-chip", Asia and South Pacific Design Automation Conference, JANUARY. 2010, Taipei, Taiwan.
 59. Jun Wang, Yichun Tang, Satoshi Goto, "Enhanced Temporal Error Concealment for 1Seg Video Broadcasting", MMM2010, Chongqing, China, JANUARY. 2010
 60. Xin Jin and Satoshi Goto, "Difference Detection with Encoder Adaptability for Low Complexity Surveillance Video Compression", ISPACS 2009, Kanazawa, Japan, DECEMBER 7-9, 2009.
 61. Chen Liu, Tianruo Zhang, Xin Jin, Minghui Wang and Satoshi Goto, "Residual Analysis Based Fast Inter Mode Decision for H.264/AVC", (ISPACS 2009), Kanazawa, Japan, DECEMBER 7-9, 2009.
 62. Zhixiang Chen, Xiongxin Zhao, Xiao Peng, Dajiang Zhou and Satoshi Goto "A High-Parallelism Reconfigurable Permutation Network for IEEE 802.11n and 802.16e LDPC Decoder", ISPACS 2009, Kanazawa, Japan, DECEMBER 2009
 63. Jinjia Zhou, Dajiang Zhou, Xun He and Satoshi Goto, "A 64-cycle-per-mb joint parameter decoder architecture for ultra high definition H.264/AVC applications," in International Symposium on Intelligent Signal Processing and Communication Systems, DECEMBER 2009, Kanazawa, Japan.
 64. Xun He, Dajiang Zhou, Jinjia Zhou and Satoshi Goto, "A New Architecture for High Performance Intra Prediction in H.264 Decoder", International Symposium on Intelligent Signal Processing and Communication System, DECEMBER 7-9, 2009, Kanazawa, Japan.
 65. Jun Wang, Yichun Tang, Satoshi Goto, "An Spatial Error Propagation Reduction based Temporal Error Concealment for 1Seg Video Broadcasting", ISPACS, Kanazawa, Japan, DECEMBER 2009
 66. Yu Hong, Peilin Liu, Hang Zhang, Zongyuan You, Dajiang Zhou, and Satoshi Goto, "A 360Mbin/s CABAC Decoder for H.264/AVC Level 5.1 Applications", ISOC 2009, Busan, Korea, NOVEMBER 2009.
 67. Xun He, Dajiang Zhou, Jinjia Zhou and

- Satoshi Goto, "High Profile Intra Prediction Architecture for H.264", International SoC Design Conference, Busan, Korea, NOVEMBER 2009.
68. Jinjia Zhou, Dajiang Zhou, Xun He and Satoshi Goto, "A High Speed Deblocking Filter Architecture for H.264/AVC." in International SoC Design Conference, Busan, Korea, NOVEMBER 2009.
 69. Zhenxing Chen, Satoshi Goto, "A QP and partition-size statistic based fuzzy algorithm for fast inter&intra mode decision in video coding", CISP 2009, Tianjin, China, OCTOBER 2009.
 70. Tianruo Zhang, Minghui Wang, Chen Liu, and Satoshi Goto, "VLSI architecture of a low complexity face detection algorithm for real-time video encoding", ASICON, Changsha, China, OCTOBER 2009.
 71. Hang Zhang, Peilin Liu, Yu Hong, Dajiang Zhou, and Satoshi Goto, "A highly efficient inverse transform architecture for multi-standard HDTV decoder", ASICON 2009, Changsha, China, OCTOBER 2009.
 72. Guoyu QIAN, Ying ZHOU, Yueying XING, Yibo FAN, Yukiyasu TSUNOO, Satoshi GOTO, "A Weighted Statistical Analysis of DPA Attack on an ASIC AES Implementation", ASICON 2009, Changsha, China, OCTOBER 2009.
 73. Minghui Wang, Tianruo Zhang and Satoshi Goto, "Pre-processor of the region-of-interest based H.264 encoder for low power application", ASICON2009, Changsha, China, OCTOBER 2009.
 74. Xiao PENG, Satoshi GOTO, "Implementation of LDPC decoder for 802.16e", ASICON 2009, Changsha, China, OCTOBER 2009
 75. Zhenxing CHEN, Satoshi GOTO, "A QP AND PARTITION-SIZE STATISTIC BASED FUZZY ALGORITHM FOR FASTINTER&INTRA MODE DECISION IN VIDEO CODING", CISP 2009, OCTOBER 2009, Tianjin, China.
 76. Tianruo Zhang, Chen Liu, Minghui Wang, and Satoshi Goto, "Region-of-interest based H.264 encoder for videophone with a hardware macroblock level face detector", MMSP, Rio de Janeiro, Brazil, OCTOBER 2009
 77. Xu He, Sheqin Dong, Xianlong Hong, Satoshi Goto, "Integrated interlayer via planning and pin assignment for 3D ICs. SLIP 2009, NY, USA.
 78. Han JIANG, Zhenxing CHEN and Satoshi Goto, "Five Pattern Adaptive Down-sampling Method for Variable Block Size Video Coding", IEICE SOCIETY, Osaka, Japan, SEPTEMBER 17th, 2009.
 79. 丸山寛美、後藤敏, "顧客数のカウントを目的とした IMAPCAR を用いた顔画像抽出手法", IEICE SOCIETY, Osaka, Japan, SEPTEMBER 15th, 2009.
 80. Wen Ji, Makoto Hamaminato, Hiroshi Nakayama, and Satoshi Goto, "An Efficient Decoding Algorithm for ISDB-S2", 電子情報通信学会技術研究報告 (情報理論) 2009, Tokyo, pp. 13-17, SEPTEMBER 29th, 2009
 81. Xiao Peng, Xiongxin Zhao, Zhixiang Chen and Satoshi Goto, "Implementation of LDPC decoder for 802.16e", 電子情報通信学会 2009, Tokyo, SEPTEMBER 29th, 2009
 82. Xiongxin Zhao, Zhixiang Chen, Xiao Peng and Satoshi Goto, "An Multi-rate LDPC decoder system on FPGA", 電子情報通信学会技術研究報告 (情報理論) 2009, Tokyo, Japan, SEPTEMBER 29th, 2009
 83. Zhixiang Chen, Xiongxin Zhao, Xiao Peng and Satoshi Goto, "A High-Parallelism Reconfigurable Permutation Network for IEEE 802.11n/802.16e LDPC Decoder", 電子情報通信学会 2009, Tokyo, Japan, SEPTEMBER 29th, 2009.
 84. Hongying Liu, Satoshi Goto, Junhuai Li, "An Indoor Localization System with RFID Passive Tags", UCS'2009, AUGUST 2009, Beijing, China.
 85. Guoyu QIAN, Yibo FAN, Takeshi IKENAGA, Yukiyasu TSUNOO, Satoshi GOTO, "A Study of Effect of Oscilloscope Parameters on DPA Attacks", 2009 International Conference on Information Security and Privacy, Orlando, USA, pp. 46-53, JULY 2009
 86. Shaopeng TANG, Satoshi GOTO, "Human Detection Using Motion and Appearance based Feature", ICICS JULY 2009, Beijing, China.
 87. Zhixiang Chen, Xiongxin Zhao and Satoshi Goto, "A Memory Efficient Check Message Quantization Scheme for LDPC decoder", ITC-CSCC2009, JULY 2009, Juju Island, Korea.
 88. Xiongxin ZHAO, Zhixiang CHEN and Satoshi Goto, "HIGH EFFICIENCY ARCHITECTURE FOR DVB-S2 BASED LDPC DECODER", ITC-CSCC2009, pp. 1558-1561, JULY 2009, Juju Island, Korea.

89. Xin Jin, Satoshi Goto and King Ni Ngan, "Composite modeling of optical flow for artifacts reduction", International Conference on Multimedia and Expo (ICME2009), New York, USA, JUNE 2009.
90. Dajiang Zhou, Zongyuan You, Jiayi Zhu, Ji Kong, Yu Hong, Xianmin Chen, Xuewen He, Chen Xu, Hang Zhang, Jinjia Zhou, Ning Deng, Peilin Liu, and Satoshi Goto, "A 1080p@60fps multi-standard video decoder chip designed for power and cost efficiency in a system perspective", Symp. VLSI Circuits 2009, Kyoto, Japan, JUNE 2009
91. Jinjia Zhou, Dajiang Zhou, Hang Zhang, Yu Hong, Peilin Liu, and Satoshi Goto, "A 136 CYCLES/MB, LUMA-CHROMA PARALLELIZED H.264/AVC DEBLOCKING FILTER FOR QFHD APPLICATIONS", International Conference on Multimedia and Expo, New York, USA, JUNE 2009
92. Dajiang Zhou, Jinjia Zhou, and Satoshi Goto, "Prioritized reference decision for efficient motion vector coding", ISCAS 2009, Taipei, Taiwan, MAY 2009
93. Xianmin Chen, Peilin Liu, Jiayi Zhu, Dajiang Zhou, and Satoshi Goto, "Block-pipelining cache for motion compensation in high definition H.264/AVC video decoder", ISCAS 2009, Taipei, Taiwan, MAY 2009
94. Hongying Liu, Satoshi Goto, Junhuai Li, "The Study and Application of Tree-based RFID Complex Event Detection Algorithm", ISECS'2009, NanChang, China, MAY 2009.
95. Minghui WANG, Tianruo ZHANG, Chen LIU, Satoshi GOTO, "REGION-OF-INTEREST BASED DYNAMICAL PARAMETER ALLOCATION FOR H.264/AVC ENCODER", PCS 2009, Chicago, Illinois, USA, MAY 2009
96. Xin Jin, Satoshi Goto and King Ni Ngan, "Optical flow based DC surface compensation for artifacts reduction", PCS 2009, Chicago, Illinois, USA, MAY 2009.
97. Shaopeng TANG, Satoshi GOTO, "Pedestrian Detection with an Ensemble of Localized Features", ISCAS 2009, TaiWan, MAY 2009
98. Jun Wang, Yichun Tang, Shen Li, Shunichi Ishiwata, Satoshi Goto, "Side match distortion based adaptive error concealment order for 1Seg video broadcasting application", ISCAS 2009, Tapei, MAY 2009
99. Bei Yu, Sheqin Dong, Satoshi Goto, Song Chen, "Voltage-island driven floorplanning considering level-shifter positions", ACM Great Lakes Symposium on VLSI 2009, Boston, USA, MAY 2009
100. Xun He, Xiangzhong Fang, Ci Wang, Satoshi Goto, "Parallel HD Encoding on CELL. International Symposium on Circuits and Systems", Taipei, Taiwan, MAY 2009
101. Jun Wang, Yichun Tang, Shen Li, Shunichi Ishiwata, Satoshi Goto, "Side Match Distortion Based Adaptive Error Concealment Order for 1Seg Video Broadcasting Application", (ISCAS2009), Taiwan, May.2009
102. Dajiang Zhou, Jinjia Zhou, Satoshi Goto, "Prioritized Reference Decision for Efficient Motion Vector Coding", (ISCAS2009), Taiwan, May.2009
103. Yichun Tang, Jun Wang, Naoki Tajima, Satoshi Goto, "Low Power Unequal Error Protection Media System Based on Error Concealment in H.264/AVC", (SASIMI2009), Okinawa, Japan, May.2009
104. Shaopeng Tang, Satoshi Goto, "Pedestrian Detection with an Ensemble of Localized Features", (ISCAS2009), Taiwan, May.2009
105. Minghui Wang, Tianruo Zhang, Chen Liu, Satoshi Goto, "Region-of-Interest Based H.264 Encoding Parameter Allocation for Low Power Video Communication", (CSPA2009), Kuala Lumpur, Malaysia, Mar.2009
106. Chen Liu, Tianruo Zhang, Xin Jin, Satoshi Goto, "An Inter Mode Decision Method with Motion Correlation Adaptation for H.264/AVC", (CSPA2009), Kuala Lumpur, Malaysia, Mar.2009
107. Yichun Tang, Jun Wang, Satoshi Goto, "Bi-Direction Motion Vector Retrieval Based Error Concealment Scheme for H.264/AVC", (CSPA2009), Kuala Lumpur, Malaysia, Mar.2009
108. Shangpeng Tang, Satoshi Goto, "Partially Occluded Human Detection By Boosting SVM", (CSPA2009), Kuala Lumpur, Malaysia, Mar.2009
109. Jun Wang, Yichun Tang, Satoshi Goto, "MV Distribution and Neighborhood Availability based Error Concealment", (CSPA2009), Kuala Lumpur, Malaysia, Mar.2009 (submitted)

110. Xiao Peng, Satoshi Goto, "Performance Analysis of Sphere Detection Combined with the LDPC Decoding", (CSPA2009), Kuala Lumpur, Malaysia, Mar.2009
111. Zhenxing CHEN, Satoshi GOTO, "OBJECT'S MOVING SPEED BASED MODEL FOR DECIDING VIDEO SEQUENCES'S BENCHMARK SEARCH RANGE IN VIDEO CODING", (CSPA2009), Kuala Lumpur, Malaysia, Mar.2009
112. Zhao Min, Xin Jin, Satoshi Goto, "Novel Real-time Rate Control Algorithm for Constant Quality H.264/AVC High Vision Codec", (CSPA2009), Kuala Lumpur, Malaysia, Mar.2009
113. Xun He, Xianmin Chen, Peilin Liu, Satoshi Goto, "A New DCT-Domain Distortion Model for MB-Level Quality Control", ICCMS' 09, Macau China, FEBRUARY 2009
114. Guifen Tian, Tianruo Zhang, Takeshi Ikenaga, Satoshi Goto, "A Fast Hybrid Decision Algorithm for H.264/AVC Intra Prediction Based on Entropy Theory", MMM 2009, Sophia-Antipolis, France, LNCS 5371, Jan.2009
115. Wen Ji, Yata Abe, Takeshi Ikenaga, Satoshi Goto, "A High Performance LDPC Decoder for IEEE802.11n Standard", (ASP-DAC2009), Japan, Jan. 2009
116. Guoyu QIAN, Yibo Fan, Yukiyasu Tsunoo, Takeshi Ikenaga, Satoshi Goto, "FPGA & ASIC Implementation of Differential Power Analysis Attack on AES", Inscrypt 2008, China, Dec.2008
117. Guifen TIAN, Tianruo ZHANG, Takeshi IKENAGA, Satoshi GOTO, "A Block Type Decision Algorithm for H.264/AVC Intra Prediction Based on Entropy Feature", (APCCAS2008), Macao, China, Nov.2008
118. Tianruo ZHANG, Guifen TIAN, Takeshi IKENAGA, Satoshi GOTO, "A Frequency-Based Fast Block Type Decision Algorithm for intra Prediction in H.264/AVC High Profile", (APCCAS2008), Macao, China, Nov.2008
119. Xianghui WEI, Wenming TANG, Guifen TIAN, Takeshi IKENAGA, Satoshi GOTO, "A Low Bandwidth Integer Motion Estimation Module for MPEG-2 to H.264 Transcoding", (APCCAS2008), Macao, China, Nov.2008
120. Yibo FAN, Takeshi IKENAGA, Satoshi GOTO, "Optimized 2-D SAD Tree Architecture of Integer Motion Estimation for H.264/AVC", 16th IFIP/IEEE international conference on very large scale integration (VLSI-SoC 2008), Rhodes Island, Greece, Oct. 2008
121. Zhenxing CHEN, Qin LIU, Takeshi IKENAGA, Satoshi GOTO, "A Motion Vector Difference Based Self-Incremental Adaptive Search Range Algorithm for Variable Block Size Motion Estimation", ICIP2008, San Diego, U.S., Oct.2008
122. Wenqi YOU, Xianghui WEI, Yang SONG, Takeshi IKENAGA, Satoshi GOTO, "A Novel Hardware-Friendly Regular 3-Step Integer Motion Estimation Algorithm for H.264/AVC", 2008 年電子情報通信学会通信ソサイエティ大会, Sep.2008
123. Guifen Tian, Tianruo Zhang, Takeshi Ikenaga, Satoshi Goto, "A Fast Block Type Decision Algorithm for H.264/AVC Intra Prediction", 2008 年電子情報通信学会通信ソサイエティ大会, Sep. 2008
124. X. H. Wei, T. Ikenaga, S. Goto, "VLSI Design of Level C Bandwidth Reduction Scheme for MPEG-2 to H.264/AVC Transcoding," IEICE Society Conference, Sep. 2008.
125. Wenqi YOU, Yao MA, Yang SONG, Yan ZHUANG, Takeshi IKENAGA, Satoshi GOTO, "VLSI Oriented Group-based Algorithm for Multiple Reference Fractional Motion Estimation in H.264/AVC", SIP2008, Hawaii, U.S., Aug.2008
126. Yibo FAN, Takeshi IKENAGA, Satoshi GOTO, "Fast VBSME design using reconfigurable hardware architecture and search range reduction algorithm", (SIP 2008), Kailua-Kona, Hawaii, Aug. 2008
127. Xianghui WEI, Wenming TANG, Guifen TIAN, Yan ZHUANG, Takeshi IKENAGA, Satoshi GOTO, "Bandwidth Reduction Schemes for MPEG-2 to H.264 Transcoding Design", (EUSIPCO 2008), Lausanne, Switzerland, Aug.2008
128. Tianruo ZHANG, Guifen TIAN, Takeshi IKENAGA, Satoshi GOTO, "A Novel Fast Block Type Decision Algorithm for Intra Prediction in H.264/AVC High Profile", The 23rd International Technical Conference on Circuits/Systems, Computers and Communications, Shimonoseki, Japan, Jul.2008
129. Jun WANG, Lei WANG, Takeshi IKENAGA, Satoshi GOTO, "(SEC) with

- More Accurate MB Type Decision in H.264/AVC", (IET-VIE), Xian, China, Jul.2008
130. Yibo FAN, Takeshi IKENAGA, Satoshi GOTO, "A Low-cost Reconfigurable Architecture for AES Algorithm", (ICICS 2008), Prague, Czech Republic, Jul.2008
 131. Wenming TANG, Wen JI, Xianghui WEI, Takeshi IKENAGA, Satoshi GOTO, "A Power-saving 1Gbps Irregular LDPC Decoder based on High-efficiency Message Passing " (ITC-CSCC), Shimonoseki, Japan, Jul.2008
 132. Zhao MIN, Takeshi IKENAGA, Satoshi GOTO, "A Novel Rate Control Algorithm for H.264/AVC", (ITC-CSCC), Shimonoseki, Japan, Jul.2008
 133. Chang-Uk JEONG, Takeshi IKENAGA, Satoshi GOTO, "An Extended Small Diamond Search Algorithm for Fast Block Motion Estimation", (ITC-CSCC), Shimonoseki, Japan, Jul.2008
 134. Jun WANG, Lei WANG, Takeshi IKENAGA, Satoshi GOTO, "An Adaptive Spatial Error Concealment for H.264/AVC Video Stream", International Conference on Signal Processing and Multimedia Application (SIGMAP2008), Porto, Portugal, Jul.2008
 135. Tianruo ZHANG, Shen LI, Guifen TIAN, Takeshi IKENAGA, Satoshi GOTO, "High Throughput VLSI Architecture of a Fast Mode Decision Algorithm for H.264/AVC Intra Prediction", International Conference on Communications, Circuits and Systems, Xiamen, China, May.2008
 136. Xianghui WEI, Wenming TANG, Guifen TIAN, Takeshi IKENAGA, Satoshi GOTO, "A Hardware-Oriented High Precision Motion Vector Prediction Scheme for MPEG-2 to H.264 Transcoding", CISP, Hainan, China, May. 2008
 137. Wenqi YOU, Yang SONG, Takeshi IKENAGA, Satoshi GOTO, "A High Quality Fast Motion Estimation Algorithm for H.264/AVC", CISP, Hainan, China, May. 2008
 138. Zhenxing CHEN, Takeshi IKENAGA, Satoshi GOTO, "Efficiency-Complexity Curve Based method for Evaluating Adaptive Search Range Algorithms in Motion Estimation", CISP, Hainan, China, May. 2008
 139. Guifen TIAN, Tianruo ZHANG, Xianghui WEI, Takeshi IKENAGA, Satoshi GOTO, "An Efficient Fast Mode Decision Algorithm for H.264/AVC Intra Prediction", CISP, Hainan, China, May. 2008
 140. Yan ZHUANG, Takeshi IKENAGA, Satoshi GOTO, "Rate Estimation of RD optimization for Intra mode decision of H.264/AVC", CISP, Hainan, China, May. 2008
 141. Wen JI, Yuta ABE, Takeshi IKENAGA, Satoshi GOTO, "A Cost-Efficient Partially-Parallel Irregular LDPC Decoder Based on Sum-Delta Message Passing Algorithm", GLSVLSI, Florida, USA, May. 2008
 142. Wen JI, Xing LI, Takeshi IKENAGA, Satoshi GOTO, "High Throughput Partially-Parallel Irregular LDPC Decoder Based on Delta-Value Message-Passing Schedule ", VLSI Design, Automation and Test, Hsinchu, Taiwan, Apr. 2008
 143. Zhenxing CHEN, Takeshi IKENAGA, Satoshi GOTO, "A Hardware/Software Co-solution to Achieving High Throughput Required by Motion Estimation Part in H.264/AVC HDTV Real-time Application", VLSI Design, Automation and Test, Hsinchu, Taiwan, Apr. 2008
 144. Tianruo ZHANG, Guifen TIAN, Takeshi IKENAGA, Satoshi GOTO, "A Novel Fast Block Type Decision Algorithm for Intra Prediction in H.264/AVC High Profile", The 21st Workshop on Circuits and Systems in Karuizawa, Japan, Apr.2008
 145. Yan Zhuang, Takeshi Ikenaga, Satoshi Goto, "RATE ESTIMATION IN RDO OF H.264/AVC", The 21st Workshop on Circuits and Systems in Karuizawa, Japan, Apr.2008
 146. Yuta ABE, Tang WENMING, Xing RI, Kazunori SHIMIZU, Takeshi IKENAGA, Satoshi GOTO, "Design of High Throughput Multi-rate Irregular LDPC Decoder based on Accelerated Message-Passing Schedule", The 21st Workshop on Circuits and Systems in Karuizawa, Japan, Apr.2008
 147. Wenqi YOU, Yang SONG, Xianghui WEI, Takeshi IKENAGA, Satoshi GOTO, "SAD Accumulation Termination Algorithm and Early Loop Termination Decision based High Quality Fast Motion Estimation for H.264/AVC", The 21st Workshop on Circuits and Systems in Karuizawa, Japan, Apr.2008

148. Yibo FAN, Takeshi IKENAGA, Yukiyasu TSUNOO, Satoshi GOTO, "A Low-cost LSI design of AES against DPA attack by hiding power information", The 21th workshop on circuits and systems in Karuizawa, Japan, Apr.2008

[その他]

ホームページ等

<http://www.f.waseda.jp/goto/>

6. 研究組織

(1) 研究代表者

- i. 後藤 敏 (Satoshi Goto)
- ii. 早稲田大学
- iii. 理工学術院
- iv. 教授
- v. 研究者番号 : 256091

(2) 連携研究者

- i. 吉村 猛 (Takeshi Yoshimura)
- ii. 早稲田大学
- iii. 理工学術院
- iv. 教授
- v. 研究者番号 : 264224

- i. 木村 晋二 (Shinji Kimura)
- ii. 早稲田大学
- iii. 理工学術院
- iv. 教授
- v. 研究者番号 : 261336