

機関番号：82626

研究種目：基盤研究(A)

研究期間：2008～2010

課題番号：20246070

研究課題名(和文) 磁束量子を利用した量子交流電圧標準の研究

研究課題名(英文) Research on quantum AC voltage standard based on single-flux-quantum circuits

研究代表者

前澤 正明(MAEZAWA MASAOKI)

独立行政法人産業技術総合研究所・エレクトロニクス研究部門・研究グループ長

研究者番号：40357976

研究成果の概要(和文)：単一磁束量子デジタル/アナログ変換器と高精度誘導分圧器を組み合わせた量子交流電圧標準プロトタイプの開発を目指す。デジタル/アナログ変換器の研究においては、歩留まり向上のため回路作製プロセスを高度化し、また高精度が期待される新変調方式を提案した。フィルター等の周辺機器を含む誘導分圧器を作製し、電気標準に応用可能な精度を有することを示した。最終目標のプロトタイプの実現には至らなかったが、量子交流電圧標準実現の見通しをつけることができた。

研究成果の概要(英文)：Quantum AC voltage standard has been researched, which is based on a single-flux-quantum (SFQ) digital-to-analog (D/A) converter and a high-precision inductive voltage divider (IVD). We have developed a reliable fabrication process for large-scale SFQ circuits. New modulation methods have been proposed and examined for higher accuracy of the output waveforms of the D/A converter. We have also developed an IVD system including filters with sufficiently high precision for the metrology applications.

交付決定額

(金額単位：円)

直接経費		間接経費	合計
2008年度	12,900,000	3,870,000	16,770,000
2009年度	9,900,000	2,970,000	12,870,000
2010年度	8,100,000	2,430,000	10,530,000
総計	30,900,000	9,270,000	40,170,000

研究分野：超伝導エレクトロニクス

科研費の分科・細目：電気電子工学・計測工学

キーワード：計測工学、超伝導回路

## 1. 研究開始当初の背景

交流電圧標準は、直流電圧標準と交直変換標準の二つの標準を基礎として定義されている。直流電圧標準はジョセフソン効果における周波数/電圧変換を動作原理とする量子標準でありきわめて高い精度を持ち、 $10^{-8}$ 以下の不確かさが実現されている。一方、交直変換標準は熱電変換を動作原理とし、熱的および熱電的な寄生効果によって精度が制限されるため不確かさは $10^{-6}$ 程度である。よ

って、交流電圧標準の精度は、交直変換標準に制限されて不確かさは $10^{-6}$ 以上となり直流電圧標準に比べて二桁以上劣り、向上が望まれている。

交流電圧標準の量子標準化を目指す研究が米国やEUを中心として精力的に進められていた。これらの量子交流電圧標準は、ジョセフソン周波数/電圧変換を直接の動作原理とするためジョセフソン直流電圧標準と同等の精度を達成可能であり、交流電圧標準

の精度を飛躍的に高めることが期待できる。提案された量子交流電圧標準の中ではパルス駆動ジョセフソン接合アレーと単一磁束量子デジタル/アナログ変換器の二つが有力な方式と考えられているが、それぞれ長所短所を持つ。主として米国の NIST で研究が進められているパルス駆動ジョセフソン接合アレーは、比較的簡単な回路構成を持ち大きな出力電圧（数 100 mV）を得られるが、インピーダンス整合終端抵抗で発生する共通モード電圧が致命的問題になると予想されている。これを解決するために、ジョセフソン接合アレーを三次元集積して集中定数素子とすることで終端抵抗を必要としない回路構造が提案されているが、複雑な回路作製プロセスが必要なため実現は容易でない。一方、単一磁束量子デジタル/アナログ変換器では原理的に共通モードは発生しない。また、単一磁束量子回路の高速動作によって出力波形の広帯域化が期待できる。その反面、十分な出力電圧を達成するためには回路を大規模化する必要があり、複雑な回路構造のためチップ作製歩留りの維持が主要技術課題の一つであった。

われわれは、Semenov と Hamilton によって提案された基本概念を拡張し、オンチップ高速磁束量子パルス列発生回路の付加や出力回路の高マージン化などの改良によって、交流電圧標準として応用可能な単一磁束量子デジタル/アナログ変換器を提案した。これまでに、デジタル/アナログ変換器のシステム設計を行い、全ての要素回路の動作実証に成功した。これらの要素回路を集積した完全版デジタル/アナログ変換器チップの開発を行っている。研究開始当初、この 1 チップ版デジタル/アナログ変換器の出力電圧は  $\pm 10$  mV 程度であり、交流電圧標準応用に必要とされるレベル（100 mV 以上）には不十分であった。この問題を解決するために誘導分圧器を用いて出力電圧を実用レベルまで昇圧することを提案する。誘導分圧器は、インピーダンス標準などの交流電気量の精密計測で広く用いられ、極めて高い精度を持つことが知られている。本研究では、単一磁束量子回路技術と精密電気計測技術の融合を基礎に、世界に先駆けて量子交流電圧標準を開発することを目指す。

## 2. 研究の目的

本研究の目標は、単一磁束量子デジタル/アナログ変換器と誘導分圧器を組み合わせ構成した量子交流電圧標準システムによって現在の交流電圧標準の不確かさを精密に評価し、量子標準がより高い精度を達成可能であることの実証である。現行の交流電圧標準の精度が最も高いとされる kHz 帯において一桁以上の精度向上を目指し、交流電圧の量

子標準は欧米で精力的に研究が進められているが完成には到っておらず達成すれば世界最初の実現となる。

この目標を達成するための主な研究要素は、単一磁束量子デジタル/アナログ変換器チップの開発と交直変換標準の精度評価である。デジタル/アナログ変換器の目標仕様は、出力電圧振幅  $\pm 10$  mV 以上、分解能 12 ビット、出力信号帯域 1 kHz 以上である。このデジタル/アナログ変換器チップは、約 6000 個のジョセフソン接合を含み、総バイアス電流は 1 A オーダーに達する。これまでに数千個オーダーの接合を含む大規模単一磁束量子回路は実験室レベルでの動作実証報告はあるものの実用化の例はない。このような大規模回路を実現するための主な技術課題は、作製プロセス改善による歩留まりの向上や高バイアス電流の影響を考慮した最適化設計である。交直変換標準の評価における主な技術課題は、デジタル/アナログ変換器出力を昇圧するための誘導分圧器を単一磁束量子回路に適合させることである。また、フィルターなどの周辺機器の開発も重要な技術課題である。本研究においては、以上の技術課題を達成して現行の交流標準よりも高い精度を有する量子標準のプロトタイプシステムを世界で最初に実用化することを目指す。

## 3. 研究の方法

主な研究要素は単一磁束量子デジタル/アナログ変換器の開発と高精度誘導分圧器の開発の二つに大別される。前者においては、出力電圧振幅  $\pm 10$  mV 以上、分解能 12 ビットを有するデジタル/アナログ変換器チップを設計し、Nb 接合プロセスを用いて試作し評価する。後者においては、デジタル/アナログ変換器チップの  $\pm 10$  mV 出力を  $\pm 100$  mV まで昇圧できる誘導分圧器および周辺回路を開発する。

目標とするデジタル/アナログ変換器チップは約 6000 個のジョセフソン接合から成る大規模単一磁束量子回路であり、回路作製歩留りの向上が主要技術課題である。本研究では、主として作製プロセス改善による欠陥低減および回路設計改良による動作マージンの向上によって十分なチップ歩留りを達成する計画である。断線・短絡欠陥を引き起こし歩留まり低下の原因となるウエハー混入パーティクルの密度を低減するため、成膜装置のチャンバー内部クリーニングを含む装置オーバーホールを実施するとともにウエハー洗浄工程を最適化しパーティクル除去効率を高める。さらに、成膜・エッチング条件が回路パラメータへ及ぼす影響を系統的に評価してプロセスの均一性や再現性を向上させる。一方、回路パラメータの動作マ

ージンを向上することで歩留りは向上する。現在用いている標準回路セルの設計再検討やバイアス供給線レイアウトの最適化などによって動作マージンの向上を図る。また、交直変換標準の評価の結果を検討して精度をより高めるよう回路設計を最適化する。

高精度誘導分圧器を作製し、単一磁束量子デジタル/アナログ変換器と組み合わせて量子交流電圧標準のプロトタイプを試作する。誘導分圧器は交流電気の精密計測・標準分野では成熟した技術であるが、本研究においては単一磁束量子回路の特殊性を考慮した最適化が必要となる。単一磁束量子デジタル/アナログ変換器は電流バイアス素子であるジョセフソン接合で構成されるため、低インピーダンス負荷を接続するとバイアス電流が流出して誤動作するおそれがある。バイアス電流流出を抑制するために、浮遊容量低減などによる誘導分圧器の入力インピーダンス増加を図る。また、本システムに最適なフィルターなどの周辺回路を開発する。

#### 4. 研究成果

##### (1) 回路プロセスの改善

作製プロセスの改善については、研究を開始したH20年度に絶縁層SiO<sub>2</sub>膜の欠陥改善の観点から成膜条件最適化や装置内のクリーニングなどを行った。一方で、H20年6月ごろから、財団法人国際超電導研究開発センター (ISTEC) との共同研究によるNb系超伝導集積回路作製プロセスライン統合の検討が本格化し、11月からISTECの管理する装置類の産総研へ移設を開始した。プロセスライン統合により、装置移設や再稼動に要する期間はプロセスが停止するという短期的な損失はあるが、長期的には日本における超伝導エレクトロニクス研究の発展を加速するという大きな効果が期待できる。これにより、本研究における回路作製は産総研/ISTEC 共通プロセスにより作製することになった。ISTEC との連携により、プロセス条件の再検討や基本回路セルライブラリの共通化を進め、後述する可変パルス数増倍回路などはこの共通プロセスで作製し動作実証に成功した。

##### (2) デジタル/アナログ変換器チップ

1 チップ上に全ての要素回路を集積した10ビット単一磁束量子デジタル/アナログ変換器を設計、試作、評価した。液体ヘリウム中4Kにおける低速機能試験において完全動作を確認することに成功した(図1)。一方で、出力電圧波形精度の詳細な評価を行う課程で、研究開始時に採用したバイナリコード入力による変調方式では、電圧レベル切り替え時の過渡現象(グリッチ)に起因する出力電流の負荷側への流出が大きいため、出力の定

電圧ステップ幅が減少し、交流電圧標準応用に要求される精度を達成することが困難であることが明らかになった。

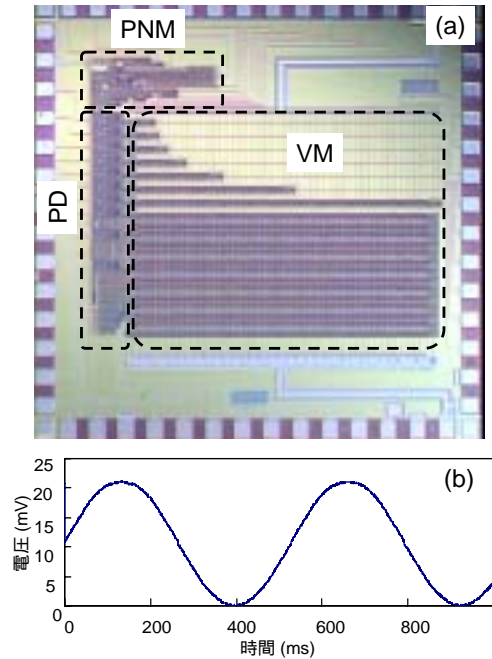


図1 単一磁束量子デジタル/アナログ変換器。パルス数増倍回路(PNM)、パルス分配回路(PD)、電圧増倍回路(VM)の三つの主構成要素から成る。(a)チップ写真。(b)出力波形例。

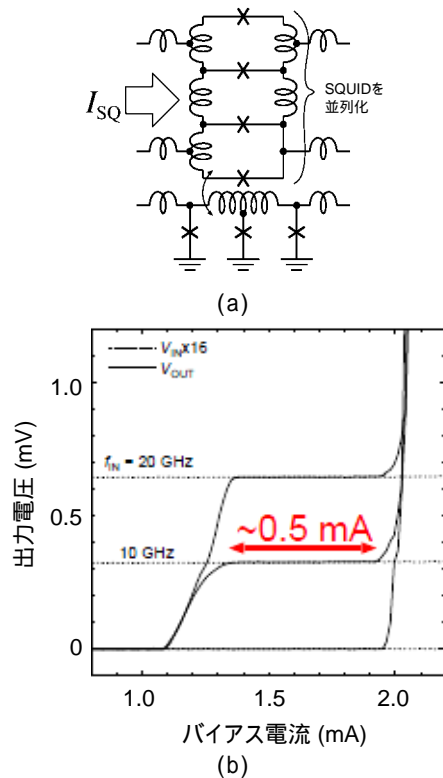


図2 (a)高電流型電圧増倍回路の等価回路。(b)16段10並列接合SQUID型の動作結果。

出力電 流流出の問題の解決を目指して、出力段である電圧増倍回路の高出力電流化を行った。出力電流を増大することで流出があっても必要な定電圧ステップ幅を維持することが期待できる。出力 SQUID を並列多接合化した高電流型電圧増倍回路を提案し、パラメータを最適化設計し、試作、評価を行った。その結果、正常動作を確認し、入力 SFQ パルス数列周波数 20 GHz において従来型の約 5 倍に相当する 0.5 mA の出力電流を達成した (図 2)。

### (3) 新変調方式

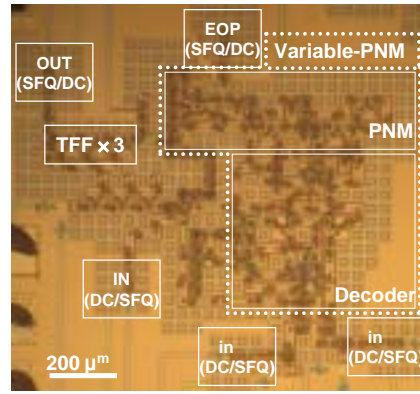
バイナリ変調方式の問題を抜本的に解決するために新変調方式を検討した。バイナリ変調方式では電圧レベル切り替え時のグリッチが出力波形の精度を劣化する。以下の二つの新方式の提案と評価を行った。

#### ①1 ビットパルス数密度変調方式

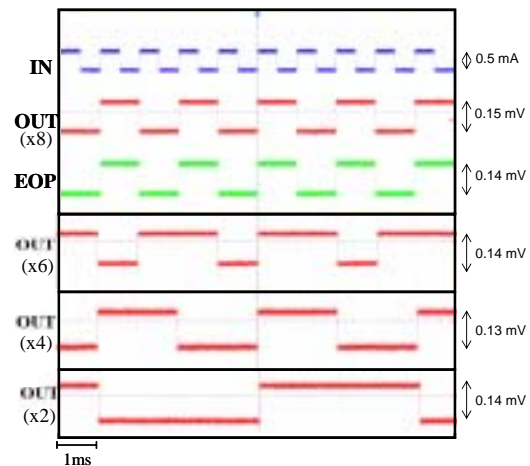
1 ビットシリアル化した入力デジタルコードをパルス数密度変調することでグリッチを低減することができる。このパルス数密度変調コードを電圧増倍回路多段直列アレーに入力することで任意の電圧波形を得る。パルス数密度変調を実現する回路として、従来のパルス数増倍回路 (PNM) の増倍係数を可変する可変パルス数増倍回路 (VPNM) を提案した。増倍係数を 2、4、6 および 8 に制御できる 2 ビット版 VPNM を、産総研/ISTEC 共通プロセスに基づくセルライブラリを用いて設計、試作、評価し、正常動作を確認した (図 3)。

#### ②マルチビットデルタシグマ変調方式

変調方式についてさらに検討を重ねた結果、デルタシグマ変調方式を多ビット化することがわかった。この方式は、バイナリコードの代わりにサーモメータコードを用いることでグリッチを劇的に減らすことができる。一般に、分解能  $N$  ビットに必要なエレメント数は、バイナリコードでは  $N$  個ですむ反面、サーモメータコードでは  $2^N - 1$  個と回路規模が増大してしまう。これを解決するために、サーモメータコードの各ビットの入力信号をデルタシグマ変調することで、少ないエレメント数で実効的な分解能を向上することを提案した (図 4)。詳細な計算の結果、4 個のエレメント数 (すなわち 4 ビット入力コード) で 64 倍オーバーサンプリング 5 次デルタシグマ変調を用いると、理論的には 20 ビット以上の極めて高い精度を実現できることが明らかになった。マルチビットデルタシグマ変調方式を提案したのは研究終了年度後半であったため上記計算結果の実験的検証には至っていないが、理論的にはこの変調方式は量子交流標準の高精度化に有望であると考えられる。



(a)



(b)

図 3 1 ビットパルス密度変調方式のための可変パルス数増倍回路 (VPNM)。2 ビット版テスト回路の (a)顕微鏡写真と (b)動作波形。

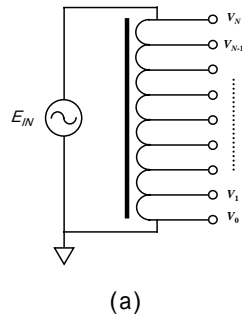


図 4 マルチビットデルタシグマ変調方式のブロック図。

### (4) 誘導分圧器の開発

高精度 誘導分圧器を作製した (図 5)。誘導分圧器は入力交流電圧を極めて高い精度 (誤差  $10^{-8}$  以下) で分圧する装置であり、キャパシタンス標準やインダクタンス標準などで利用されている。作製した誘導分圧器の基本性能を確認するため、光パルス駆動ジョセフソン接合アレー (図 6) と市販の高精度発振器の出力電圧の精度を比較した。変調した光信号を入力してジョセフソン接合アレーで発生した振幅  $\pm 10$  mV の正弦波信号と誘導分圧器で分圧した市販高精度発振器の出力を直接比較した結果、市販高精度発振器の出力振幅安定度は高々  $10^{-3}$  程度であることがわかった。また、誘導分圧器を交流電圧標準システムに組み込むために必要となるフィルタ



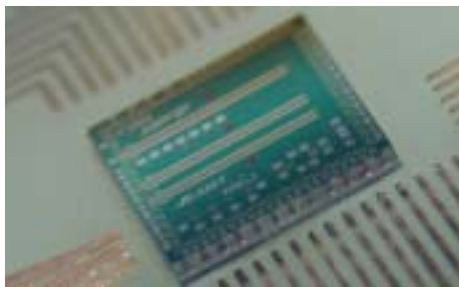


(a)

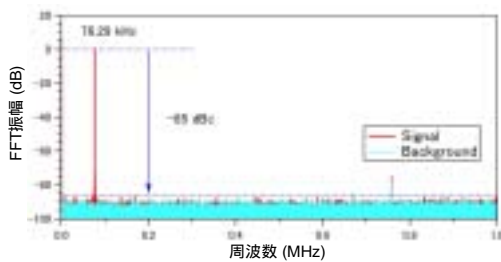


(b)

図 5 精密誘導分圧器の(a)等価回路と(b)標準ラック実装時の写真。



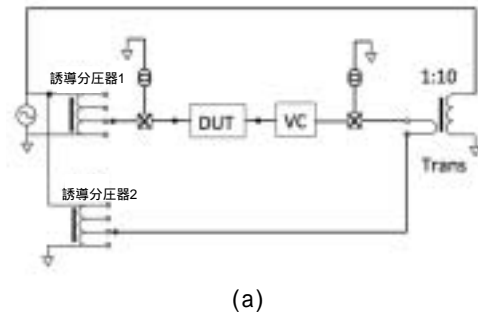
(a)



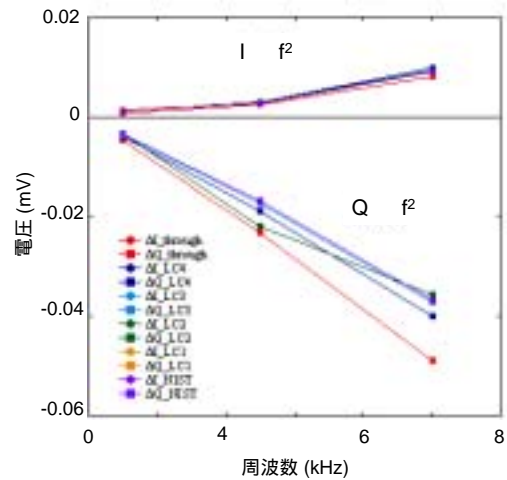
(b)

図 6 誘導分圧器の評価に用いた光パルス駆動ジョセフソン接合アレー。(a)チップ写真と(b)出力波形のスペクトル。

を開発した。キャパシタンスと超伝導インダクタンスで構成される無損失 LC フィルターを設計し、Nb 集積回路プロセスにより試作した。誘導分圧器と組み合わせてフィルターを評価した結果、理論から予測される周波数



(a)



(b)

図 7 誘導分圧器を用いたフィルターの評価。(a)測定系のブロック図。DUT の部分に被評価フィルターが置かれる。VC は電圧比較器。(b)測定結果。同相成分 I は周波数に比例、直角成分 Q は周波数の二乗に比例することを確認した。

特性を確認した (図 7)。以上のことから、電気標準に適用可能な高精度誘導分圧器を作製することができた。

#### (5) まとめ

単一 磁束量子デジタル/アナログ変換器と高精度誘導分圧器を組み合わせた量子交流電圧標準プロトタイプの開発を目指して研究をおこなった。電気標準に適用可能な性能を有する誘導分圧器の作製には成功したものの、当初に採用した変調方式の欠陥や作製プロセスの再構築など研究開始時には想定していなかった事情によりデジタル/アナログ変換器の研究が遅れ、目標としたプロトタイプを実現することはできなかった。しかしながら、産総研/ISTEC プロセス共通化による世界最高レベルの超伝導集積回路試作ラインを構築し、またマルチビットデルタシグマ変調方式など新規回路方式を提案し、量子交流電圧標準実現の見通しをつけることができた。

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計10件)

- ① 丸山道隆、浦野千春、金子晋久、山森弘毅、東海林彰、前澤正明、他6名、Utilization of acryo-prober system for operation of a pulse-driven Josephson junction array、Journal of Physics: Conference Series、査読有、Vol. 234 (Web)、2010、042020-1—042020-7
- ② 浦野千春、丸山道隆、金子晋久、山森弘毅、東海林彰、前澤正明、他6名、A new coding technique in serial data transmission and demodulation with Josephson junction array、Journal of Physics: Conference Series、査読有、Vol. 234 (Web)、2010、042037-1—042037-5
- ③ 浦野千春、丸山道隆、金子晋久、山森弘毅、東海林彰、前澤正明、他6名、Operation of a Josephson arbitrary waveform synthesizer with optical data input、Superconductor Science and Technology、査読有、Vol. 22、2009、114012—114016
- ④ 前澤正明、精密計測のための磁束量子デジタル/アナログ変換器、超伝導 Web 21、査読無、2009年10月号、2009、6—7
- ⑤ 浦野千春、金子晋久、前澤正明、板谷太郎、桐生昭吾、Josephson junction array driven by modulated optical combs、2008 Conference on Precision Electromagnetic Measurements (CPEM) Digest、査読有、2008、694—695

[学会発表] (計8件)

- ① 斎藤淳、田中丈之、守屋雅隆、小林忠行、水柿義直、前澤正明、Design and Functional Tests of Variable SFQ Pulse Number Multiplier、23rd International Symposium on Superconductivity、2010年11月3日、つくば市
- ② 水柿義直、田中丈之、斎藤淳、小林忠行、守屋雅隆、前澤正明、Design and Operation of Voltage Quadrupler Cell for Rapid-Single-Quantum Digital-to-Analog Converters、23rd International Symposium on Superconductivity、2010年11月3日、つくば市
- ③ 浦野千春、丸山道隆、金子晋久、山森弘毅、東海林彰、前澤正明、他6名、Josephson arbitrary waveform synthesizer using opto-electronics、2009 European Conference on Applied Superconductivity、2009年9月13日、

ドレスデン

- ④ 浦野千春、丸山道隆、金子晋久、山森弘毅、東海林彰、前澤正明、他6名、Operation of a Josephson arbitrary waveform synthesizer with optical data input、International Superconductive Electronics Conference 2009、2009年6月16日、福岡
- ⑤ 平山文紀、前澤正明、S. Gorwadkar、Enhancement of the output current capacity of rapid single flux quantum voltage multipliers、2008 Applied Superconductivity Conference、2008年8月18日、シカゴ

## 6. 研究組織

### (1) 研究代表者

前澤 正明 (MAEZAWA MASAOKI)

独立行政法人産業技術総合研究所・エレクトロニクス研究部門・研究グループ長  
研究者番号：40357976

### (2) 研究分担者

平山 文紀 (HIRAYAMA FUMINORI)

独立行政法人産業技術総合研究所・エレクトロニクス研究部門・主任研究員  
研究者番号：10357866

浦野 千春 (URANO CHIHARU)

独立行政法人産業技術総合研究所・計測標準研究部門・研究員  
研究者番号：30356589  
(H20～H21年度。H22年度は連携研究者)

丸山 道隆 (MARUYAMA MIC HITAKA)

独立行政法人産業技術総合研究所・計測標準研究部門・研究員  
研究者番号：30415947  
(H22年度)