

機関番号：13102

研究種目：基礎研究 (B)

研究期間：2008～2010

課題番号：20310093

研究課題名 (和文) MOS 集積回路によるフェールセーフ・ウィンドウコンパレータ/AND ゲートの開発

研究課題名 (英文) Development of fail-safe window comparators/And gates by MOS LSI

研究代表者

平尾裕司 (HIRAO YUJI)

長岡技術科学大学・技術経営研究科・教授

研究者番号：90426007

研究成果の概要(和文): グランド電極でシールドした CMOS および総合的安全手法によって、20mm×35mm のプリント板上に 4 入力フェールセーフ AND ユニットを実現した。本フェールセーフ AND ユニットからは小型リレーのドライブが可能である。また、故障影響確認を容易にするための方法として、光結合を用いたフェールセーフ AND ゲートを試作、提案した。高出力モータなどへの入力遮断や速度検知へのフェールセーフ技術の適用の検討として、2 つのリレーのうち常に特定のリレーの接点に出力遮断の電流負荷がかかり他のリレーの接点には無負荷になるようにリレーの動作順序を制御するフェールセーフリレードライバを試作した。また、低速度と故障であることを安全に区別することが可能なフェールセーフカウンタを試作し、その有効性を確認した。

研究成果の概要(英文): 4-input fail-safe AND units, which can drive a small size relay, have been realized on a printed-circuit board (20mm×35mm) by CMOS circuits which are shielded by ground terminals together with other safety measures. As a method to lessen fault effect analyses, optically coupled fail-safe AND gates have been also proposed. Furthermore, for new application of safety technologies, a safety relay driver with contacts in a safe operational order and a fail-safe counter for low-speed detection were made on an experimental basis, and their validity has been revealed.

交付決定額

(金額単位: 円)

	直接経費	間接経費	合計
2008 年度	10,100,000	3,030,000	13,130,000
2009 年度	2,600,000	780,000	3,380,000
2010 年度	2,800,000	840,000	3,640,000
年度			
年度			
総計	15,500,000	4,650,000	20,150,000

研究分野：複合新領域

科研費の分科・細目：社会・安全システム科学・社会システム工学・安全システム

キーワード：フェールセーフ、AND 回路、安全

1. 研究開始当初の背景

(1) 安全を確保するには、安全な状態を常に把握し、安全な状態が確保できなくなったときには装置・システムの出力を安全な状態に固定する安全コンポーネントが必要である。この安全コンポーネントには、そのコンポー

ネット自体の故障時にも出力を安全な状態に固定することが要求され (フェールセーフ)、フェールセーフ・ウィンドウコンパレータ/AND ゲートが安全コンポーネントとして開発されている。

(2) しかし、実用されているフェールセーフ・ウィンドウコンパレータ/AND ゲートはバイポーラトランジスタ集積回路で実現されているが、現在は MOS 集積回路が主流となっているため、今後フェールセーフ・ウィンドウコンパレータ/AND ゲートの確保が困難になる。また、ロボット等、高機能な装置・システムの安全確保の社会的な要請がより高まると予想され、これら新たな分野のニーズにも対応できる安全コンポーネントが必要とされる。

2. 研究の目的

(1) このような背景から、新たな分野のニーズにも対応できる安全コンポーネントを確保することを目的として、MOS 集積回路によるフェールセーフ・ウィンドウコンパレータ/AND ゲートを開発する。

(2) さらに、高機能な装置・システムへの MOS 集積回路によるフェールセーフ・ウィンドウコンパレータ/AND ゲートの適用とその要件についても検討し、安全コンポーネントの新たな応用を展開する。

3. 研究の方法

(1) バイポーラトランジスタ集積回路から MOS 集積回路に変更した場合の最大の課題は、CMOS 回路では入力端子にオープン故障が生じた場合にその特性から高インピーダンスであるためノイズの影響が大きいことである。フェールセーフ・ウィンドウコンパレータ/AND ゲートにおいては、オープン故障時に不正な発振が発生し、従来のフェールセーフ・ウィンドウコンパレータ/AND ゲート回路を CMOS 集積回路で置き換えることはできない。そのため、フェールセーフ性を確保するための CMOS 集積回路への対策手法、およびその対策を適用したフェールセーフ回路について検討する。

(2) この安全コンポーネントは、それ自体に故障が発生した時にも出力を安全な状態に固定するように設計しなければならない。同時に、故障が生じたときに実際に安全側出力となることが実証されなければならない。そのためには、実際に物理的に故障を発生させ、その影響を実測する必要があるが、故障が同時に発生する多重故障を考慮する必要がある場合には、その組み合わせ数が多大になる。ソフトウェアによる故障回路シミュレーションを適用する場合でも同様である。そのようなことから、故障影響確認を容易にするための方法について検討する。

(3) 従来のフェールセーフ・ウィンドウコンパレータ/AND ゲートの適用例は、高い安

全性が要求されるシステムの出力部などに限られていた。今後、ロボット等、高機能な装置・システムへ適用可能とするためには、フェールセーフ特性を確保しつつ適用機能についても広げることが必要である。高出力モータの出力遮断や速度検知へのフェールセーフ技術の適用についても検討する。

4. 研究成果

(1) CMOS 回路でのオープン故障対策として、CMOS 回路の入力ピンをグランド電極でシールドする方法を採用した。この方法によれば、他方の MOS FET の G-S 間の容量より G-D 間の容量が大きくなるため CMOS 回路の出力は安定する。

①グランド電極でシールドした CMOS および総合的安全手法によって、20mm×35mm のプリント板上に 4 入力のフェールセーフ AND ユニットを実現した。本フェールセーフ AND ユニットからは小型リレーのドライブが可能である。

②ソフトウェアによる故障回路シミュレーション、故障確認試験によって所定の性能が得られることを確認した。

(2) 故障影響確認を容易にするための方法として、光結合を用いたフェールセーフ AND ゲートを試作、提案した。本方式によれば、光結合によって各 AND 入力単位に発振回路を独立にできるため、発振回路ごとに単一故障、多重故障解析を行うことで十分であり、複数の発振回路にわたる多重故障解析のための故障組合せは必要としない。

①フォトカプラによって発振回路を分離したホールド機能付きフェールセーフ AND 回路を試作した。最終出力は、従来のフェールセーフ・ウィンドウコンパレータ/AND 回路と同様にコンデンサを用いた昇圧回路によって電源電圧より高い電圧を出力する。

②ソフトウェアによる故障回路シミュレーション、故障確認試験によって所定の性能が得られることを確認した。

(3) 高出力モータなどへの入力遮断や速度検知へのフェールセーフ技術の適用の検討として、2 つのリレーのうち常に特定のリレーの接点に出力遮断の電流負荷がかかり他のリレーの接点には無負荷になるようにリレーの動作順序を制御するフェールセーフリレードライバを試作した。また、低速度と故障であることを安全に区別することが可能なフェールセーフカウンタを試作した。

①フェールセーフリレードライバは、遮断回路の 0 または 1 の制御信号を入力とし、入力遮断のための 2 つのリレーへの電圧出力を行う。高出力のモータなどの入力遮

断は、これら 2 つのリレーの直列接点によって行うが、これらリレー接点が過電流によって溶着することがあれば高出力モータの緊急停止ができなくなる。

②そのため、高出力モータなどへの入力遮断および投入を常に特定のリレーの接点よって行い、他のリレーの接点は常に無負荷でオフ、オンになるようにすることで、特定のリレーの接点に溶着が生じても無負荷であった接点で確実に入力遮断を行う。フェールセーフリレードライバは、構成要素が故障しても、リレーの動作順序が変化しない構成になっていなければならない。

③CMOS 回路を用いて、それぞれ 1W の 2 つのリレー出力を行うフェールセーフリレードライバを 30mm×40mm のプリント板上で実現した。ソフトウェアによる故障回路シミュレーション、故障確認試験によって所定の性能が得られることを確認した。

④フェールセーフ技術の適用範囲の拡大として、低速度と故障であることを安全に区別することが可能なフェールセーフカウンタを試作した。複雑な演算要素を含む安全機能を CPU を用いずに実現することが課題であり、汎用のデジタルカウンタ回路とアナログフィルタ回路、フェールセーフ・ウィンドウコンパレータによって実現した。

⑤低速度であることとデジタルカウンタと周辺回路の正常を特定の周波数としてアナログフィルタに出力することで診断を行うことに特徴がある。モータ駆動回路への適用などフェールセーフ技術の新たな応用を示すことができた。

⑥ソフトウェアによる故障回路シミュレーション、故障確認試験によって所定の性能が得られることを確認した。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 1 件)

- ① Sansak Deeon, Yuji Hirao, Koichi Futsuhara, A Fail-safe Counter and its Application to Low-speed Detection, 信頼性, 査読有, Vol. 33, 2011, pp135-144

[学会発表] (計 7 件)

- ①工藤大地、平尾裕司、木村哲也、蓬原弘一、光結を用いたフェールセーフ・ウィンドウコンパレータ/AND ゲートの提案、第 8 回計測自動制御学会システムインテグレーション部門講演会 (SI2008)、2G1-5
②工藤大地、平尾裕司、木村哲也、蓬原弘一、

光結フェールセーフ論理ゲート、電子情報通信学会 信学技法、DC2008-59、2008、pp1-4

- ③工藤大地、平尾裕司、木村哲也、蓬原弘一、光結フェールセーフ論理回路を用いた安全デバイスの提案、電子情報通信学会 信学技法、SSS2008-24、2008、pp5-8

- ④工藤大地、平尾裕司、木村哲也、蓬原弘一、光結を用いたフェールセーフ論理回路とデータ比較器、電子情報通信学会連合大会基礎・境界講演論文集、321、2009

- ⑤Keiji Otake, Yuji Hirao, Takabumi Fukuda, Koichi Futsuhara, A Safety Relay with Contacts in a Safe Operational Order and its Application, The 6th International Conference on Safety of Industrial Automated Systems (SIAS 2010), 2010

- ⑥谷上 毅、平尾裕司、木村哲也、移動ロボット安全関連部への本質安全コンポーネント適用、計測自動制御学会システムインテグレーション部門講演会 (SI2010)、2010、pp2033-2036

- ⑦ Sansak Deeon, Yuji Hirao, Low-speed Detection by a Fail-safe Counter, 電子情報通信学会 信学技法、SSS2010-27、2011、pp1-4

[図書] (計 0 件)

[産業財産権]

○出願状況 (計 3 件)

名称：フェールセーフ AND ゲート

発明者：平尾裕司、蓬原弘一

権利者：国立大学法人長岡技術科学大学

種類：特許

番号：特願 2008-309309

出願年月日：平成 22 年 6 月 17 日

国内外の別：国内

名称：継電器、制御回路及び制御回路の制御方法

発明者：平尾裕司、蓬原弘一

権利者：国立大学法人長岡技術科学大学

種類：特許

番号：特願 2010-095379

出願年月日：平成 22 年 4 月 16 日

国内外の別：国内

名称：継電器、制御回路及び制御回路の制御方法

発明者：平尾裕司、蓬原弘一

権利者：国立大学法人長岡技術科学大学

種類：特許

番号：PCT/JP2011/059133

出願年月日：平成 23 年 4 月 13 日

国内外の別：外国

○取得状況（計0件）

名称：
発明者：
権利者：
種類：
番号：
取得年月日：
国内外の別：

〔その他〕
ホームページ等

6. 研究組織

(1) 研究代表者

平尾裕司 (HIRAO YUJI)
長岡技術科学大学・技術経営研究科・教授
研究者番号：90426007

(2) 研究分担者

蓬原弘一 (FUTSUHARA KOICHI)
長岡技術科学大学・名誉教授
研究者番号：70377216
坂井正善 (SAKAI MASAYOSHI)
長岡技術科学大学・技術経営研究科・実務
家教授
研究者番号：50516010
杉本 旭 (SUGIMOTO AKIRA)
明治大学・理工学部・教授
研究者番号 90347667
福田隆文 (FUKUDA TAKABUMI)
長岡技術科学大学・技術経営研究科・教授
研究者番号：80208959
木村哲也 (KIMURA TETSUYA)
長岡技術科学大学・技術経営研究科・准教
授
研究者番号：80208959

(3) 連携研究者

()

研究者番号：