

機関番号：13601

研究種目：基盤研究（C）

研究期間：2008～2010

課題番号：20560321

研究課題名（和文） 集積化マイクロ波帯磁性薄膜デバイスの試作と特性評価

研究課題名（英文） Fabrication and evaluation of integrated magnetic thin film devices for microwave applications

研究代表者

佐藤 敏郎 (SATO TOSHIRO)

信州大学・工学部・教授

研究者番号：50283239

研究成果の概要（和文）：本研究は、第4世代携帯電話用RF-ICへの適用を目指して、チップサイズパッケージRF-IC集積化マイクロ波帯磁性薄膜デバイスの開発を目的に行ったものであり、高周波磁性材料の開発とデバイスへの応用をとおして、デバイスの特性向上の指針とパッケージへの磁性体導入による近傍誘導ノイズ低減の有用性を明らかにした。また、チューナブルインダクタの基礎検討や集積化電源用パワーインダクタの開発を行い、次世代RF-ICの要素技術の確立に貢献した。

研究成果の概要（英文）：Microwave magnetic thin film devices, embedded in chip size package RF-IC for the 4th generation cell phone, have been fabricated and evaluated. Through the development of high-frequency magnetic materials and their device-application, the improvement schemes for device properties was established, and it was found that the introduction of magnetic material to IC-package is effective for suppressing local induced noise. In addition, basic investigation on the novel tunable inductor and the power inductor for integrated power supply for RF-ICs has also been done. Their new schemes will be effective as the fundamental techniques of the next generation RF-ICs.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2008年度	2,300,000	690,000	2,990,000
2009年度	700,000	210,000	910,000
2010年度	700,000	210,000	910,000
総計	3,700,000	1,110,000	4,810,000

研究分野：工学

科研費の分科・細目：電気電子工学・電子デバイス・電子機器

キーワード：電子デバイス、集積回路、磁性薄膜、高周波IC、無線回路

## 1. 研究開始当初の背景

## (1) 携帯電話の多機能化の進展

第4世代携帯電話では多機能化や国際ローミング対応のために複数の無線部を具備する必要があり、高周波回路は複雑化、大規模化するため、電子デバイスの小型化、高機能化が強く求められている。

## (2) マイクロ波帯磁性デバイスの現状と課題

携帯電話高周波回路用受動デバイスで磁性材料を用いる場合は非常に少なく、インダクタでさえも、非磁性低誘電率セラミックと

コイルで構成されているのが実情である。例えば、携帯電話の受信側低雑音増幅器 MMIC (Microwave Monolithic Integrated Circuit) では、トランジスタ (HEMT) の他に、インピーダンス整合用の複数のキャパシタ、インダクタが用いられているが、空心スパイラルインダクタだけで IC チップ面積の大半を占め、コスト低減の最大の課題となっている。

高周波回路に必須のインダクタや方向性結合器、各種フィルタなどに磁性材料を適用することで受動デバイスを小型化でき、低コ

スト化が図れると期待されるが、1GHz を越える周波数で使用可能な実用材料ははまだ開発途上にあるのが実情である。

(3)高周波 (RF) IC の技術動向

IC パッケージ内に受動デバイスを形成するチップサイズパッケージ (CSP ; Chip size package) RF-IC の開発が進められている。CSP は LSI の後工程で作製されるためプロセスコストを低減でき、三次元的に受動デバイスをレイアウトできる。しかしながら、空心スパイラルインダクタは他のデバイスに比べてサイズが大きく、パッケージ縮小のネックとなっており、インダクタサイズの縮小のために磁性体の導入が切望されている。

図 1 は本研究がターゲットとする次世代 CSP RF-IC の概念図を示すものである。スパイラルインダクタに磁性薄膜を装荷することでインダクタサイズが縮小されるとともに、磁性薄膜の磁気シールド効果によって近傍配線に対すクロストークが抑制され、パッケージ内でのインダクタのレイアウトの自由度が高まる利点もある。

2. 研究の目的

本研究は第 4 世代携帯電話のマルチ無線化に対応する次世代 RF-IC の実現を目指して、チップサイズパッケージ RF-IC への磁気デバイスの集積化の可能性を検証するために、以下に示す諸点を目的に行ったものである。

(1)GHz 帯低損失磁性薄膜材料の開発

1GHz を越える強磁性共鳴周波数を有する低損失磁性薄膜を開発する。

(2)高周波回路用磁気デバイスの開発

高周波回路用磁気デバイスの試作と特性評価によって、デバイス特性の高性能化の指針を得るとともに、CSP RF-IC に集積化した場合の課題と改善方法を検討する。

3. 研究の方法

(1)GHz 帯低損失磁性薄膜材料の開発

強磁性/反強磁性交換結合による交換バイアス磁界を利用したマイクロ波帯磁性薄膜材料に対して、熱プロセス履歴に耐える材料改良を行う。また、大きな磁気異方性を有する希土類-遷移金属系薄膜やグラニューラ系薄膜などの新規材料の探索を行う。

(2)マイクロ波帯磁性薄膜デバイスの試作

スパイラルインダクタ、方向性結合器などをモチーフに磁性薄膜デバイスの試作と特性評価を行い、RF-IC への集積化の可能性を検討する。併せて、マルチ無線化に対応したチューナブルデバイスの基礎検討を行う。

(3)その他

次世代 CSP RF-IC の課題として電源供給の問題があり、パッケージへの電源集積化の基盤技術として、パッケージ内蔵パワーインダクタの検討を行った。

4. 研究成果

(1)マイクロ波帯磁性薄膜材料の開発

一軸磁気異方性を有する磁性薄膜の磁化困難軸方向透磁率の限界周波数である強磁性共鳴周波数  $f_r$  は次式で与えられる。

$$f_r = \frac{\gamma}{2\pi} \sqrt{H_k + (H_k + \frac{M_s}{\mu_0})} \dots \dots \dots (1)$$

$\gamma$  は磁気回転比、 $H_k$  は異方性磁界、 $M_s$  は飽和磁化である。携帯電話送受信回路の動作周波数に対応するためには、1GHz を越える強磁性共鳴周波数が必要であり、磁性薄膜材料には大きな  $H_k$  と高い  $M_s$  の両立が求められる。

①強磁性/反強磁性交換結合膜の特性改善

申請者は、これまでに、強磁性/反強磁性交換結合による交換バイアス磁界  $H_{ex}$  を用いた磁性薄膜材料を提案し、Fe-Si/Mn-Ir 系積層交換結合膜において、1GHz 以上の高い強磁性共鳴周波数が得られることを明らかにした。交換バイアス磁界  $H_{ex}$  は次式で表わされ、

$$H_{ex} = \frac{J_{ex}}{t_F M_s} \dots \dots \dots (2)$$

$J_{ex}$  は強磁性/反強磁性界面の交換結合エネルギー、 $t_F$  は強磁性層厚である。交換結合系では、強磁性層の異方性磁界  $H_k$  に交換バイアス磁界  $H_{ex}$  が加わり、共鳴周波数が高くなる。

本研究では Fe-Si/Mn-Ir 系材料のデバイスプロセス適合性を調べるため、ポリイミド層間絶縁膜プロセスにおける熱履歴を模擬して磁性薄膜の特性に与える影響とその改善方法について検討した。Fe-Si の異方性磁界  $H_k$  は磁歪と内部応力による磁気弾性エネルギーがその源であることがわかっており、熱履歴による応力緩和によって  $H_k$  が減少し、共鳴周波数が低下する問題があった。

本研究では熱履歴による共鳴周波数の低下を軽減することを目的に、交換結合膜のスリットパターンニングによって熱履歴に依存しない形状磁気異方性の導入を検討した。スリットパターンなしの場合は、300°C の熱履歴で飽和磁界  $H_s (= H_k + H_{ex})$  が 40 Oe から 25 Oe に低下したのに対し、スリットパターン化膜は 300°C 熱履歴でも 40 Oe の高い  $H_s$  を維持できることが示された。

図 2 は 300°C 熱履歴後の Fe-Si/Mn-Ir 交換結合膜の複素比透磁率 ( $\mu' - j\mu''$ ) の周波数特性を示すものであり、共鳴周波数は 2.5GHz であった。交換結合膜の場合、強磁性層内の交換バイアス磁界が強磁性層の膜厚方向で分布するため、共鳴半値幅が広がる欠点が

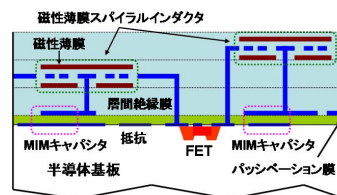


図 1 次世代 CSP RF-IC の概念図

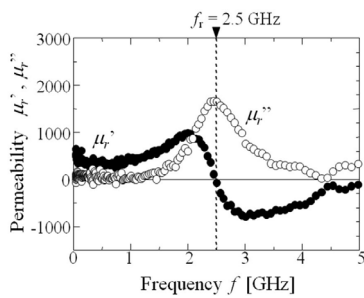


図2 300°C熱履歴後のスリットパターン化50nm Fe-Si/10nm Mn-Ir膜の複素透磁率

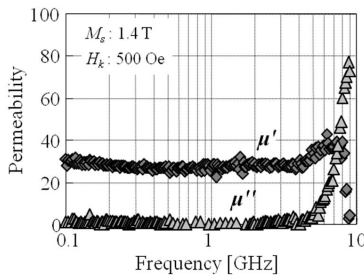


図3 3at.% Sm組成Co-Smアモルファス合金薄膜の複素透磁率

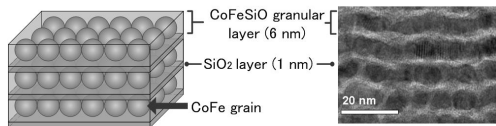


図4 CoFeSiO/SiO<sub>2</sub>グラニューラー積層膜

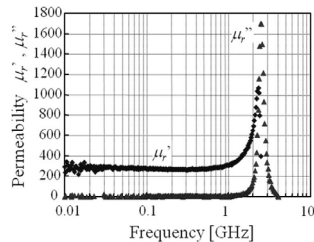


図5 6nm-CoFeSiO/1nm-SiO<sub>2</sub>グラニューラー積層膜の複素透磁率

あり、この場合でも、低損失で使用できる周波数は1.5GHz程度に制限される。

### ②希土類-遷移金属系薄膜の作製と評価

大きな磁気異方性と低保磁力の両立を目的に、Co-Sm系アモルファス合金磁性薄膜の作製と評価を行った。Co-Sm原子のペアオーダーによって生じる誘導磁気異方性において、Smの4f電子の軌道角運動量によって大きな磁気異方性が発現する。

ICP-RF二元スパッタ法で磁界中成膜したCo-Sm合金薄膜の飽和磁化 $M_s$ 、異方性磁界 $H_k$ のSm組成依存性を調べたところ、2at.%程度のSm組成でアモルファス化し、5at.%のSm添加で異方性磁界は1000 Oeに達することが明らかになった。保磁力 $H_c$ は3~7at.%のSm組成範囲で50 Oe以下であった。14 kG以上の高い飽和磁化と数百 Oeの異方性磁界、50 Oe以下の低保磁力の3つをバランスさせるSm組成範囲は3~5at.%であった。

図3は3at.%-Sm組成Co-Smアモルファス

合金薄膜の複素透磁率の周波数特性を示すものであり、強磁性共鳴周波数は10GHzに達する。ここでは詳述しないが、下地層にRuを採用した場合、成膜初期過程でのSm粒子の表面マイグレーションの向上によりSmの偏析が抑制され、Sm粒子を起源とする微結晶化が抑えられることにより熱履歴による異方性劣化が抑制されることを明らかにした。

### ③グラニューラー系薄膜の作製と評価

GHz帯低損失磁性材料として、高抵抗マトリックス中を微細な金属磁性結晶粒が分散したグラニューラー系薄膜が多くの機関で研究されているものの、強磁性共鳴半値幅が広く、共鳴周波数よりかなり低い周波数から共鳴吸収損失が増大する欠点があった。

従来のグラニューラー系材料では磁性結晶粒の粒径サイズが不均一であり、マトリックス中の分散状態の制御も困難なため、異方性分散が大きい。本研究では、グラニューラー層と極薄絶縁層の積層によってnmオーダーの構造制御を行い、異方性分散の抑制によって強磁性共鳴半値幅の低減を行った。

図4は磁性グラニューラー層にCoFeSiO、極薄絶縁層にSiO<sub>2</sub>を用いたグラニューラー積層膜の断面模式図と断面TEM写真を示すものである。グラニューラー層ならびにSiO<sub>2</sub>層の厚さと磁気特性の関係を詳細に検討した結果、SiO<sub>2</sub>層を1nm程度の極薄とすることでグラニューラー層間の磁気結合を維持でき、また、グラニューラー層を10nm以下にすることで、均一なCoFe結晶粒が面内に均一に並んだナノ構造を実現できることが示された。

図5は6nm-CoFeSiO/1nm-SiO<sub>2</sub>グラニューラー積層膜(図4の断面TEM写真参照)の複素比透磁率の周波数特性を示すものである。強磁性共鳴周波数は約2.4GHzであり、非常に狭い共鳴半値幅を示し、グラニューラー系磁性材料の大きな課題であった異方性分散の大幅な低減に成功した。CoFe結晶粒にPd元素を添加することで、強磁性共鳴周波数が3GHzに高周波化し、共鳴半値幅がさらに狭くなることを見出した。ここでは詳述しないが、中間層の1nm-SiO<sub>2</sub>はCoFeSiO層におけるCoFe結晶粒の粒成長を抑制する効果を持ち、350°C程度の熱履歴でも積層構造の乱れが発生せず、磁気特性の耐熱性も良好である。

### (2)マイクロ波帯磁性薄膜デバイスの試作

CSP RF-IC集積化磁性薄膜デバイスとして、方向性結合器、スパイラルインダクタ、ローパスフィルタ、1/4波長伝送線路変成器などの試作と評価を行った。ここでは、方向性結合器とスパイラルインダクタ、CSPへの集積化を模擬した検討、ならびにチューナブルインダクタの基礎検討の結果について述べる。

#### ①磁性薄膜方向性結合器

携帯電話送信系において、方向性結合器(Directional coupler)は電力増幅器の送

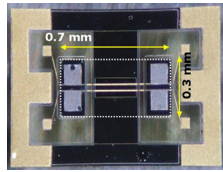


図6 CoFeB磁性薄膜方向性結合器

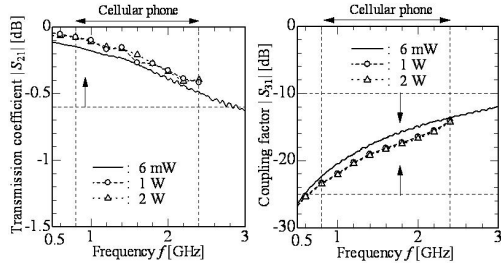


図7 CoFeB磁性薄膜方向性結合器の大振幅信号伝送特性 (透過係数、結合度)

信電力制御のために、PA 出力の一部を APC 回路 (Automatic power control) にフィードバックするために使用される。現在は、低温焼成セラミックを用いたチップカプラが多用されているが、CSP に集積された例はない。

申請者は、これまでに、CoFeB アモルファス磁性薄膜を用いた世界最小の方向性結合器 (図 6 参照) を試作し、広帯域伝送特性を有することを明らかにした。本研究では、携帯電話の送信系の通過電力 (数 W) を模擬した大振幅信号伝送特性を評価した。

図 7 は 6 mW~2 W まで通過電力を変えた場合の信号伝送特性の測定結果であり、図中の矢印の範囲が目標特性である。図から明らかなように、信号伝送特性は通過電力にほとんど依存せず、挿入損失は 3GHz でも 0.6dB であり、結合度も広い周波数範囲にわたって目標特性を満足している。ここでは、図示していないが、アイソレーション、方向性も広い周波数範囲で目標特性を満足した。このような低損失・広帯域特性が得られる理由は、磁性薄膜の採用による結合伝送線路の大幅な縮小と非共振動作にもとづくためである。また、2 W 通過電力時でも磁性薄膜の最大磁束密度は飽和磁束密度の 1/4 程度であり、少なくとも数 W 程度の通過電力では磁性薄膜は線形動作している。低損失・広帯域薄膜カプラは世界初の成果であり、今後、CSP RF-IC 集積化デバイスとして大いに期待できる。

## ②磁性薄膜スパイラルインダクタ

高周波回路において、インダクタはインピーダンス整合や電源系チョークなどに多用されるので、インダクタの小型化は CSP RF-IC にとって非常に重要な課題である。ここでは、CoFeSiO/SiO<sub>2</sub> グラニューラ積層膜を装荷したスパイラルインダクタについて述べる。

図 8 は試作したスパイラルインダクタの模式図と外観写真の一例を示すものである。スパイラルコイルの下部にのみ磁性薄膜を配

置する構造を有する。この場合のインダクタンスのエンハンス効果は空心の場合の 2 倍が上限となる。図 9 は磁性薄膜インダクタにおけるうず電流の発生要因とそれらの抑制法を示したものである。グラニューラ積層膜の CoFeSiO 層の電気抵抗率は  $1 \mu \Omega \text{m}$  程度と低いため、高周波磁束の垂直成分  $\phi_p$  によって面内にうず電流が発生する。垂直磁束成分はコイル導体にも鎖交するため、コイル導体中にもうず電流が発生する。これらのうず電流の影響を軽減するために、磁性薄膜に対してはスリットパターン構造を、スパイラルコイルに対しては分割導体構造を採用した。図 10 は今回検討した 4 種類の磁性薄膜スリットパターンを示したものである。スパイラルコイルの導体構造は図 9 に示す 3 種類を検討した。

図 11 は、3 分割導体スパイラルコイルを用いた場合のインダクタンスと Q 値の周波数特性を示すものである。コイル導体ラインと同

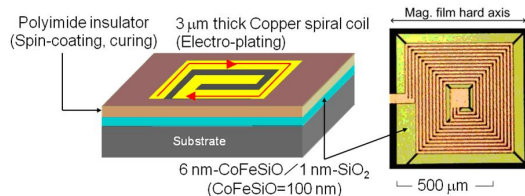


図8 CoFeSiO/SiO<sub>2</sub>グラニューラ積層磁性薄膜装荷スパイラルインダクタ

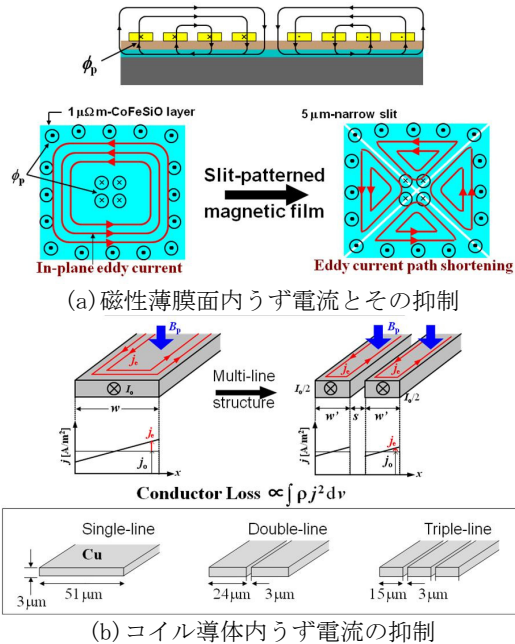


図9 磁性薄膜装荷スパイラルインダクタにおけるうず電流の発生要因とそれらの抑制方法

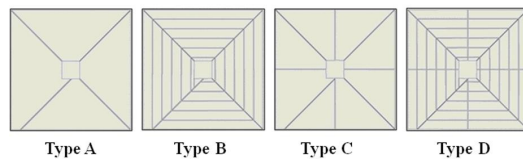


図10 スリットパターン化磁性薄膜

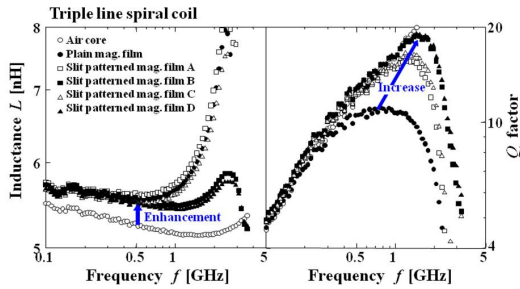


図11 CoFeSiO/SiO<sub>2</sub>膜装荷スパイラルインダクタのインダクタンス、Q値の周波数特性 (3分割導体スパイラルコイル)

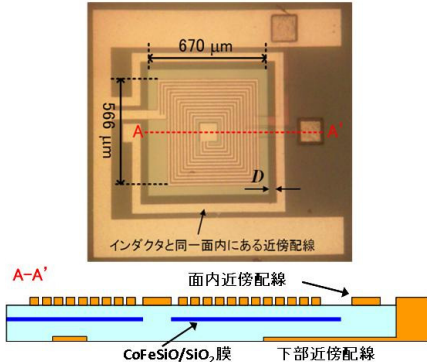


図12 CSPを模擬した近傍配線クロストーク実験用TEG試料 (CoFeSiO層のトータル膜厚; 100 nm)

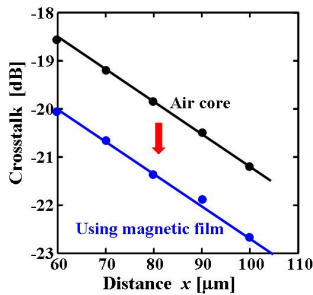


図13 同一面内近傍配線へのクロストーク

一方向に磁性薄膜をスリット分割した Type B および D において、Q 値の最大値は 18 となった。従来の磁性薄膜インダクタでは、10 を超える Q 値の達成は困難であったが、本研究で検討したスパイラルコイル、磁性薄膜構造によって高 Q 化の指針が明らかにされた。

### ③近傍配線クロストークの検討

CSP への磁性材料の導入はインダクタンスの増大だけでなく、磁気シールド効果によってパッケージや RF-IC 内近傍配線へのクロストークの抑制が期待できる。本研究では CSP を模擬した TEG 試料を作製し、種々検討した。

図 12 はインダクタから近傍配線へのクロストークを調べるために作製した TEG 試料の外観写真を示すものである。図 13 に実験結果を示す。インダクタから近傍配線へのクロストーク許容値を -20dB とした場合、磁性薄膜の採用によってインダクタ・配線間距離を 82 μm ~ 60 μm まで 22 μm 短縮できる。また、ここでは図示しないが、空心インダクタの場合、

合、近傍配線の終端インピーダンスの負荷効果が大きく、Q 値が大きく減少するのに対して、磁性薄膜装荷の場合は近傍配線との磁気結合が抑制されるため、負荷効果による影響は小さい。

### ④チューナブルインダクタの基礎検討

携帯電話のマルチ無線化への対応として最も期待されているのが、電気的に特性を可変できるチューナブルデバイスの実現である。従来のチューナブル磁気デバイスは、電流磁界で透磁率を可変する手法を用いており、制御電力が大きい問題があった。

本研究では、永久磁石膜/軟磁性薄膜積層構造において、永久磁石膜をパルス電流着磁し、残留磁化端部磁極による直流バイアス磁界で軟磁性薄膜の磁化困難軸方向透磁率を制御する新しい透磁率制御方法を提案した。

図 14 は本方法の基本原則とパルス電流磁界による永久磁石膜の残留磁化制御を示したものである。残留磁化を可変するためにパルス電流を用いるため、制御電力が小さく、また、自己保持機能を有するという従来にはない大きな特徴を有する。

図 15 は、FeSiO/CoFeSm 積層膜と 40 ターンソレノイドコイルを着磁コイルに用いた原理検証の実験結果であり、正のパルス電流  $I_{P+}$  によって透磁率を大きく可変できることが分かる。簡単な見積もりによれば、この実験で用いた条件を仮定して携帯電話用 Li イオン電池を着磁エネルギー源とした場合、10 万回以上の残留磁化制御が可能である。

### (3)集積化電源用パッケージ内蔵インダクタ

最近、LSI への電源の集積化に関する研究開発が活発になっており、INTEL など初め

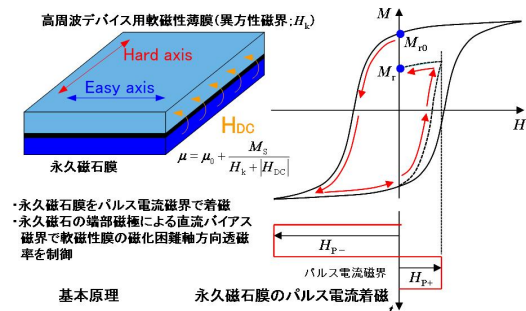


図14 永久磁石膜残留磁化による軟磁性薄膜の透磁率制御

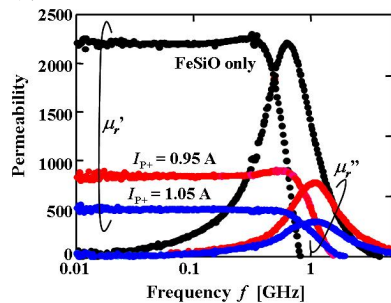


図15 FeSiO/CoFeSm積層膜の透磁率制御

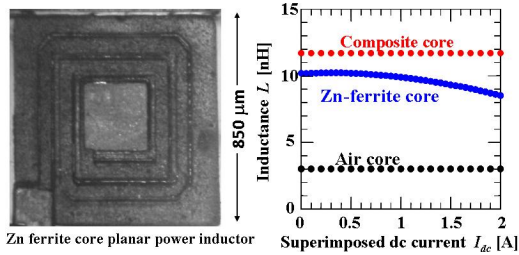


図16 CSP集積化プレーナパワーインダクタの一例と直流重畳特性

として 100MHz 帯スイッチング DC-DC コンバータの試作が行われている。同様に、CSP RF-IC への電源の集積化も大きな課題であり、本研究では電源用デバイスとして小型・薄型化が困難なパワーインダクタをターゲットとして、パッケージ内蔵プレーナパワーインダクタの検討を行った。

図 16 に 100MHz 動作 DC-DC コンバータへの適用を目標に試作した 850  $\mu\text{m}$  角のパッケージ内蔵プレーナインダクタの一例とインダクタンスの直流重畳特性の測定結果を示す。インダクタコアには、10  $\mu\text{m}$  厚 Zn フェライトめっき厚膜、50  $\mu\text{m}$  厚スクリーン印刷 Fe 系アモルファス微粒子分散複合材料厚膜の 2 種類を用いた。いずれのコアを用いた場合も、10 nH のインダクタンス、100MHz で 20 以上の Q 値、2A 以上の許容直流電流など、優れた特性を有することが示された。

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 10 件)

- ① H. Ito, A. Takeuchi, S. Okazaki, H. Kobayashi, Y. Sugawa, A. Takeshima, M. Sonehara, N. Matsushita, T. Sato, Fabrication of Planar Power Inductor for Embedded Passives in LSI Package for Hundreds Megahertz Switching DC-DC Buck Converter, IEEE Transactions on Magnetics, 査読有, Vol. 47, 2011-No. 11 掲載確定
- ② T. Maruyama, Y. Obinata, M. Sonehara, K. Ikeda, T. Sato, Increase of  $Q$ -factor of RF Magnetic Thin Film Inductor by Introducing Slit-patterned Magnetic thin film and Multi-line-conductor Spiral Coil, IEEE Transactions on Magnetics, 査読有, Vol. 47, 2011-No. 11 掲載確定
- ③ K. Ikeda, T. Suzuki, T. Sato, CoFeSiO/SiO<sub>2</sub> multilayer granular films with very narrow ferromagnetic resonant linewidth, IEEE Transactions on Magnetics, 査読有, Vol. 45, 2009, 4290-4293

他に 7 件

[学会発表] (計 18 件)

- ① 峯村知剛 他 6 名, RF チューナブル磁性薄膜デバイスの基礎検討, 平成 23 年電気学会全国大会, 平成 23 年 3 月 18 日, 大阪大学
- ② 丸山誠礼 他 5 名, CSP RF-IC 用スパイラルインダクタの磁性膜装荷による近傍配線のクロストーク抑制効果の実験的検討, 電気学会マグネティクス研究会, 平成 22 年 12 月 16 日, 崇城大学
- ③ T. Maruyama et al., CoFeSiO/SiO<sub>2</sub> Magnetic Thin Film Inductor for CSP RF-IC, International Conference on Microwave Magnetics 2010, June 3, 2010, Northeastern University, Boston, MA, USA  
他に 15 件

[産業財産権]

○出願状況 (計 1 件)

名称: 磁性薄膜、その製造方法及び制御方法、薄膜磁気デバイス

発明者: 池田賢司、佐藤敏郎、曾根原誠

権利者: 太陽誘電株式会社、国立大学法人信州大学

種類: 特許権

番号: 特願 2011-056029

出願年月日: 平成 23 年 3 月 15 日

国内外の別: 国内

[その他]

ホームページ等

<http://amd1.shinshu-u.ac.jp/>

## 6. 研究組織

### (1) 研究代表者

佐藤 敏郎 (SATO TOSHIRO)

信州大学・工学部・教授

研究者番号: 50283239

### (2) 研究分担者

なし

### (3) 連携研究者

曾根原 誠 (SONEHARA MAKOTO)

信州大学・工学部・助教

研究者番号: 30456496

### (4) 研究協力者

池田 賢司 (IKEDA KENJI)

太陽誘電株式会社・研究開発センター・主任

研究者番号: なし