

## 自己評価報告書

平成23年3月31日現在

機関番号：32641

研究種目：基盤研究(C)

研究期間：2008～2012

課題番号：20560369

研究課題名(和文) 大規模非線形システムの実用的な大域的求解法に関する研究

研究課題名(英文) Study of practical globally-convergent algorithms for solving large-scale nonlinear systems

研究代表者

山村 清隆 ( YAMAMURA KIYOTAKA )

中央大学 理工学部 教授

研究者番号：30182603

研究分野：工学

科研費の分科・細目：電気電子工学・通信・ネットワーク工学

キーワード：非線形システム、大規模集積回路、非線形回路、回路シミュレーション、数理計画法

## 1. 研究計画の概要

大規模集積回路をはじめとする非線形システムの数値解析の分野では、「問題の本質的な難しさ」「理論研究の不足」「理論的には興味深い方法が提案されているが、実現容易性が低く、実用化が困難である」などの理由により、未解決のままとなっている問題や、理論が実用に結びつかない問題が数多く生じている。特に「任意の初期値から必ず解に収束するアルゴリズム」「すべての解を求めるアルゴリズム」などの大域的求解法の分野では、その重要性にもかかわらず未解決のまま残されている課題が多い。本研究では、著者(研究代表者)が理論と実用をつなぐ位置に立っているという特殊性を背景に、このような問題に焦点をあてた研究を行い、様々な大規模非線形システムに対する効率的で実用的な大域的求解法の開発を行う。

## 2. 研究の進捗状況

これまでの研究では、大規模集積回路をはじめとする非線形システムの効率的かつ実用的な大域的求解法の開発とその応用・実用化を目的として、以下のような研究を行った。

- (1) LP縮小という新しい手法を用いた非線形回路の効率的な全解探索法を開発した。
- (2) 直流動作動作点解析のための効率的な可変利得ホモトピー法を開発し、その大域的収束性を証明した。
- (3) 全解探索において有利となる混合方程式は定式化が困難であることに着目し、SPICEの過渡解析を用いて混合方程式を簡単に導出する方法を提案し、その実用性を飛躍的に向上させた。

- (4) 集合値写像の概念を用いた非線形回路の新しい変動解析法を開発し、その有効性を実証した。

- (5) Verilog-Aを用いた各種ホモトピー法の実装法を提案し、ホモトピー法のIP化によるアナログ設計の設計品質の向上が期待できることを示した。

## 3. 現在までの達成度

①当初の計画以上に進展している。

## 【その理由】

- ・数年前まではNP困難という呪縛からとても解けないと考えられていた数千～数万変数クラスの非線形方程式の全解探索に世界で初めて成功した。
- ・本研究のもう一つの目標である実用性の向上については、SPICE, Verilog-Aや数理計画法のソフトウェアを用いた極めて実現容易性の高い方法論を確立した。
- ・国際的に権威ある論文誌や国際シンポジウムに多くの論文を発表した。
- ・国内外の学会で招待講演を行った。
- ・研究代表者およびその研究室の大学院生がいくつかの賞を受賞した。

## 4. 今後の研究の推進方策

これまで通り、研究代表者とその大学院生を中心に、学会や産業界との連携をとりながら研究を進める。研究テーマに関しては、整数計画法や可分計画法など他分野の手法を取り入れ、これまでにない斬新かつ大胆なアプローチの研究を展開していく。また国内外の権威ある論文誌に積極的に論文を投稿する。

5. 代表的な研究成果  
(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 2 3 件)

- ① K. Yamamura, K. Suda, and N. Tamura, "LP narrowing: A new strategy for finding all solutions of nonlinear equations," Applied Mathematics and Computation, vol.215, issue 1, pp.405-413, Sept. 2009, 査読有.
- ② K. Yamamura and K. Suda, "An efficient and practical algorithm for finding all DC solutions of nonlinear circuits using GLPK," IEICE Trans. Fundamentals of Electronics, Communications and Computer Sciences, vol.E92-A, no.2, pp.638-642, Feb. 2009, 査読有.
- ③ K. Yamamura and Y. Haga, "DC tolerance analysis of nonlinear circuits using set-valued functions," J. Circuits, Systems, and Computers, vol.17, no.5, pp.785-796, Oct. 2008, 査読有.
- ④ K. Yamamura and A. Machida, "An efficient algorithm for finding all DC solutions of piecewise-linear circuits," International Journal of Circuit Theory and Applications, vol.36, no.8, pp.989-1000, Nov. 2008, 査読有.
- ⑤ 山村清隆, 須田広紀, "ネットリストによる混合方程式の導出," 電子情報通信学会論文誌(A), vol.J91-A, no.7, pp.739-743, July 2008, 査読有.

[学会発表] (計 1 3 件)

- ① K. Yamamura, N. Tamura, and T. Ueda, "Finding all DC solutions of piecewise-linear circuits using integer programming," 2009 IEEE Workshop on Nonlinear Circuit Networks, Tokushima, Japan, 2009年12月11日
- ② M. Tonokura and K. Yamamura, "Formulating hybrid equations for nonlinear circuits using SPICE," 2009 International Symposium on Nonlinear Theory and its Applications, Sapporo, Japan, 2009年10月20日
- ③ K. Watanabe and K. Yamamura, "A globally convergent variable-gain homotopy method for solving modified

nodal equations," 2009 International Symposium on Nonlinear Theory and its Applications, Sapporo, Japan, pp.507-510, 2009年10月20日, 査読有.

- ④ K. Yamamura, N. Tamura, and K. Suda, "An efficient algorithm for finding all DC solutions of nonlinear circuits using LP narrowing," IEEE 2009 International Symposium on Circuits and Systems, Taipei, Taiwan, pp.2081-2084, 2009年5月26日, 査読有.
- ⑤ K. Yamamura, N. Tamura, and K. Suda, "LP narrowing: A new strategy for finding all solutions of nonlinear equations," 13th GAMM -- IMACS International Symposium on Scientific Computing, Computer Arithmetic, and Validated Numerics, pp.149-150, 2008年9月30日, 査読有.

[図書] (計 0 件)

[産業財産権]

○出願状況 (計 0 件)

名称 :  
発明者 :  
権利者 :  
種類 :  
番号 :  
出願年月日 :  
国内外の別 :

○取得状況 (計 件)

名称 :  
発明者 :  
権利者 :  
種類 :  
番号 :  
取得年月日 :  
国内外の別 :

[その他]