

機関番号：17201
 研究種目：若手研究 (B)
 研究期間：2008～2010
 課題番号：20700014
 研究課題名 (和文) ネットワークの動的再構成能力が並列計算モデルへ与える影響についての研究
 研究課題名 (英文) Impact of Network Reconfigurability on Parallel Computational Models.
 研究代表者
 松前 進 (MATSUMAE SUSUMU)
 佐賀大学・大学院工学系研究科・准教授
 研究者番号：60324828

研究成果の概要 (和文) : プロセッサ間ネットワークの接続関係をプログラムの実行中に動的に変更可能な並列計算モデルについて研究を行い、その主要モデルの一つである再構成メッシュについて、サブモデル間の相互模倣アルゴリズムを提示し計算量を求めた。その結果、再構成メッシュでは、その動的再構成能力を取り除いたとしても、プロセッサ数の対数に比例するオーバーヘッドのみで、動的再構成能力を持つモデルと同等の計算能力を維持できることがわかった。

研究成果の概要 (英文) : We study in those parallel computational models with dynamic reconfigurable network, especially in the reconfigurable mesh. We show that the reconfigurable mesh with N processors can work with $O(\log N)$ slowdown in time even if we deprive the mesh of its dynamic reconfigurable function.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2008年度	1,400,000	420,000	1,820,000
2009年度	1,000,000	300,000	1,300,000
2010年度	1,000,000	300,000	1,300,000
総計	3,400,000	1,020,000	4,420,000

研究分野：並列分散アルゴリズム

科研費の分科・細目：情報学基礎

キーワード：並列アルゴリズム、プロセッサアレイ、メッシュ結合型並列計算機、再構成可能バス

1. 研究開始当初の背景

ネットワークトポロジを動的に再構成できる並列計算モデルが注目されている。これらのモデルでは、プログラムの実行中、計算の途中結果に応じてネットワーク構成を動的に変更することが可能である。この特徴により、従来の計算モデルに比べて非常に高速に問題を解くことが可能となる。

本研究代表者である松前は、再構成メッシュ (reconfigurable mesh) に関する研究を行ってきた。再構成メッシュとは、プロセッサを

2次元格子状に配置するメッシュ結合型並列計算モデルに、再構成可能バスを付与したモデルである。再構成メッシュは、プロセッサを2次元平面上にレイアウトできるため、大規模化が容易であると期待され、試作システムも発表されている。再構成メッシュではプロセッサ内をバスが通過しているが、より現実的な計算モデルとして再構成バスマシン (reconfigurable multiple bus machine) というモデルも存在する。再構成バスマシンでは、プロセッサとバス(のスイッチ素子)とが内と外に分離されている。再構成メッシュおよび再構成バスマシンは、見かけ上は異なる

モデルであるが、計算能力の観点からみれば本質的には同等なモデルである。

これら「ネットワークの動的再構成が可能な並列計算モデル」は、古典的な並列計算モデルに比べると計算能力が非常に高く、再構成メッシュ上での定数時間アルゴリズムが多数提案されている。しかし、「ネットワークの動的再構成能力を持つ」ということには「計算能力を高められる」という利点だけではなく、問題点も存在する。一般に、ネットワーク構成の変更自由度を上げれば、それに伴ってバスの機構が複雑になり実装面で望ましくない。一方、ネットワーク構成の変更自由度を下げれば、モデルの計算能力が落ちる。このように、「ネットワーク変更自由度」と「計算能力」との間には trade-off の関係がある。

研究代表者の松前はこれまで、再構成メッシュの様々な部分モデルを研究対象とし、それらの計算モデルの「ネットワークを動的に再構成する能力」に制限を課した場合に生じる影響を、モデル間の相互模倣問題を解くことにより研究してきた。この「モデル間の相互模倣問題」は、本質的には「グラフの連結成分ラベル付け問題」を解くことと密接に関連するが、この関連から「ネットワークの動的再構成能力を取り除くと、プロセッサ数の多項式時間オーダーのオーバーヘッドが生じる」と従来は予想されていた（なぜなら、静的なグローバルバスを持つメッシュ結合型並列計算機では、グラフの連結成分ラベル付け問題を解くのに多項式時間かかるため）。しかしながら、松前による 2006 年以降の研究結果から、ハードウェアコストを増加させることなく、このオーバーヘッドが対数多項式時間で抑えられる静的バスの構成方法が存在することが最近になって分かった。

2. 研究の目的

本研究の目的は、「ネットワークの動的再構成が可能な並列計算モデル」を研究対象とし、「ネットワークを動的に再構成する能力」が「モデルの計算能力」へ与える影響を数学的に明らかにすることである。具体的目標は、「ネットワークを動的に再構成する能力」を持つ並列計算モデルに対し、その動的再構成能力を取り除いた場合でも、その影響はプロセッサ数の対数多項式時間のオーバーヘッドで抑えられることを示すことである。

再構成メッシュに関する従来研究は、その計算能力の高さから、従来は、他の計算モデルには不可能な速度で問題を解くアルゴリズム

の開発に興味集中していた。このようなトレンドとは異なり、本研究ではネットワークを動的に変更する能力が「モデルの計算能力」へ与える影響に着目する点に特色がある。松前の 2006 年以降の研究結果を基に、「ネットワークを動的に再構成する能力」が「モデルの計算能力」へ与える影響が、従来考えられていた多項式時間というオーバーヘッドではなく、対数多項式時間で抑えられる可能性を追求する点が、従来研究とは異なる点である。

3. 研究の方法

本研究では、「ネットワークの動的再構成が可能な並列計算モデル」として再構成メッシュを対象に研究を行う。

具体的には、再構成能力が制限された再構成メッシュのサブモデルについて、それらの間の動作模倣アルゴリズムを考察し、モデル間の計算能力の違いを比較する。また、これら模倣問題に対する lower bound を示すことにより、計算能力の本質的な違いを考察する。

4. 研究成果

再構成メッシュの主要なサブモデルについて、その動的再構成能力を用いない場合でも、プロセッサ数の対数多項式時間のオーバーヘッドのみで、同等の計算能力を維持できることを示すことができた。

研究対象である再構成メッシュは、主要な古典的並列計算モデルの任意の 1 動作を定数時間で模倣可能であるため、universal model と言われている。それ故、本研究で得られる結果を元にして、他の主要古典的並列計算モデルに関する結果を corollary として直ちに導出することが可能であり、この分野への波及効果は大きい。

以下、得られた成果を年度ごとに示す。

(1) 平成 20 年度

再構成メッシュのうち基本ネットワークトポロジが行・列方向のみに制限された 3 つのサブモデル MSB (mesh with separable buses), MMPB (mesh with multiple partitioned buses), MPB (mesh with partitioned buses) をベースに相互模倣アルゴリズムを研究した。これらのモデルに関しては、MSB の任意の 1 動作を MPB や MMPB を用いて対数多項式時間で模倣するアルゴリズムを提案済みで

あり、理論面では一定の成果を既に得ていたが、これまでは特殊な条件を仮定していた。そこで、この特殊な条件を取りのぞくことに注力した。

具体的には、MSBの任意の1ステップをMPBやMMPBを用いて対数多項式で模倣するアルゴリズムについて、従来課していた仮定を用いずとも同様の結果が得られることを示した。ただし、従来の仮定を用いない場合は、余分に $O(\log N)$ 時間のオーバーヘッドがかかる(N はプロセッサ数)。この結果により、特殊な仮定を用いることなく、MSBについては動的再構成能力の有無による計算能力のギャップは対数多項式で押さえられることが分かった。なお、ギャップが対数多項式で押さえられることは分かったが、本結果についての最適性は未だ示されていないため、改良の余地が残った。

(2)平成21年度

前年度に引き続いて、再構成メッシュのうち基本ネットワークポロジが行・列方向のみに制限された3つのサブモデル MSB (mesh with separable buses), MMPB (mesh with multiple partitioned buses), MPB (mesh with partitioned buses)をベースに相互模倣アルゴリズムを研究し、前年度の結果を改善した。

これまでに得られていた知見としては、

1. 特殊な仮定を用いればMSBの任意の1ステップをMPBで $O(\log N)$ ステップで模倣可能
2. 特殊な仮定を用いなければMSBの任意の1ステップをMPBで $O(\log^2 N)$ ステップで模倣可能

というものであった(N はプロセッサ数)。2.は前年度に得られた結果である。このように、特殊な仮定を用いない場合、 $O(\log N)$ ステップという余分なコストが模倣に必要であった。本年度の研究では、特殊な仮定を用いなくとも、MSBの任意の1ステップをMPBで $O(\log N)$ ステップで模倣可能であることを示した。つまり、特殊な仮定を用いない場合においても、前年度の結果のように $O(\log N)$ ステップの余分なコストは必要ないことを示した。本模倣アルゴリズムのポイントは、模倣ステップをパイプライン化することによって、全体コストをおさえるというものである。改良前のアルゴリズムのコストが $O(\log^2 N)$ であることを考えると、そのコストから $O(\log N)$ の余分なコストを削減できたことの意義は大きい。また、特殊な仮定が不用になった点も重要である。

本年度についても、結果の最適性は示す事が

できておらず、最適性についての研究の余地が残った。

(3)平成22年度

前年度に引き続いて、再構成メッシュのうち基本ネットワークポロジが行・列方向のみに制限された3つのサブモデル MSB (mesh with separable buses), MMPB (mesh with multiple partitioned buses), MPB (mesh with partitioned buses)をベースに相互模倣アルゴリズムを研究した。また、研究の最終年度ということから、これまでに得られた知見を2本のjournal paperとしてまとめた。

本年度に新しく得た知見は、サイズの異なるメッシュ間での相互模倣問題に関するものである。具体的には、プロセッサ数が $n \times n$ であるMSBの任意の1ステップを、よりプロセッサ数の少ない $m \times m$ プロセッサのMPBを用いて、 $O(\frac{n}{m}(\frac{n}{m} + \log m))$ ステップで模倣できることを示した。この結果から、 $n = n^{1-\epsilon}$ であれば、本模倣アルゴリズムの時間計算量が最適であることを示すことができる($\epsilon > 0$)。このことから、サイズの異なるメッシュ間で模倣を行う場合、模倣する側のモデルのネットワーク動的再構成能力は弱いもので十分であることがわかった。なお、本結果についても、一般の場合の最適性は未だ示されていないため、最適性についての研究の余地が残った。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計5件)

- ① S. Matsumae: Effective Partitioning of Static Global Buses for Small Processor Arrays, Journal of Information Processing Systems, Vol. 7, No.1, Mar. 2011, pp. 85-92 (査読有)
- ② S. Matsumae: Impact of Reconfigurable Function on Meshes with Row/Column Buses, International Journal of Networking and Computing (IJNC), vol.1, no.1, Jan. 2011, pp. 36-48 (査読有)
- ③ S. Matsumae: Efficient Partitioning of Static Buses for Processor Arrays of Small Size, Proc. of the 10th International Conference on Algorithms and Architectures for Parallel Processing (ICA3PP2010), Lecture Note

in Computer Science (LNCS), Springer,
May 2010 (査読有)

- ④ S. Matsumae: Polylogarithmic Time Simulation of Reconfigurable Row/Column Buses by Static Buses, Proc. of the 12th Workshop on Advances on Parallel and Distributed Processing Symposium (APDCM 2010) (in conjunction with the IEEE International Parallel & Distributed Processing Symposium (IPDPS2010)), Apr. 2010 (査読有)
- ⑤ S. Matsumae: Impact of Reconfigurability on Meshes with Separable Row/Column Buses, Proc. of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDCCS 2008), Sept. 2008 (査読有り)

6. 研究組織

(1) 研究代表者

松前 進 (MATSUMAE SUSUMU)

佐賀大学・大学院工学系研究科・准教授

研究者番号：6 0 3 2 4 8 2 8