

令和 6 年 6 月 28 日現在

機関番号：37301

研究種目：基盤研究(A) (一般)

研究期間：2020～2023

課題番号：20H00165

研究課題名(和文) ALICE GEM-TPCを実現する連続読出型データ収集解析基盤の開発と実装展開

研究課題名(英文) Development and Deployment of Continuous Data Acquisition System Realizing ALICE GEM-TPC

研究代表者

大山 健(Oyama, Ken)

長崎総合科学大学・工学研究科・教授

研究者番号：10749047

交付決定額(研究期間全体)：(直接経費) 34,200,000円

研究成果の概要(和文)：CERN-LHCの高度化後ALICE実験による第三期実験に必要な不可欠となる、連続読み出し型GEM-TPCの実現に向けて、検出器からの3.5TB/sに達するデータを大規模FPGAを用いて即時解析・圧縮する要素技術を開発した。コモン・モード・フィルタをはじめとした各種デジタルフィルタを実装し、ALICE実験に展開し、試運転を経て衝突実験データの収集を実施した。さらに、高位合成技術を導入し、より複雑なTPCのクラスタリング発見アルゴリズムの最新次世代FPGAへの高密度実装を試みた。最後に、ALICEの次世代検出器(FoCal)における高速トリガシステムをFPGAで実現するための考察を行った。

研究成果の学術的意義や社会的意義

ALICEのGEMを用いた連続読み出し型大規模TPCは世界初の試みであり、本研究はその大容量データの読み出しをFPGAアクセラレーション技術により大規模並列に展開し、実現させた例である。さらに、従来はFPGAに搭載が困難だった複雑なクラスタリング・アルゴリズムを高位合成によって記述し、最近急速に発展しているFPGAに高密度実装する技術は、今後の大型化・複雑化する先端物理実験をはじめ、多くのデータ収集アプリケーションにとって重要且つ必用不可欠なものとなると考えられる。

研究成果の概要(英文)：To realize a continuous readout GEM-TPC, which is a key device for the RUN-3 of the upgraded ALICE experiment at CERN-LHC, we developed basic technologies for online analysis and compression of data, at total throughput of 3.5 TB/s from the detectors, using a large-scale FPGA. Various digital filters such as a common mode filter were implemented, deployed in the ALICE experiment, and used to collect collision data after commissioning. In addition, we introduced high-level synthesis techniques and attempted high-density implementation of further complex TPC clustering algorithm on next-generation FPGAs. Finally, we discussed the implementation of a low-latency triggering system using FPGA for FoCal which is a next generation detector of ALICE.

研究分野：実験原子核物理学

キーワード：高エネルギー原子核衝突 粒子検出器 データ収集系 FPGAアクセラレーション ビッグデータ ALICE  
QGP LHC

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

## 1. 研究開始当初の背景

研究代表者らが推進する、欧州原子核研究機構(CERN)の大型ハドロン衝突型加速器(LHC)を用いた原子核実験国際共同体であるALICE実験は、2018年に第二期実験を無事終え、2019年から急ピッチで第三期実験の準備を進めていた[1]。

ALICEの主目的は、鉛原子核同士の衝突により史上最高温度の非閉じ込めクォーク物質: Quark Gluon Plasma(QGP)を生成し、その性質の解明を通して強い相互作用の本質的理解を深めることにある。我々は2010年から始まった第一期実験で、鉛衝突データを通算340時間、蓄積ルミノシティにして $0.1 \text{ nb}^{-1}$ を取得した。衝突で創られた極限状態物質の流体的膨張、阻止能をはじめとする多様な発見を通して、非閉じ込めクォーク物質の存在を確かなものとした。

第三期実験では、大幅増強された検出器群により、統計蓄積速度を大幅に増やし、非閉込 QCD 物質についての新たな知見をもたらす計画としており、我々は前駆研究(17H02903)のころよりこの検出器高度化のためのR&Dを推進してきた。

クォーク物質の精密測定を多角度から行うために、第三期実験ではこれまで以上に重フレーバ(c, bクォーク)を積極的に用いた測定を目指した。c, bの質量は、量子色力学のカイラル対称性の破れによる質量獲得機構にほとんど依存せず、高温下でも安定したプローブである。例えばクォーク物質内においてc, bが果たして熱平衡状態を達成するのかは、大きな焦点の一つである。このために、重フレーバ起源の非常に稀なハドロンを、可能な限り低運動量( $< 2 \text{ GeV}/c$ )まで測定したい。そこで我々はALICEを次のコンセプトで増強し、従来比100倍の蓄積ルミノシティを目指すこととした。

- (1) ハードウェアトリガ(HWT)の廃止: 背景粒子密度が然程大きくなく、目的とする事象が稀にしか起こらない場合は、高運動量粒子等を識別するHWTを構築し、突出した事象のみの検出器データを読み出せば良い。しかしLHCでは、背景粒子密度( $dN/d\eta$ )が2000を超え、重クォーク起源の粒子の運動量が背景粒子の平均運動量程度となり、HWTは機能しない。HWTは使わず全衝突データを取得・解析する。
- (2) 無不感時間検出器の導入: ALICEの主要粒子飛跡測定装置(TPC: Time Projection Chamber)は、 $500 \mu\text{s}$ もの不感時間を持つため、加速器の輝度をいくら向上しても、最大読み出し頻度が2 kHzに限られる。データ収集に3年費やしてもc, b起源のハドロンの測定に十分必要な蓄積ルミノシティ( $10 \text{ nb}^{-1}$ )の5%に達しない。不感時間の要因はワイヤ増幅型TPC特有のgating gridである。東京大学CNSを中心としたグループは、このワイヤ増幅機構をGEM(ガス電子増幅装置)で置き換え、不感時間ゼロで連続稼働可能なGEM-TPCを開発した。第三期実験ではこのGEM-TPCの導入に踏み切った。
- (3) 連続読み出し型データ収集システムの導入: 上記(1)と(2)によりTPCは「トリガレス・連続読み出し型検出器」となり、そのデータ流量はこれまでの100倍となる3.5 TB/sに及ぶ。これを全て記録することは不可能であり、大規模に即時解析・圧縮を行うための技術開発が必須となる。

ALICEだけでなく、今後の高輝度(高エネルギー)原子核実験はより小さな断面積の事象を高粒子密度条件で探索する方向に向かうとみられることから、これを解決する要素技術と実装技術の開発の必要性が叫ばれていた。

研究開始当時、(1)と(2)に関しては見通しがついていた。そして(3)に関しては、この頃急速に発達・高機能化していたハードウェアアクセラレーション技術を用いるのが妥当と考えられており、前駆研究でもGPU(Graphic Processing Unit)や大規模FPGA(Field Programmable Gate Array)を用いて、CPUを大きく上回る並列計算能力を生かして検出器データを即時処理・圧縮する試みを進めていた。

しかし、計算アルゴリズムが複雑になり、チャンネル数が増えるにつれて、それに要するFPGAに搭載する回路規模が肥大化・複雑化し、そのHDL(Hardware Description Language)を用いた開発も容易ではなくなる傾向にあった。それまでの試みでも、TPCのデータ圧縮に必要な全てのアルゴリズムをFPGAに搭載するところまでは成功していない。しかし、それから僅か数年の間にFPGAのリソース量がさらに大きくなり、前駆実験では入りきらなかった、とくにTPCのクラスタリングといった複雑なアルゴリズムを、高位合成(HLS: High Level Synthesis)を用いて高密度かつ比較的容易に実装できる可能性が高まっていた。本研究はこの状況に着目したものである。

## 2. 研究の目的

本研究の目的は、CERN-LHCのALICE実験における連続読み出し型GEM-TPCの実現に欠かせない、最新技術である大規模FPGAを用いた前段データ処理システムにおけるデータ処理アルゴリズムの開発技術を確認し、前章に挙げた問題(3)の解決をアプリケーションの一例として「超高密度広帯域・トリガレスデータ収集システム」を実現し、その有効性を証明するとともにその限界を探り、さらにその成果を将来の大規模物理実験において応用・発展させるための基礎をつくる事である。これにより大規

模物理実験におけるデータ収集にパラダイム・シフトをもたらす。

FPGA は昨今、産業・通信・金融における需要とともに急速に発展しており、通常 CPU が苦手とする高スループット・並列処理を得意とする。最新の製品群は、単体で 100 Gbps を超すデータ入力・処理を可能とし、本研究の用途に相応しい。さらに、最近多用される HBM(High Band-width Memory)技術により、FPGA でも Tbps オーダーの非常に高いバンド幅で大容量メモリを扱う事が可能となり、これまで不可能だった複雑なアルゴリズムによるデータ処理が現実的になってきた。これらの要素開発を完遂し、大規模展開し、実際に稼働させデータ取得を軌道に乗せる。さらに、そこで培う技術を次世代検出器の読み出しに応用するためのさらなる要素開発、具体的には次に控える FoCal(Forward Calorimeter)プロジェクトに向けた要素開発を行うことが次の目標となる。

### 3. 研究の方法

本研究で実際に開発・提案したシステムの概略を図 1 に示す。ここに描かれた部分は GEM TPC の 1/36 の部分の読み出しに相当する。

はじめに、検出器の読み出しパッドのすぐ近傍に FEC(Front-End Card)が搭載される。FEC は ADC(5 MHz, 10bit)とデータシリアル化回路、光デジタル出力を備えた極力シンプルな構成となっており、トリガレスで連続的に ADC データを出力する。

FEC のデータは~100 m 離れた CRU(Common Readout Unit)と呼ばれる PCI-Express ボード上の FPGA(Intel/Altera Arria10)に集約される。先行研究ではこの CRU-FPGA にすべての前段処理を搭載する予定だったが FPGA の容量が不足していることがわかったため、本研究では比較的単純なデジタル・フィルタ処理のみを行う事とした。その内容は図の右下のブロック図に示してある。CRU は一台あたり 80 Gbps (1600 ch. ADC)のデータを受信し、ゼロ削除などのシンプルなアルゴリズムでこれを 10×2 Gbps にまで圧縮する。データは後段の Cluster Finder(CF)-FPGA に送られ、そこでクラスタリングが施される。

クラスタリングとは、シグナル到達時間と検出器パッド方向の多次元方向にデータをスキャンし、局所最大を見つけ、その重心位置と電荷量(dE/dx に関連)に変換する処理である。この処理をするには、大量のメモリにデータを一度展開し、複数の計算モジュールで高速スキャンする必要がある。

CF-FPGA としては、2019 年に登場した HBM を搭載した AMD/Xilinx の最新 FPGA ボード(Alveo シリーズ)を導入し、一台あたり CRU 5 台のデータ、すなわち 100 Gbps の処理を目指す。CF-FPGA において、クラスタリング処理を施すことで、さらにこのデータは 20 Gbps にまで圧縮できると見込まれる。CF-FPGA では双方向合計最大 3.68 Tbps を誇る HBM が利用可能であり、これを計算アルゴリズムの実現に活用する。クラスタ情報は、同一筐体内(PC Server)の GPU 等に送られる。それ以降は本研究の範囲外であるが、GPU と CPU を用いて空間電荷によるクラスタ位置のずれの補正や粒子飛跡の 3 次元再構成処理(tracking)等が施される。CF-FPGA, GPU, CPU 間のデータ通信は PCI Express Gen4 を介して行われる。そのデータ通信速度の理論値は 120 Gbps を誇るため、十分に余裕がある。こうしてトラック情報にまで処理されたデータは、最終的に平均 2 Gbps で後段のデータ解析装置(CPU クラスタ)に送られ、他の検出器データと統合され、永久ストレージに記録される。

冒頭にあるように、上記すべての数値は 1/36 の部分に相当する。全体では CRU 入力時点で 29 Tbps のデータが、最終的には 72 Gbps に圧縮される。CRU は 360 台、CF-FPGA は 72 台用意するこ

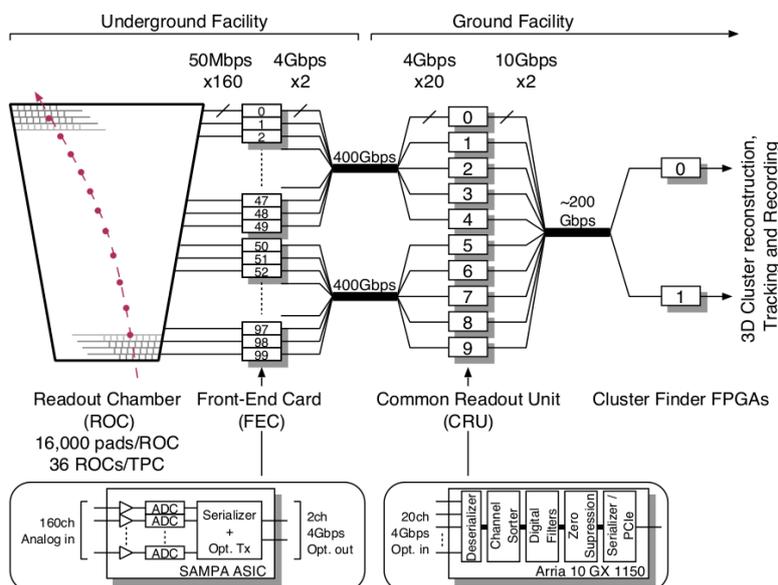


図 1 本課題で提案したデータ収集系の概要(参考文献[2]より)

となる。たとえば CF-FPGA で行う処理を全て CPU で行った場合、少なくとも 240 倍の CPU コア数 (Intel Xeon 相当)を要すると推定されており、これは非現実的であることがわかる。

本研究では、上記の CF-FPGA の実装テスト、ならびに CRU の先行研究で開発したモジュール類の統合、総合テスト、を CERN にて実施し、2021 年からの実験に備えた。実験は pp から始まり、各年の終盤において毎年約 1 か月の重イオンランが行われることとなっていた。

一方、FoCal に関しては、既に筑波大を中心とするグループが ALICE における小規模モックアップテストを開始していた。その読み出しとトリガ・システムに本研究の要素技術を適用する試みを行った。

#### 4. 研究成果

多数のデジタル・フィルタから成る TPC の前段データ処理アルゴリズムの中で特に FPGA 資源を消費するものが、クラスタリング処理である。先行研究ではクラスタリングを他のフィルタと併せて前段処理用 CRU-FPGA (Intel/Altera Arria 10)に組み込む事を試みたが、FPGA のリソース不足のため不可能であると判明した。本研究ではこのクラスタリングアルゴリズムをより新しい FPGA を用いて高密度に実装する事を試みた。この FPGA が本章で述べた CF-FPGA である。

一方、先行研究で開発したコンモンモードノイズ処理フィルタ、ペDESTAL除去フィルタ等のアルゴリズムは、CRU-FPGA でも十分搭載可能という事が判明している。本研究ではこれを 2020 年時点で大量生産中の CRU に組み込むためにコード最適化と物理シミュレーションによる性能評価を実施した。本研究ではこれらのアルゴリズムを CRU-FPGA に実装し、評価・展開・試運転を実施した。

加えて、ALICE の次期検出器 FoCal におけるこれらの技術の応用を試みた。

以下、それらの成果についてより詳細に述べる。

##### (1) TPC のデータ処理アルゴリズムの前段 CRU-FPGA への実装・評価・展開

2021 年までに、フランクフルト大学、ハイデルベルグ大学、長崎総合科学大学の研究者から成る開発チームにより、これまで開発したデータ処理アルゴリズムの CRU FPGA への実装を概ね完了し、ALICE 実験施設内のデータ収集クラスタに開発したファームウェアを実装し、一連のデータ収集・制御・モニタリングのテストを行った。また、長崎総合科学大はコンモンモードノイズ処理フィルタに関して、物理シミュレーション(GEANT)により生成した模擬検出器データを用い、開発したアルゴリズムの多くが鉛-鉛中心衝突により TPC 内の粒子多重度が極端に多い場合でも破綻しない事を確認した。

加えて、本計画では 360 台の CRU-FPGA、即ち Arria 10 FPGA を同時稼働させる予定であったが、そのための自動化された設定・制御・モニタリングのためのシステムが欠かせない。これらの開発とデバッグを進め、CERN で試運転と改良を行った。

その後、2024 年の研究期間終了まで CERN 現地実験におけるビームを用いた衝突事象取得の最終準備、運用からデータ収集までを実施した。この作業は東京大学が中心になって実施し、同大学の研究者がラン・コーディネータなどを務め、特に実験開始前の検出器と CRU 等を含むデータ収集装置全体の立ち上げの統括を担った。

##### (2) FPGA アクセラレーションボード(CF-FPGA)へのクラスタリングアルゴリズムの実装テスト

熊本大学を中心に、HBM(High Bandwidth Memory)を搭載する Alveo U50 を用いて、FPGA アクセラレーション技術を適用して多チャンネル・クラスタリングの FPGA 実装を試みた。FPGA 一台あたり約 8000 チャンネル分の ADC データ(合計 100Gbps)の同時処理を目指した。TPC のクラスタリングアルゴリ

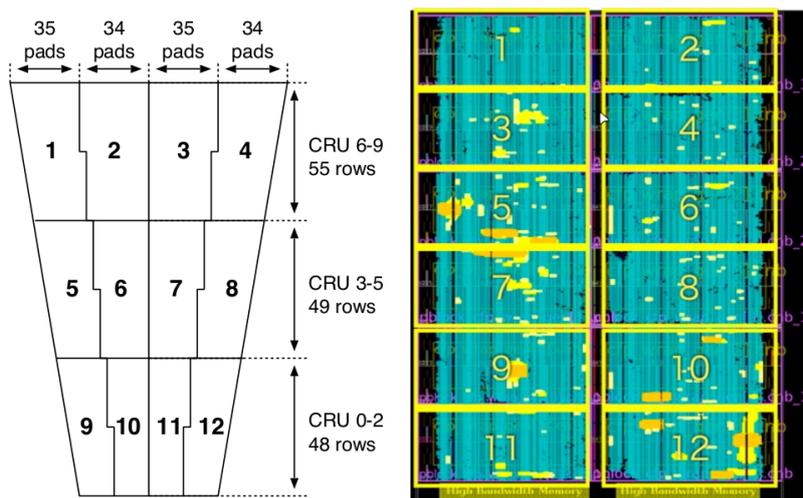


図 2 TPC のセクションの分け方(右)と FPGA 上に実装した際のプロアプラン(左)(参考文献[2]より)

ズムの実装には、HLS 技術によってアルゴリズムを記述し、I/O に関しては HDL を用いて記述した。

その結果 2021 年には、U50 に搭載されたシリアル入力に対して 100 Gbps の Ethernet のリンクを用いて直接 FPGA カードに UDP プロトコルで PC からデータを入力し即時処理を試みる実験に成功した。

2022 年度はこれを更に進め、データ入力用 Ethernet 及び計算結果をホスト CPU へ転送するための PCI Express インタフェイスを含むシステム全体の試作に着手した。その結果、動作周波数は当初の見積を大幅に下回る 220MHz 程度となり、目的のスループットは達成できない事が判明した。この問題は主に 1000bit を超えるビット幅での並列処理に起因する配線の混雑と、高位合成ツールがその混雑を適切に見積もることができない事が要因であった。

これを解決するため、U50 の約 2 倍のリソース量を持つ U55C にターゲットを切り替え、さらに図2に示すように TPC を 12 のサブブロックに分割して処理を行い、HDL による実装部分についても各種のチューニングを行うことで十分なスループットを達成した。これらの試みに関しては、参考文献[2]等に詳細に述べられている。

さらに、2023 年度はこれをさらに発展させ、Ethernet と PCI Express の DMA 部分を実装し、受信したデータを処理してホストに転送する一連の流れを完成させた。PCI Express DMA のためのバッファとして HBM をはじめて活用し、バッファや DMA のバンド幅が充分であることも検証した。

加えて、これまでは Ethernet にテストデータを流すために、100 Gbps Ethernet アダプタを介して CPU からデータを送っていたが、200 ns 単位でデータ流を制御することが困難であり、またスループットが足りないため、トラフィック・エミュレータを Alveo に実装した。

これらの設計手法およびテスト手法は他の検出器向けのデータ収集システムにも応用可能と考えられる。

### (3) ALICE の次期検出器 FoCal における高度トリガ系の設計

長崎総合科学大学が中心となり、ALICE の次期検出器である FoCal のデータ収集・トリガ系において、本研究で開発した技術を適用するための基礎的情報収集および国内外の研究機関との開発協力体制の構築を行った。

FoCal では、TPC と異なり、タングステンとシリコン検出器を交互に重ねた電磁カロリメータを構築する。検出器開発は主に筑波大学で行われていたが、長崎総合科学大学ではそのシリコン検出器の読み出し部分の開発に着手した。

FoCal のシリコン検出器には、パッド状の検出器とピクセル検出器の二種類が使われる。シリコン・パッド検出器の読み出しには HGCROC と呼ばれる CERN LHCb 実験が開発したアナログ ASIC を用い、ピクセル検出器としては ALICE の内側飛跡検出シリコン検出器(ITS: Inner Tracking System)に用いられる ALPIDE と呼ばれる ASIC を用いることとした。しかし、ALPIDE のピクセル読み出しは大変遅く、また内蔵バッファも深さが3と極めて小さい。このため、十分高速な HGCROC のデータを約 500 ns 以内の限られた遅延時間で即時解析し、ALPIDE の読み出す場所を決定する必要がある事がわかった。これを本研究では ALPIDE の ROI(Region of Interest)トリガ・システムと呼び、この開発に着手した。

本研究では、FPGA 上に搭載する ROI トリガのアルゴリズムの考案、GEANT を用いてのその有効性(rejection power や efficiency)の評価、仮想的な FPGA へのテスト実装等を実施し、2023 から共同研究者らで執筆中の Technical Design Report の準備を行った。

この研究は時期研究課題に引き継がれる。

上記に加え、2 月には高エネルギー加速器研究機構(JSPS 拠点形成事業)、佐賀大学、神戸大学と共同で、機械学習と高位合成をテーマとした研究者・学生向けのスクールを熊本大学にて開催した。

### <参考文献>

- [1] “ALICE upgrades during the LHC Long Shutdown 2”, S. Acharya et al., 2024 JINST 19 P05062.
- [2] 「100GbE によるデータ収集システムの動作検証用トラフィックエミュレータの検討」長澤和也, 長名保範, 電子情報通信学会技術研究報告, vol. 123, no. 374, RECONF2023-85, pp. 13-18, 2024 年 1 月.

5. 主な発表論文等

〔雑誌論文〕 計1件（うち査読付論文 1件/うち国際共著 1件/うちオープンアクセス 1件）

1. 著者名 S. Acharya, et al., ALICE Collaboration	4. 巻 19
2. 論文標題 ALICE upgrades during the LHC Long Shutdown 2	5. 発行年 2024年
3. 雑誌名 Journal of Instrumentation	6. 最初と最後の頁 P05062 ~ P05062
掲載論文のDOI（デジタルオブジェクト識別子） 10.1088/1748-0221/19/05/P05062	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 該当する

〔学会発表〕 計21件（うち招待講演 18件/うち国際学会 7件）

1. 発表者名 K. Oyama
2. 発表標題 ALICE upgrade with Forward Calorimeter - exploring CGC and ultimately low-x region
3. 学会等名 52nd International Symposium on Multiparticle Dynamics (ISMD 2023), MATE, Gyongyos, Hungary, Aug 21-26, 2023（招待講演）（国際学会）
4. 発表年 2023年

1. 発表者名 K. Oyama
2. 発表標題 ALICE Online & Offline
3. 学会等名 計算機ワークショップ 2023 for Experimental and Theoretical Physics, Apr.26-28, 東京大学理学部小柴ホール（招待講演）
4. 発表年 2023年

1. 発表者名 K. Oyama
2. 発表標題 Hardware acceleration and machine learning in ALICE
3. 学会等名 AI-Smart x Trigger KickOff Workshop, Sep. 25,2023, KEK（招待講演）（国際学会）
4. 発表年 2023年

1. 発表者名 長澤和也, 長名保範
2. 発表標題 100GbEによるデータ収集システムの動作検証用トラフィックエミュレータの検討
3. 学会等名 電子情報通信学会技術研究報告, vol. 123, no. 374, RECONF2023-85, pp. 13-18, 2024年1月
4. 発表年 2024年

1. 発表者名 K. Oyama
2. 発表標題 コライダー原子核実験におけるFPGA等技術応用の将来展望
3. 学会等名 第2回コライダーエレクトロニクスフォーラム研究会, 2022年7月12日, KEK (招待講演)
4. 発表年 2022年

1. 発表者名 T. Gunji for the ALICE Collaboration
2. 発表標題 Recent results from the ALICE experiment at the LHC and its future prospects
3. 学会等名 The 15th Asia Pacific Physics Conference (APPC15), August 21-26, online (招待講演) (国際学会)
4. 発表年 2022年

1. 発表者名 T. Gunji
2. 発表標題 High-energy nuclear physics in Japan and view on EIC
3. 学会等名 EIC Asia Workshop, 3/16-3/18, RIKEN (招待講演) (国際学会)
4. 発表年 2022年

1. 発表者名 T. Gunji
2. 発表標題 Future Prospects of Quark Cluster Physics using ultra-relativistic heavy-ions
3. 学会等名 第8回クォーク階層領域研究会, 2023年2月9日-2月11日, 大阪大学吹田キャンパス接合科学研究所 (招待講演)
4. 発表年 2023年

1. 発表者名 T. Gunji
2. 発表標題 LHC-ALICE実験の新しいデータ収集系
3. 学会等名 RCNP研究会「原子核実験の次世代データ収集システム基盤開発にむけて」, 2022年5月16日-17日, 大阪大学吹田キャンパス (招待講演)
4. 発表年 2022年

1. 発表者名 T. Gunji
2. 発表標題 WG4 (オンラインフィルタリング・演算加速器) 報告と展望
3. 学会等名 原子核実験の先端データ収集システム - 標準化と将来, 令和5年3月17日 10 (招待講演)
4. 発表年 2023年

1. 発表者名 T. Gunji
2. 発表標題 ALICE実験や他の原子核実験での実用可能性に関して
3. 学会等名 第1回 Versal-FPGA Task Force, Tuesday 4 Oct 2022, online (招待講演)
4. 発表年 2022年

1. 発表者名 T. Gunji
2. 発表標題 ALICE実験におけるVertex Trackers
3. 学会等名 シリコンプラットフォーム研究会, 8/9, KEK (招待講演)
4. 発表年 2022年

1. 発表者名 K. Oyama
2. 発表標題 FoCal readout and trigger
3. 学会等名 2nd International Workshop on Forward Physics and Forward Calorimeter Upgrade in ALICE, Mar. 13-15, 2023, University of Tsukuba (招待講演) (国際学会)
4. 発表年 2023年

1. 発表者名 Y. Osana
2. 発表標題 Implementation of ALICE TPC clustering algorithm on an Alveo accelerator card: a feasibility study
3. 学会等名 2nd International Workshop on Forward Physics and Forward Calorimeter Upgrade in ALICE, Mar. 13-15, 2023, University of Tsukuba (招待講演) (国際学会)
4. 発表年 2023年

1. 発表者名 長澤和也, 松山裕輝, 大山健, 郡司卓, 長名保範
2. 発表標題 次世代ALICE TPCにおけるクラスタ検出アルゴリズムのFPGA実装と入出力の検討
3. 学会等名 電子情報通信学会, RECONF2021-23, オンライン, Sep.2021
4. 発表年 2021年

1. 発表者名 T. Gunji for the ALICE collaboration
2. 発表標題 Future measurements from ALICE Run3 and Run4
3. 学会等名 The 8th Asian Triangle Heavy-Ion Conference (ATHIC2021), 5-9 Nov 2021, Inha Univ. Incheon, South Korea (招待講演) (国際学会)
4. 発表年 2021年

1. 発表者名 T. Gunji
2. 発表標題 Status of ALICE Upgrade and Commissioning for Run3
3. 学会等名 第7回クラスター階層領域研究会, 2021年12月27-28日, 東北大学 (招待講演)
4. 発表年 2021年

1. 発表者名 郡司卓
2. 発表標題 高密度クォーク物質探索の展望
3. 学会等名 シンポジウム「宇宙観測、加速器実験と理論の協奏で探る高密度核物質」、日本物理学会、3/15-3/19, オンライン (招待講演)
4. 発表年 2021年

1. 発表者名 T. Gunji
2. 発表標題 ALICE Upgrade and Physics Topics (II)
3. 学会等名 第4回クラスター階層領域研究会, オンライン, 2020年5月28日 (招待講演)
4. 発表年 2020年

1. 発表者名 今東大晟, Sharma Samarth, Daniel Goh Jia Qin, 松山裕輝, 荻野雅紀, 大山健, 佐甲博之, 郡司卓, 長名保範
2. 発表標題 次世代ALICE TPCむけデータ収集システムにおけるクラスタ検出アルゴリズムのFPGA実装の検討
3. 学会等名 電子情報通信学会, RECONF2020-37, オンライン, Nov.2020
4. 発表年 2020年

1. 発表者名 大山健
2. 発表標題 Hardware Acceleration Technology for Data Acquisition and Processing - ALICE Case -
3. 学会等名 新学術領域「クラスター階層」第二回検出器ワークショップ, オンライン, 2020年12月25日(招待講演)
4. 発表年 2020年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

LHC ALICE実験 日本グループ <a href="http://alice-j.org/">http://alice-j.org/</a>
---

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	長名 保範  (Osana Yasunori)  (00532657)	熊本大学・半導体・デジタル研究教育機構・准教授   (17401)	

6. 研究組織（つづき）

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	郡司 卓  (Gunji Taku)  (10451832)	東京大学・大学院理学系研究科（理学部）・准教授    (12601)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関