

令和 6 年 5 月 22 日現在

機関番号：13701

研究種目：基盤研究(C)（一般）

研究期間：2020～2023

課題番号：20K04618

研究課題名（和文）マルチレート光パケット伝送に対応したデジタル・マッピング制御光受信回路の研究

研究課題名（英文）Burst-mode Receiver with Digital Controls for Multi-rate Optical Packet Networks

研究代表者

中村 誠（Nakamura, Makoto）

岐阜大学・工学部・教授

研究者番号：10708605

交付決定額（研究期間全体）：（直接経費） 3,400,000円

研究成果の概要（和文）：情報社会の実現において、柔軟で効率的な情報ネットワークの構築に光パケット伝送システムは重要で、光パケット伝送用光受信回路の複数の伝送速度（マルチレート）への対応化技術の提案、検証を行った。光受信回路のマルチレート化を行うために、パケット信号に対応可能な高速利得・帯域切替制御、高速波形歪補償制御に高速なデジタル制御を組み合わせた新規制御方法を考案し、回路シミュレーション、集積回路試作ならびに FPGA（書換可能論理LSI）により動作検証を行った。

研究成果の学術的意義や社会的意義

社会インフラとしてネットワークを構築するためには、様々なシステムを統合した効率のよいネットワークが求められるが、特に様々な伝送速度に対応したマルチレート・ネットワーク化が課題である。この課題を解決するために、信号強度、伝送速度の異なる光パケット信号を受信する必要があるが、これを可能とするデジタル制御を用いて利得と速度をパケット信号の条件に応じて高速に切替える新たな試みを提案、検証したことに学術的な意義がある。本研究成果は、マルチレート光パケット伝送が可能となるため、例えば、光加入者システムやモバイル通信の基地局システムの高度化に寄与するものである。

研究成果の概要（英文）：For the progress of the information society, the optical packet transmission system is important for constructing a flexible and efficient information network. To support multi-rate transmission speeds of the optical packet transmission, the optical receiver circuit handling multiple speeds was proposed and verified. For the receiver enables to respond to the multi-rate data packet with high-speed, we devised a high-speed gain and bandwidth control and waveform equalizing with new control technique that combines the high-speed digital control. We evaluated the proposed technique with the circuit simulation, the prototype IC and the FPGA (field programmable gate array) and revealed the effectiveness to handle the multi-rate packet data.

研究分野：情報通信システム用集積回路

キーワード：電子デバイス・機器 高速伝送回路設計 光パケット伝送

様式 C - 19、F - 19 - 1、Z - 19 (共通)

1. 研究開始当初の背景

(1) 5G に代表されるモバイル通信の高速・大容量化や、コネクテッドカーなど車をはじめ様々な物がインターネットに接続する IoT (Internet of Things) の広がりなどにより、通信トラフィックは急激に増加しており、社会インフラとして基幹通信網から加入者通信網 (アクセス網) まで大容量・高効率な光通信技術が求められている [1]。

(2) 情報を“光パケット信号”として扱うネットワークでは、途中で電気信号処理されることなく光信号のまま通信が行われるため高速で柔軟なネットワークが構築でき、無線基地局網にも光パケット信号を用いたネットワークが構築されている。社会インフラとしてネットワークを構築するためには、様々なシステムを統合した効率のよいネットワークが求められるが、特に様々な伝送速度に対応したマルチレート・ネットワーク化と、それを実現するための異なる速度のパケット信号に高速応答可能な光受信器が課題である。

2. 研究の目的

(1) マルチレート化にあたりより高速な信号を扱うために送受信回路の高速化や高速化符号への対応や長延化など光ネットワークの高機能化に対応するためには、速度毎のパケット信号に応じたより高機能な光受信回路の制御が必要である。

(2) 本研究は、光パケット伝送の飛躍的な大容量・高機能化を実現するために、これまでに効果を実証した光受信増幅回路の高速利得切替え技術、広帯域回路技術をベースに、新たに考案する特性マッピングを用いたデジタル制御技術により光パケット受信器のマルチレート化並びに高速応答化を可能とする技術の開発を目的とする。

3. 研究の方法

(1) これまでに、光パケット伝送に対応した高速応答利得切替え技術や広帯域化回路技術を用いた光受信回路、さらにはアナログ・デジタル融合制御を用いた電気分散補償回路を実現している [2], [3]。これら高速利得切替え回路技術やアナログ・デジタル融合制御技術を基本技術として、デジタル制御による光パケット伝送対応光受信器のマルチレート対応化を行った。具体的には、速度 (帯域)・利得切替え制御、高速波形歪補償制御、特性マッピングによるデジタル制御の適用を機能化し、シミュレーションによる検証と集積回路化による動作検証を行った。

(2) また、速度・利得切替え制御ならびに高速波形歪み補償制御については、近年、通信速度の高速化として Ethernet でも用いられるようになった PAM4 符号にも対応可能なマルチレート技術について提案、動作検証を行った。特性マッピングによるデジタル制御については、回路シミュレーションによる基本検討と、FPGA (書換可能論理 LSI) による動作検証を行った。

4. 研究成果

(1) マルチレート・光パケット対応光受信回路構成と制御技術の基本検討

マルチレート・光パケット対応光送受信回路の構成を図 1 に示す。光パケット伝送では信号強度の異なるバースト的に発生するパケット信号を受信する必要がある。また、高速・長延化には光伝送距離に応じた劣化波形の波形補償が必要になる。さらに、より高度なネットワークを実現するために、異なる伝送速度の光パケット信号を扱うことが求められている。これら、伝送速度制御、波形補償制御をパケット信号毎に高速に行うために、これまでに効果を実証した光受信増幅回路 (TIA) の高速利得切替え技術、広帯域回路技術をベースに、デジタル・マッピング制御を用いた光受信回路を提案した。

本構成では、TIA の出力信号 (振幅、速度) をモニタしその検出信号を用いてデジタル的な制御を行うもので、本研究ではポストアンプ (VGA Amp.) の帯域・利得制御、歪補償制御を行うことで、マルチレート・光パケット信号に対応可能とするものである。また、さらなる長延化に対応するために、光

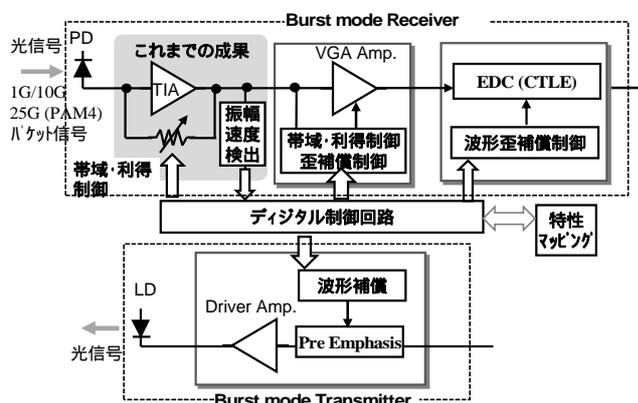


図 1 マルチレート・光パケット対応光送受信回路の構成

ファイバの光分散による波形劣化を電気回路で補償する電気分散補償 (EDC: Electrical Dispersion Compensation) において、特に簡易な構成で実現可能な波形補償等化 (CTLE: Continuous Time Linear Equalizer) 回路について、マルチレート化に有効な PAM4 信号への対応化を行った。さらに、デジタルマッピングの活用として、送信回路において波形改善を行うプリエンファシス回路 (Pre Emphasis) にも、受信回路のモニタ信号とマッピングデータを組み合わせパケット信号毎に高速に波形改善を行うデジタル制御技術の基本検討を行った。

(2) 光パケット対応光受信回路のマルチレート対応化

図 2 (a) に提案したトリプルレート・パケット信号対応 VGA 回路の構成を示す。提案回路は利得制御電圧 (V_{ct11}) で利得可変を行うギルバートセルと 2 段の負帰還増幅回路から構成し、通信速度毎に負帰還回路の電流を帯域制御電圧 (V_{ct12}) で調整することで帯域を切り替える。通信速度 1.25 Gb/s (1G-mode) では負帰還回路を機能させず帯域を狭め、通信速度 10 Gb/s と PAM4 符号を適用した 25 Gb/s (10G/25G-mode) では負帰還回路を機能させ帯域拡張を行っている。帯域切り替えによって、通信速度毎に VGA 回路を設けず単一の VGA 回路で複数の通信速度への対応を可能とし、従来構成に比べ回路規模を減らし低消費電力化を実現した。

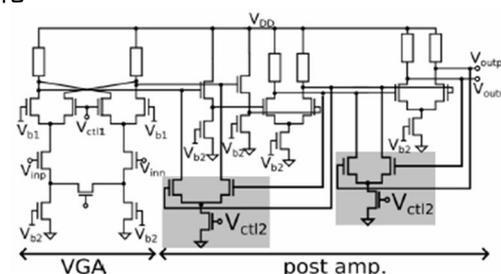
提案回路について、0.18- μm CMOS 技術を用いて回路シミュレーションによる動作検証を行った。図 2 (b) に通信速度を切替えた各速度モードの利得周波数特性とアイ・ダイアグラムを示す。速度切り替えによって、帯域が 1G-mode で 1.1 GHz、10G/25G-mode で 7.1 GHz と拡張できている。また、各通信速度において良好なアイ開口が得られ、PAM4 符号を使用した 25 Gb/s では線形指標値である $\text{RLM} > 0.95$ を満たすことができた。また、帯域切り替えを行い単一の VGA 回路でマルチレートへの対応を可能としたことで、従来構成に比べ、消費電力をおよそ 1/2 に削減することができた。

VGA 回路に入出力回路を付け集積化した VGA IC のチップ写真を図 3 (a) に示す。チップサイズは、 $1.0 \times 0.9 \text{ mm}^2$ である。図 3 (b) に VGA をトリプルレートで動作させるための帯域制御信号を生成する通信速度判別回路の信号波形を示す。高速信号受信時 (図 3 (b): i) では帯域制御信号がパケット信号を受信とともに ON しているが、低速信号受信時 (図 3 (b):) ではパケット信号を受信しても帯域制御信号は OFF のままであることが確認できる。

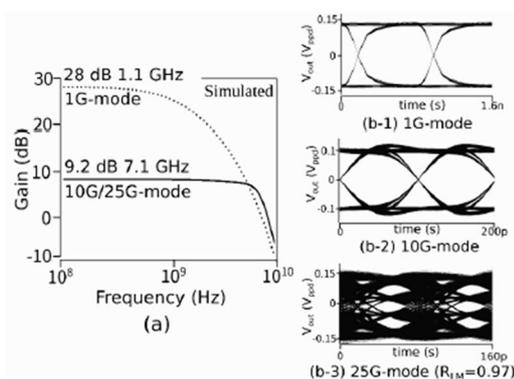
さらに、VGA と併用するオフセット補償 (AOC) 回路についてもマルチレート化の対応を行った。オフセット補償回路の時定数により応答速度が決まるため、通信速度に応じこの AOC 時定数を切替え可能とした。また、パケット信号に対応するため高速に応答が必要なパケット先頭部 (プリアンプル) と同符号連続に対する安定性が重要なデータ本体部 (ペイロード) で AOC 時定数を切替え可能な回路としている。回路動作検証を VGA 回路と同様に回路シミュレーションを行い、トリプルレート動作と PAM4 符号対応を検証できた。

(3) 高速波形歪補償制御技術

アナログ・デジタル混在回路構成による EDC において、アナログ回路である CTLE 回路部 (図 4 (a)) について符号レベルの遷移をステップ応答とみなし、符号検出タイミングにおけるステップ応答の値と符号判定しきい値との関係を基にし、抵抗値を可変させることにより実現できる補償量設計法を提案した。また、回路シミュレーションにより提案した CTLE 回路の補償量設計法の PAM4 符号に対する有効性を確認した。PAM4 符号の異なる符号レベルへの遷移をステップ応答と

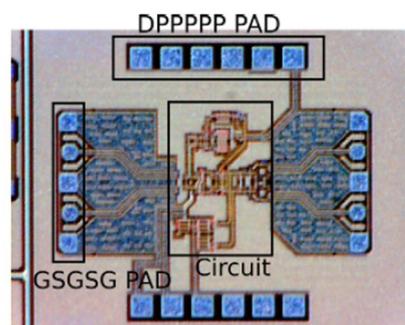


(a) 回路構成

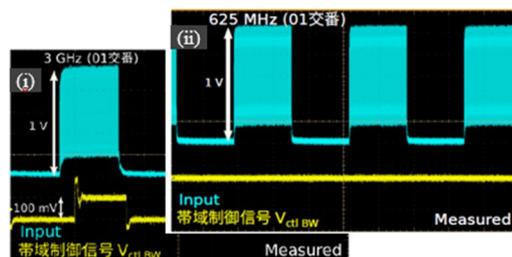


(b) 利得周波数特性、波形応答特性

図 2 トリプルレート・パケット信号対応 VGA 回路



(a) チップ写真



(b) 帯域制御信号波形

図 3 VGA IC

みなし、ステップ応答の収束値に対する符号検出タイミングの値の比をピーキング量の設計指標 D とし、波形劣化量に対して最適なピーキング量を得るための指標として導入した。

図4 (b)に、設計指標 D の値の変化による CTLE 回路の出力波形を比較した。CTL 回路により劣化波形がいずれの D 値においても改善されているが、 $D = 1$ が最も適切なアイ開口が得られることがわかる。

(4) デジタル制御による振幅可変型プリエンファシス回路

送信回路で波形改善を行うプリエンファシス回路 (Pre Emphasis) に、受信回路のモニタ信号とマッピングデータを組み合わせて伝送距離の異なる各パケット信号毎に高速に波形改善を行うデジタル制御技術の基本検討を行った。

提案構成を図5 (a)に示す。光パケット伝送システムとして光加入者システムの PON システムを想定し、局用終端装置 OLT (Optical Line Terminal) の信号を受信しユーザー信号を送信するユーザーサイドの ONU (Optical Network Unit) の光送受信器の光受信回路と光送信回路をデジタル制御で連携している。

具体的には、光受信器のモニタ回路でパケット信号毎に振幅や波形劣化量を検出し、送信器側にモニタ情報を送りパケット信号送信時に、劣化量 (ISI) に応じて適切なエンファシス量、エンファシス時間でプリエンファシス (波形強調) を行う構成である。特に、デジタル制御によりエンファシス時間可変機能を加え、波形補償できる範囲を拡大することで伝送距離の長延化を可能としている。

デジタル制御を含むプリエンファシス回路部に FPGA を用いて提案構成の動作検証を行った。FPGA の出力を D/A変換回路によりアナログ信号に変換し、光ファイバによる波形劣化を LPF で模擬した。LPFの遮断周波数を変化させ様々な劣化波形に対して波形強調の有無によるアイ開口率を測定した結果を図5 (b)に示す。本提案回路により良好なアイ開口が得られ、アイ開口率を最大 29% 改善することができた。

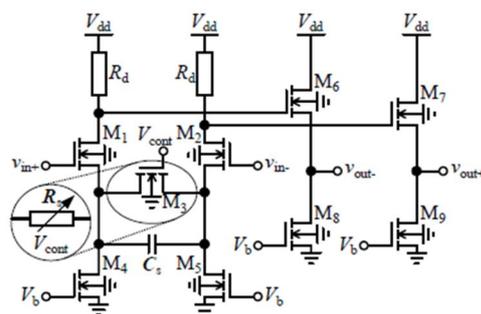
(5) 得られた成果の位置付け、今後の展望

光パケット伝送用受信回路のマルチレート対応を、これまで開発したパケット信号に対応した高速応答技術をベースに利得・帯域ならびに波形補償制御を各パケットの振幅・速度に応じてデジタル的に制御することにより、多値符号を含むトリプルレートの光パケット信号に対応可能であることを示すことができた。さらに、受信回路のデジタル制御を発展させ送信回路への適用を試み、その有効性を確認することができた。

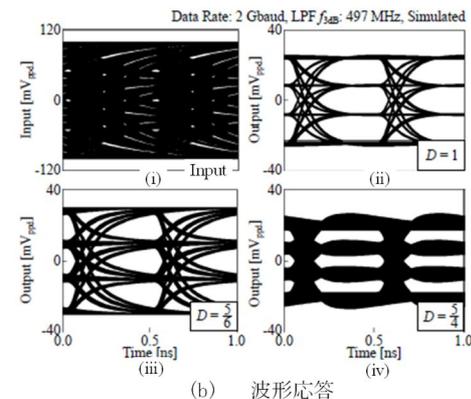
これらの成果をもとに、今後、光パケット伝送システムをより柔軟で効率的なプラットフォームとするために、光パケット受信回路の高機能化として送信回路と送受協調制御による送受信特性最適化技術を進める予定である。

<引用文献>

- [1] 原井洋明、他、通信研究機構研究報告、Vol. 61, No. 2, (2015), 13-21
- [2] T. Kojima, et al., IEICE Trans. Fundamentals, Vol. E102, No. 6, (2019), 845-848
- [3] T. Maekawa, et al., ISOC2019, Proc., DAS3-2, (2019)

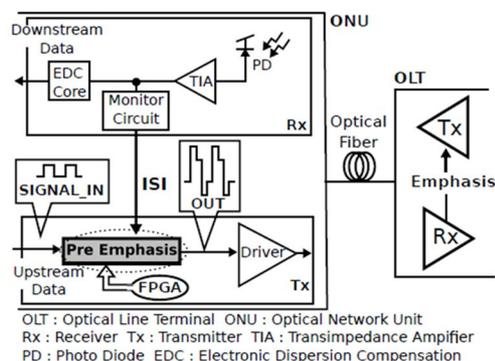


(a) 回路構成

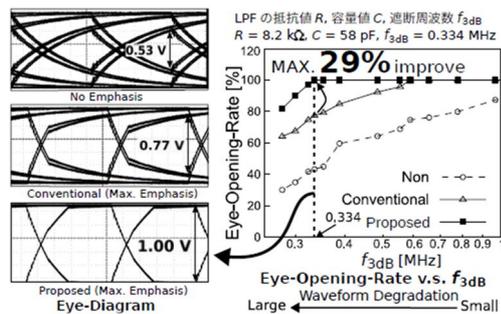


(b) 波形応答

図4 波形補償等化(CTLE)回路



(a) 回路構成



(b) 動作特性 (波形応答、アイ開口率)

図5 パケット信号対応振幅可変型プリエンファシス回路

5. 主な発表論文等

〔雑誌論文〕 計2件（うち査読付論文 2件 / うち国際共著 0件 / うちオープンアクセス 0件）

1. 著者名 霜田幸長、生田和也、林宏太、伊藤大輔、中村誠	4. 巻 Vol. 142, No. 1
2. 論文標題 PAM4 符号対応CTLE の補償量設計法の検討	5. 発行年 2022年
3. 雑誌名 電気学会論文誌C (電子・情報・システム部門)	6. 最初と最後の頁 pp. 1-5
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 三輪 祐三久、國枝 衛、石原 直志、中村 誠、伊藤 大輔	4. 巻 J104-A, No. 5
2. 論文標題 電気分散補償回路のバースト対応化への基本検討	5. 発行年 2021年
3. 雑誌名 電子情報通信学会和文論文誌A	6. 最初と最後の頁 130-134
掲載論文のDOI (デジタルオブジェクト識別子) 10.14923/transfunj.2020JAL2018	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計7件（うち招待講演 0件 / うち国際学会 1件）

1. 発表者名 牧野文哉、加藤篤史、石原駿輔、中村誠、伊藤大輔
2. 発表標題 25 Gb/s PAM4対応バーストモード・オフセット補償回路の検討
3. 学会等名 電子情報通信学会ソサイエティ大会, A-1-2
4. 発表年 2022年

1. 発表者名 小澤海斗、石田翔悟、霜田幸長、中村誠、伊藤大輔
2. 発表標題 PAM4・光バケット信号対応CTLE回路における自動利得制御法の検討
3. 学会等名 電子情報通信学会総合大会, A-1-8
4. 発表年 2023年

1. 発表者名 Yukinaga Shimoda, Kota Hayashi, Daisuke Ito, and Makoto Nakamura
2. 発表標題 Feed-Forward Control of PAM4 CTLE for Optical Receivers Based on a Step Response Analysis
3. 学会等名 International SoC Design Conference (ISOCC2021) (国際学会)
4. 発表年 2021年

1. 発表者名 佐藤優杜、山田拓磨、中村誠、伊藤大輔
2. 発表標題 TIAの異なる実装条件に応じた周波数帯域制御方法の提案
3. 学会等名 電子情報通信学会ソサイエティ大会
4. 発表年 2021年

1. 発表者名 加藤篤史、湯浅貴文、石原駿輔、中村誠、伊藤大輔
2. 発表標題 帯域切り替えによるトリプルレート対応低電力可変利得増幅器の検討
3. 学会等名 電子情報通信学会ソサイエティ大会
4. 発表年 2021年

1. 発表者名 石原駿輔、湯浅貴文、加藤篤史、中村誠、伊藤大輔
2. 発表標題 デジタル制御によるバースト信号対応自動利得制御高速化の一検討
3. 学会等名 電子情報通信学会ソサイエティ大会
4. 発表年 2021年

1. 発表者名 霜田幸長、林宏太、安藤巨輝、伊藤大輔、中村誠
2. 発表標題 PAM4 光パケット通信用 CTLE の高速制御回路の検討
3. 学会等名 電子情報通信学会総合大会
4. 発表年 2022年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------