

令和 5 年 6 月 13 日現在

機関番号：13903

研究種目：基盤研究(C)（一般）

研究期間：2020～2022

課題番号：20K04619

研究課題名（和文）Si基板上的CdTe成長層を用いたX線画像検出器の性能と信頼性向上に関する研究

研究課題名（英文）Study on performance and reliability improvements of CdTe/Si X-ray imaging detectors

研究代表者

Niraula Madan (Niraula, Madan)

名古屋工業大学・工学（系）研究科（研究院）・教授

研究者番号：20345945

交付決定額（研究期間全体）：（直接経費） 3,200,000円

研究成果の概要（和文）：有機金属気相成長法によるSi基板上的エピタキシャルCdTe成長層を用いたヘテロ接合ダイオード型検出器の高性能化を目的とし、検出器動作時における暗電流の低減と成長層の高品質化に関する検討を行った。p-CdTe厚膜層/n-CdTe低抵抗バッファ層/n+-Si構造の検出器を作製し、電流-電圧特性および放射線検出特性の評価を行った。これら評価により検出器の暗電流とCdTe成長層の転位密度の関連を明らかにするとともに、成長層の転位密度低減方法及び高品質厚膜成長層の成長技術を確立した。また、本方法による高品質の成長層を用いた検出器の検出特性を向上することを示した。

研究成果の学術的意義や社会的意義

Si基板の上に成長したCdTe厚膜単結晶を用いて検出器を製作することにより、成長層の厚さや電気特性の精密な制御、さらに成長層の多層化も可能となる。これにより検出器設計の自由度が大きくなり、高性能かつ安定性も高い検出器の実現が見込める。さらに大口径Si基板上的成長層を用いることにより検出器の高集積化や大面積化、低価格化が見込める。これにより、医療分野では診断精度の向上と被爆量の低減に大きな貢献が期待できる。

研究成果の概要（英文）： Investigations were performed to improve the performance of a heterojunction diode-type detector fabricated by using metalorganic vapor phase epitaxy grown CdTe layer on a Si substrate. Efforts were made on the detector dark current reduction and crystal quality improvements of the CdTe layers. A strong dependence was found between the detector dark currents and the CdTe epilayer's dislocation densities, which severely degrade the detector performance. Techniques for the dislocation density reduction as well as growth of a high-quality thick grown layer were established. Using this new technique, improvement of the detector performance was confirmed.

研究分野：半導体工学

キーワード：放射線検出器 医療診断 CdTe エピタキシャル成長層 ヘテロ接合ダイオード 暗電流 転位密度

様式 C - 19、F - 19 - 1、Z - 19 (共通)

1. 研究開始当初の背景

医用画像分野では、X線画像のデジタル化による診断速度と精度の向上を目的として、アモルファスセレン(a-Se)などの半導体を用いた直接変換型フラットパネル検出器が使われている。しかし感度が低く、診断時の患者の被ばく量低減には限界がある。これは a-Se の原子番号、密度が低い、さらにキャリアの移動度と寿命時間責が低いといった問題のためである。高効率で X 線の検出ができる材料としてテルル化カドミウム(CdTe)がある。既にバルク高抵抗単結晶 CdTe を用いた単一素子やこれらを数十個並べた小規模のアレイが試作され、優れた検出特性を持つことが確認されている。しかし大面積で均一かつ良好な電気特性を持つバルク単結晶の育成が極めて困難なため、大面積画像検出器の実用化には大きな課題がある。

我々は上記のバルク CdTe 結晶による検出器の問題点は有機金属気相成長法 (MOVPE 法) による Si 基板上的単結晶 CdTe 厚膜成長層を用いることで解決できると着目し、厚膜成長及びその成長層を用いた検出器の開発を行ってきた。すでに本法により Si 基板上的厚膜 CdTe 単結晶層を用いた、p-CdTe/n-CdTe/n+-Si 構造のヘテロ接合ダイオード型放射線検出器を作製し、検出器により入射 X 線・線の検出とそのエネルギー識別が可能であることを示した。さらに、検出器を複数のピクセルに配列した 2 次元画像検出器アレイによりエネルギー識別画像の検出にも成功した。しかし、実用化に向けて感度、エネルギー識別能力の向上と共に、検出特性の長期安定性を向上が必要である。これらは本成長法の特徴である成長層の電気特性や結晶性の精密な制御、さらに検出器設計自由度が大きいなどの利点を活用して達成することが可能となる。

2. 研究の目的

本研究では有機金属気相成長法 (MOVPE 法) による Si 基板上的エピタキシャル単結晶 CdTe 厚膜成長層を用いて作製する、入射 X 線に対するエネルギー識別能力をもつアレイ型大面積放射線画像検出器検出器の感度、エネルギー識別能力の向上と共に検出特性の安定化を図る。

検出器の感度と高エネルギー識別能力の向上は CdTe 成長層の厚膜化、高品質化と検出器暗電流の低減により可能とする。また、検出特性の安定化のため CdTe と電極界面状態に着目し、界面解析により電極材料の CdTe 結晶中への拡散課程と検出特性の関連を明らかにする。これらの検討により、高性能大面積放射線画像検出器を実現することを目的とする。

3. 研究の方法

検出器の感度とエネルギー識別能力の向上、さらに検出特性の安定化のため、以下の項目の検討を行った。CdTe 成長層の厚膜化、均一化 検出の暗電流の発生機構を解明と共に成長条件の最適化により暗電流の低減、検出特性の改善。電極用材料による検出器特性の劣化の原因を明らかにし、最適な電極形成方法の確立。

に関しては、CdTe 層成長用 Te 原料と Cd 原料ガスの供給量や基板表面での原料の分解率の均一化、さらに基板温度などの精密な制御が行った。さらに、厚膜化のため長時間成長行った場合、成長室内の空間温度上昇による、原料の空間分解、膜厚の不均一化の課題があった。それを改善するため、空間の温度増加を防止可能な新たに温度コントロールプログラムの検討を行った。に関しては、Si 基板と CdTe 層との格子不整合に起因する、成長界面及び CdTe 成長層内まで伝播した転位などの欠陥密度と暗電流の関連、さらにこれらによる検出器特性劣化の原因を調べた。本検討では転位密度の低減のため CdTe 層成長時に、成長を一時中断して基板温度を成長温度より上げ下げして熱処理行い転位の運動を促進させ、転位間の反応により転位を消滅させる方法を用いた。ここでは、エッチピット密度法などにより転位密度評価、光学評価によりトラップ準位の評価、さらに p-CdTe/n-CdTe/n+-Si 構造のヘテロ接合ダイオード型検出器アレイを作製し、暗電流の評価により、トラップ準位と暗電流の関連を明確にした。その検討結果基に熱処理条件 (タイミング、温度、回数等) や原料供給などの成長条件の最適化を図った。に関しては、Au, などの金属と CdTe の表面状態及び成長層内の拡散濃度とその深さ分布を XPS 表面分析法用いて調べて、拡散機構と検出特性の劣化を明らかにした。また、劣化防止可能な電極形成方法を検討した。

4. 研究成果

成長層の厚膜化、高品質化

成長層の厚膜化のため単に長時間成長するだけでは膜厚の不均一や結晶性劣化が発生することが分かった。これらは長時間成長時に成長室内空間温度を徐々上昇し、原料の分解率が不均一になるためであることを明らかにした。ここでは、成長を複数回に分けて行い温度制御法を検討した。その結果、成長開始から1時間後に成長を一旦中断した場合、空間温度の上昇を防止できることを確認した。また、この方法を用いて25mmx25mmのSi基板上に成長行った成長層の膜厚は基板全体にわたって均一であることも確認した。さらに、本方法を用いて作製したアレイ型検出器の暗電流の分布も均一であるとともにその値も小さいことも確認した。

転位密度の低減

p-CdTe/n-CdTe/n+-Siのヘテロ接合ダイオード型構造の試料を用いて検討を行った。ここではn-CdTe層膜厚は5 μm と一定にし、p-CdTe層の膜厚を変更した複数の試料を作製し、成長層中の転位密度と検出器の暗電流の関連を調べた。その結果、10 μm 以下の試料では暗電流を非常に多く、また暗電流には温度依存性も見られなかった。一方、10 μm 以上の試料では膜厚の増加に伴い暗電流は低減されると共にいずれの試料でも暗電流の温度依存性は確認できた。さらに、試料表面を化学融液でエッチングし、表面に形成されるエッチピット密度による転位密度評価を行った。その結果、10 μm 以下の試料では転位密度 10^7cm^{-2} 以上あり、試料の厚さを45 μm まで増加されると転位密度が1桁以上減少することが確認できた。図-1,2にその結果を示す。以上の結果から、膜厚の薄い試料ではトンネル電流が支配的であることが分かる。これは高転位領域に空乏層が広がり、貫通転位が介して流れる電流であることが分かった。検出器の暗電流の低減はp-n接合は転位密度の多い領域から離し、n-CdTe成長層の膜厚を10 μm 以上にすると共にp-CdTe層の長条件の最適により成長層内の転位密度の低減により可能となることが分かった。

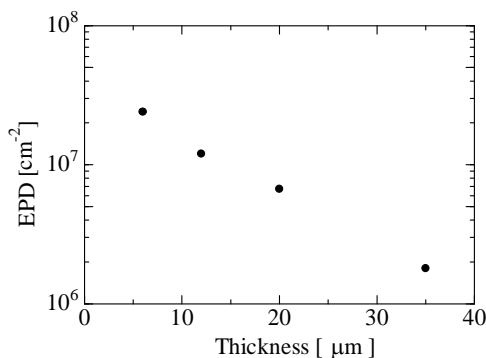


Fig. 1. Variation of etch pit density with CdTe Thickness

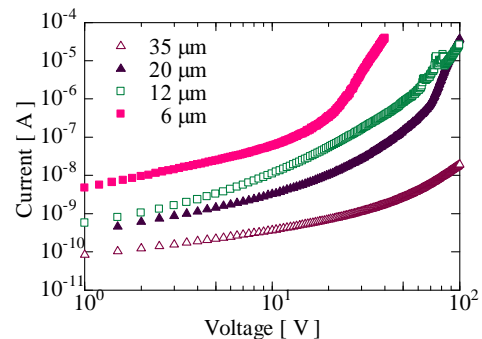


Fig. 2. Detector dark current of detector with various thicknesses.

転位密度の低減のためCdTe層の中熱処理検討を行った。CdTe層成長時に成長を複数回中断し、基板温度を成長温度より昇温と降温を繰り返す熱処理により転位の運動を促進させ、反応により転位の消滅を図った。ここでは、1回目の成長中断のタイミングは、その後の成長層の結晶性に大きく影響を与えることが確認した。早期層を350 $^{\circ}\text{C}$ で1時間程度成長を行った後、成長中断し550 $^{\circ}\text{C}$ で熱処理を行い、再度450 $^{\circ}\text{C}$ でCdTe成長を行った場合最も良好な結晶が得られることが確認した。図3にその結果を示す。

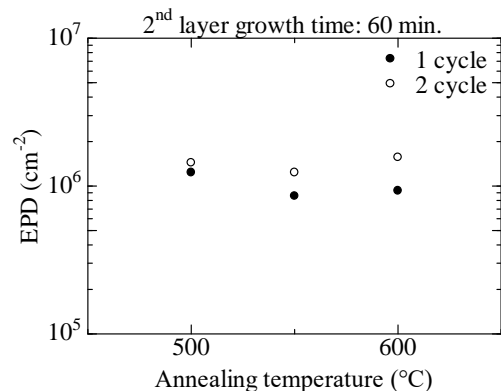


Fig. 3. EPD as a function of annealing temperature

この結果をもとに、早期層として n 型 CdTe 層を用いて、成長中断と熱処理を行い、その後 p 型 CdTe 層の再成長を 4 回に繰り返し行った成長層を用いて検出器を作製した。この試料の転位密度は熱処理を行わない作製した試料に比べて 1 桁以上に減少することが分かった。また、検出器の暗電流の低減および検出特性の向上も確認できた。図 4 にその結果を示す。

転位密度のさらなる低減を目指して、成長層に複数島状のパターンを形成し、高温アニール処理を行う、PHP (patterned heteroepitaxial processing) 法の検討を行った。初めに、10 μm 程度の成長層表面に 60 μm \times 60 μm の正方形のパターン形成を行い、熱処理を施した。ここでは熱処理条件として処理温度および処理回数の検討を行い最適化を図った。処理温度 550 ~ 600 $^{\circ}\text{C}$ 、1 回熱処理を行った試料の転位密度はパターンを形成せずに熱処理を行った試料に比べてさらに低減できることが分かった。

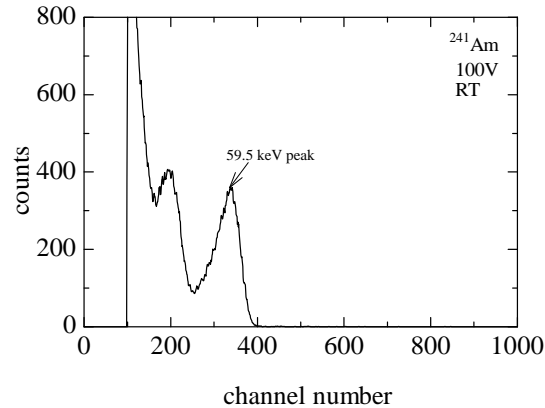


Fig. 4 ^{241}Am gamma spectrum recorded at room-temperature from the detector. The detector was biased at 100 V.

電極用金属材料と検出器の特性の安定性

検出器作製時に、金属電極と CdTe 層の密着性の向上及びオーミック接触を得るため、電極形成後短時間のアニール処理を行います。ここでは電極として金 (Au) を用いた検出器を作製し、金属と CdTe の界面状態及び成長層内の拡散濃度とその深さ分布を表面分析法 (XPS) により評価を行った。その結果、金は成長層内に深く拡散していることが確認できた。さらに、酸素や TeO_2 のピークも成長層内深い位置まで確認できたことから、これらを検出器の特性劣化の原因と考えられる。本検討では、アニール処理条件、およびバリアメタルを用いた電極構造を用いることにより金の拡散防止条件を見出した。

論文：

1 . B. S. Chaudhari, M. Niraula, Y. Takagi, R. Okumura, K. P. Sharma, T. Maruyama, "Dislocation Density Reduction in MOVPE-Grown (211)CdTe/Si by Post-Growth Patterning and Annealing", J. Electron. Materials, vol.52, pp. 3431-3435, 2023.03. (DOI: 10.1007/s11664-023-10318-9) 査読あり

2. M. Niraula, K. Yasuda, Y. Takagi, and S. Fujii, "Low-Temperature Annealing of CdTe Detectors With Evaporated Gold Contacts and Its Effect on Detector Performance", IEEE Trans. Nucl. Sci., vol. 69, no. 8, pp. 1960-1964, 2022.08. (DOI: 10.1109/TNS.2022.3180009) 査読あり

3 . B. S. Chaudhari, H. Goto, M. Niraula, and K. Yasuda, "Analysis of dislocations and their correlation with dark currents in CdTe/Si heterojunction diode-type x-ray detectors", J. Appl. Phys., vol. 130, 055302 -(1 -5), 2021.08

学会発表：

1. “ Investigation on threading dislocation reduction in CdTe/Si epitaxial layer using post-growth patterning and annealing technique ”, Bal Singh Chaudhari, Yutaka Takagi, Ryo Okumura, Madan Niraula, 2022年9月22日、2022年 第83回応用物理学会 秋季学術講演会,東北大学 オンライン参加 (22a-B102-1)
2. ” Evaluation of dislocation densities and their distribution in epitaxial (211)CdTe/Si ”, Bal Singh Chaudhari, Hayata Goto, Madan Niraula, Kazuhito Yasuda, 2021年3月16日、2021年 第68回応用物理学会 春季学術講演会, オンライン開催 (16a-Z24-3).
3. “ MOVPE 法による n+-(211)Si 上の CdTe 成長層の成長室内アニール処理検討 “、松原敏樹, 小林竜大, 後藤颯汰, 藤井成弥, 中島幸寛, 平野颯涼, ニラウラ マダン, 安田和人, 2021年3月16日、2021年 第68回応用物理学会 春季学術講演会, オンライン開催 (16a-Z24-2)
4. M. Niraula, K. Yasuda, Y. Takagi, and S. Fuji, “ Low Temperature Annealing of CdTe Detectors with Evaporated Gold Contacts and its effect on Detector Performance ”, IEEE-2021 The 28th International Symposium on Room-Temperature Semiconductor Detectors (RTSD), Oct16-23, 2021, Yokohama, Japan (online conference), (poster presentation, paper no. R-04-08) Oct 19th
5. M. Niraula, K. Yasuda, B. S. Chaudhari, H. Goto, T. Kobayashi, S. Fujii, “ Epitaxial CdTe on Si Heterojunction Diode-Type Detector Performance and Analysis ”, IEEE-2020 The 27th International Symposium on Room-Temperature Semiconductor Detectors (RTSD), 31 Oct-07 Nov,2020, Boston, USA (online conference), (poster presentation, paper no. R-05-009)

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件／うち国際共著 0件／うちオープンアクセス 0件）

1. 著者名 Chaudhari B. S., Goto H., Niraula M., Yasuda K.	4. 巻 130
2. 論文標題 Analysis of dislocations and their correlation with dark currents in CdTe/Si heterojunction diode-type x-ray detectors	5. 発行年 2021年
3. 雑誌名 Journal of Applied Physics	6. 最初と最後の頁 055302 ~ 055302
掲載論文のDOI（デジタルオブジェクト識別子） 10.1063/5.0058504	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Niraula M., Yasuda K., Takagi Y., Fuji S.	4. 巻 69
2. 論文標題 Low-Temperature Annealing of CdTe Detectors With Evaporated Gold Contacts and Its Effect on Detector Performance	5. 発行年 2022年
3. 雑誌名 IEEE Transactions on Nuclear Science	6. 最初と最後の頁 1960 ~ 1964
掲載論文のDOI（デジタルオブジェクト識別子） 10.1109/TNS.2022.3180009	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Chaudhari B. S., Niraula M., Takagi Y., Okumura R., Sharma K. P., Maruyama T.	4. 巻 52
2. 論文標題 Dislocation Density Reduction in MOVPE-Grown (211) CdTe/Si by Post-Growth Patterning and Annealing	5. 発行年 2023年
3. 雑誌名 Journal of Electronic Materials	6. 最初と最後の頁 3431 ~ 3435
掲載論文のDOI（デジタルオブジェクト識別子） 10.1007/s11664-023-10318-9	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計5件（うち招待講演 0件／うち国際学会 2件）

1. 発表者名 M. Niraula, K. Yasuda, Y. Takagi, and S. Fuji
2. 発表標題 Low Temperature Annealing of CdTe Detectors with Evaporated Gold Contacts and its effect on Detector Performance
3. 学会等名 IEEE-2021 The 28th International Symposium on Room-Temperature Semiconductor Detectors (RTSD) (国際学会)
4. 発表年 2021年

1. 発表者名 M. Niraula, K. Yasuda, B. S. Chaudhari, H. Goto, T. Kobayashi, S. Fujii,
2. 発表標題 Epitaxial CdTe on Si Heterojunction Diode-Type Detector Performance and Analysis
3. 学会等名 IEEE-2020 The 27th International Symposium on Room-Temperature Semiconductor Detectors (RTSD) (国際学会)
4. 発表年 2020年

1. 発表者名 松原敏樹, 小林竜大, 後藤颯汰, 藤井成弥, 中島幸寛, 平野颯涼, ニラウラ マダン, 安田和人
2. 発表標題 MOVPE法によるn ⁺ -(211)Si上のCdTe成長層の成長室内アニール処理検討
3. 学会等名 2021年 第68回応用物理学会 春季学術講演会
4. 発表年 2021年

1. 発表者名 Bal Singh Chaudhari, Hayata Goto, Madan Niraula, Kazuhito Yasuda
2. 発表標題 Evaluation of dislocation densities and their distribution in epitaxial (211)CdTe/Si
3. 学会等名 2021年 第68回応用物理学会 春季学術講演会
4. 発表年 2021年

1. 発表者名 Bal Singh Chaudhari, Yutaka Takagi, Ryo Okumura, Madan Niraula
2. 発表標題 Investigation on threading dislocation reduction in CdTe/Si epitaxial layer using post-growth patterning and annealing technique
3. 学会等名 2022年 第83回応用物理学会 秋季学術講演会
4. 発表年 2022年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------