

令和 5 年 6 月 27 日現在

機関番号：32503

研究種目：基盤研究(C) (一般)

研究期間：2020～2022

課題番号：20K05291

研究課題名(和文) ナノ材料を用いたナノギャップNMES素子の動作機構解明と記憶素子応用技術の開発

研究課題名(英文) Fulleren electronics devices and Nano Material Electro System

研究代表者

菅 洋志 (SUGA, Hiroshi)

千葉工業大学・工学部・教授

研究者番号：60513801

交付決定額(研究期間全体)：(直接経費) 3,300,000円

研究成果の概要(和文)：フラレンをナノスケールのエレクトロシステムで利用する新たな道を拓くため、電極を備えた素子構造とその作製法を提案し、作製した素子特性を明らかにした。液液界面法から自己組織化されたフラレン繊維からシリコンチップ上に2端子固体素子を作製する手法を独自に開発し、この素子が室温にて不揮発性メモリ(抵抗スイッチ素子)として機能することを明らかにした。このメカニズムはフラレン間の重合・解重合で説明ができる。さらに、フラレン誘導体分子膜からリソグラフィープロセスを用いて素子形成する手法も開発し、フラレンチャネル部の寸法設計を可能とした。

研究成果の学術的意義や社会的意義

本研究はフラレンナノ材料をナノスケールの電子システムで利用するための重要な一歩となります。フラレンは顕微鏡の中でユニークな特性が評価されてきましたが、素子構造に組み込むよい手法がなく固体素子上での評価はなされてきませんでした。我々はシリコンチップ上の二端子固体デバイスを構築する革新的な手法を提案し、作製されたデバイスの特性を明らかにしました。フラレン素子は室温で不揮発性メモリとして機能し、その動作はフラレン間の重合と解重合のプロセスによって説明されます。リソグラフィーを用いてフラレンチャネル寸法を設計することも可能になり、これはナノテクノロジー応用における重要な進歩を示しています。

研究成果の概要(英文)：In this research, we introduce a framework and method for creating a Nano Material Electro System (NMES) element using fullerene-based nanomaterials. We exhibit the characteristics of the fabricated device, underlining the potential of nanoscale engineering. We have crafted a novel method to construct a two-terminal solid-state device on a silicon chip from self-assembled fullerene fibers, which function as a non-volatile memory (resistive switching device) at room temperature. This operation can be explained via polymerization and depolymerization processes between fullerenes. Moreover, we've developed a technique to form devices from fullerene derivative films using lithography. This allows for dimension design of the fullerene channel, enhancing device tuning capabilities. These advancements open new avenues for fullerene utilization in nanoscale electro systems.

研究分野：ナノエレクトロニクス

キーワード：フラレン 重合 フラレン誘導体 内包フラレン 抵抗スイッチ CPTA 不揮発性メモリ ナノ材料

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

様式 C-19, F-19-1, Z-19 (共通)

1. 研究開始当初の背景

ビッグデータ活用などの新しい情報技術の登場により情報量が増大することは確定的であり、記憶素子の不足が予想される。より微細(高集積)なメモリを創出しようと、各国が熾烈な開発競争を継続している。このような背景から、素子微細化の研究がなされているが、従来のシリコン半導体素子では原理的に素子寿命は微細化とトレードオフであり、現在以上の飛躍的な改善は見込めない。素子特性、製造プロセスなどの面からデバイスの微細化・集積化に限界が近づいている。現在、ナノメートル世代の微細化が実証されているが、微細化に伴う素子拡散などの問題から、バルクな状態では発現しない新しい特性を示すナノ材料の性質が注目され、近年ではナノ材料の自己組織化によってシステム構築を行うボトムアップ型ナノ技術が期待されている。

フラーレンはサブナノメートルサイズであることに加えて、内包や化学修飾などにより様々な特性が発現することから現在エレクトロニクス分野において微細化や高集積化を解決するための機能性材料として期待されており、フラーレン分子結晶が光照射や電子線(EB)照射によって構造が変化し、結晶の伝導率が変化することが報告されている。また、フラーレンゲージ内に金属元素を内包することによって、電子受容性、供与性を向上させ、特性が変化することが知られている。実際、走査型トンネル顕微鏡(以下、STM)を用いて、導電性基板表面に電氣的に誘導した数個のフラーレンの重合・解重合を制御することにより、抵抗変化によるナノスケールのメモリ動作が報告されており、この技術はナノ材料を微細加工技術に活用できる可能性を示唆している。しかしながら、STMのような巨大な超真空装置内の基礎的な研究であり、実際のデバイス応用に向けていくつもの課題が残っている。特に、研究推進の上でも、2端子デバイスに見られるようなメモリビットへのアクセスの容易さが強く望まれており、デバイスへの応用には電極を備えた構造アーキテクチャが必要である。

2. 研究の目的

本研究では形状が規定された数 nm サイズのナノ材料を電極として使うことで構造が規定された素子を作製する。本研究ではナノ材料「フラーレン」を部品と見立てて NMES (Nano Material Electro System)素子を創成するため、電極を備えた構造アーキテクチャを提案し、作製した素子の特性を明らかにする。本研究期間において、3つの目標を設定し実行した。

- ①自己組織化 C₆₀ ナノワイヤ(以下、C₆₀NW)をシリコン基板上に展開し、真空蒸着法により電極作製をすることで、ソース・ドレイン電極を備えた二端子素子を作製し、この素子の電気特性、特に、抵抗スイッチ効果を明らかにする。
- ② Lu₃N を内包させた C₈₀ 分子を Liquid-Liquid Interface Precipitation 法により繊維状材料にする手法を確立する。その C₈₀ ナノワイヤ材料をシリコン基板上に展開し、真空蒸着法により素子を作製し、その電気特性を調べることで、内包金属の影響を明らかにする。
- ③ 素子デザインが自由に行える手法を開発する。C₆₀ pyrrolidine tris-acid(以下、CPTA)溶液に着目し、CPTA 溶液を スピンコート法で成膜することで素子を作製することを試み、その素子の特性を明らかにする。

3. 研究の方法

自己組織化 C₆₀ ナノワイヤ(以下、C₆₀NW)を用いて C₆₀ 分子を Liquid-Liquid Interface Precipitation 法により繊維状材料にし、その C₆₀NW をシリコン基板上に展開し、真空蒸着法により電極を形成した。図1にフラーレンナノワイヤ素子作製方法の概略図を示す。SiO₂層を備えた Si 基板上にフラーレンナノワイヤを分散し、タングステン線をメッシュ上に配置してマスクとした。その上に二端子電極となる金膜を蒸着し、フラーレンナノワイヤ素子を作製した。図2に計測手法の概要を示す。真空度約 1.0×10⁻³ Pa 以下の真空チャンバー内で、素子の電流-電圧(I-V)特性及び抵抗スイッチング特性を評価した。C₆₀ ナノワイヤ阻止は、導電性を向上させるため、EB リソグラフィ装置により長時間 EB 照射を行なった。作製した素子を真空度約 1.0×10⁻² Pa 以下の真空チャンバー内で、素子の電流-電圧(I-V)特性及び抵抗スイッチ効果を評価した。また、Lu₃N を内包させた C₈₀ 分子を Liquid-Liquid Interface Precipitation 法により繊維状材料にする手法を確立した。また、その C₈₀ ナノワイヤ材料をシリコン基板上に展開し、真空蒸着法により電極作製をすることで NMES 素子を作製し、その電気特性を調べた。

(I) Fullerene nanowires was dispersed (II) W-mask

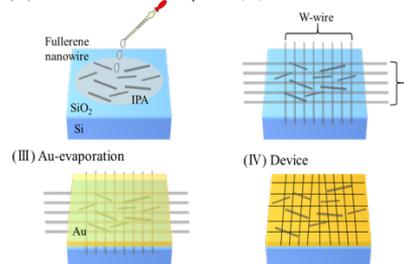


図1 C₆₀素子作製手法の概略図

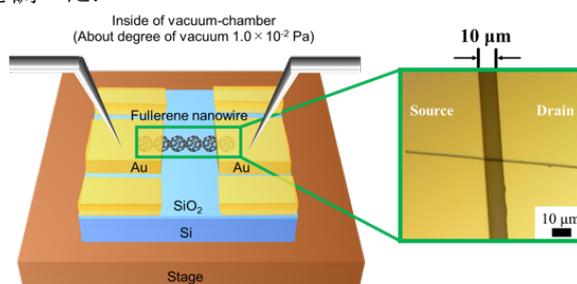


図2 計測概略図

自己組織化 C60 ナノワイヤ(以下, C60NW)を用いてソース・ドレイン電極を備えた個体素子を作製し, この素子の安定した抵抗スイッチ効果を確認したが, C60NW の形状制御が困難であり, C60NW の配置を制御することが出来ない. そこで, 素子のチャンネル部などのデザインを自在にできる作製手法の開発に着手した. C60 pyrrolidine tris-acid(以下, CPTA)溶液に着目し, CPTA 溶液を スピンコート法で成膜することで素子を作製した. CPTA と基板の密着性を向上させるために豊富な酸素欠損が必要なため, アモルファス構造で成膜 できる原子層堆積装置(以下, ALD)を使用した. これらの技術を利用することで素子デザインを自由に行える端子ナノスケールスイッチングデバイスを作製し, 電気特性評価を行った. 図 3 に試料概略図を示す. 厚さ 250 nm の SiO₂ 層を備えた Si 基板上に原子層堆積装置(以下, ALD)を用いて酸化アルミニウムを 2 nm 堆積させ, その上に Au-Pd(8:2) を 15 nm を蒸着し, ギャップ幅 200nm の電極を作製した. さらに ALD を用いて, Au-Pd 電極を覆うように酸化インジウムを 1 nm 堆積させた. チップ全面に厚さ 20~30 nm の CPTA 膜をスピンコート法で成膜した酸化インジウムの酸素欠損に CPTA が結合することを利用し, 基板との密着性の高い膜が形成された. その後, フラーレンの重合化を促すために, 電極間を架橋するように電子線を照射した. 素子の電流-電圧(I-V 特性)並びに抵抗スイッチング特性は, 真空圧力 1.0×10^{-2} Pa 以下, 室温環境下で評価した.

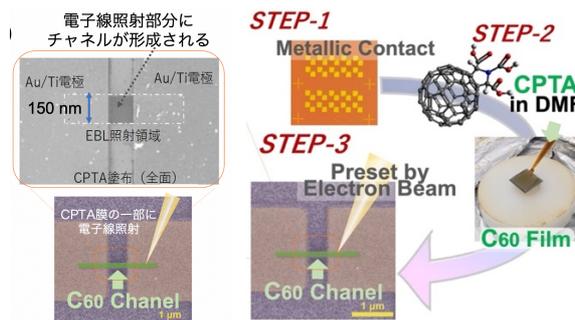


図 3 CPTA 薄膜素子形成手法の概略図. 電子ビーム照射領域のみ導電化する. フラーレン誘導体を基板最表面に反応させて, フラーレン抵抗スイッチ素子を作ること成功している. フラーレン誘導体CPTAから形成したフラーンチャンネルは, 電子線照射領域のみチャンネル部となる.

4. 研究成果

① フラーレン固体デバイスの作製, 室温での抵抗変化現象を確認

液液界面法によって自己組織的に形成されたフラーレンナノ細線をシリコン基板に配置し, その両端に金パラジウム電極を形成して固体デバイスを作製した. フラーレン細線の導電性を計測すると, 初期状態では絶縁体であるが, 8 C/cm^2 以上の電子線を照射 (通常の電子線露光レジストでは $360 \mu \text{ C/cm}^2$ 程度) することで電極間に電流が流れ始めチャンネルが形成される. 図 4 (a)に合成後の C60NW と EB 照射後の C60NW の I-V 特性を示す. 合成後の C60NW は低導電性を示したが, EB 照射後の C60NW は低電圧領域ではオーミック特性(inset (i) in 図 4(a))を示し, 印加電圧の増加に伴い非線形電流の増加を示した. 電流値を増加させるため, 更に印加電圧を増加させた結果, 38 V で突然電流値が増加した(inset (ii) in 図 4(a)). さらに, 図 4(b)に示すようにソースドレイン間電圧を上げると, 電流は 6V 付近で非線形に上昇し, その後, 9V 付近急に低下するという抵抗変化を示す. この抵抗変化は, 負性微分抵抗 (Negative Differential Resistance (NDR))と呼ばれ, 室温で再現よく何度でも現れる.

この C60 細線の抵抗変化は, フラーレン/フラーレン接合に関する過去研究から, 電流を流したことで導電域がポリマー化してつながり非線形電流特性を示し (抵抗が低くなり), 過剰に電流が流れたときにフラーレン間結合の解離が生じ始めて, 導電セグメント間が途切れることで電流が急下落する (抵抗が高くなる) として解釈できる. 特筆すべきは, この抵抗変化は可逆的に再現よく起こる. 電流急落後の【高抵抗状態: HRS】のフラーレンワイヤに 6V 程度の電圧を印加すると, 再び導電性セグメントが繋がり, 導電性が復活する (低抵抗状態: LRS). そして, NDR ピーク電圧以上の電圧を再び印加すれば, 熱によって再度電流経路が途切れる. 図 4(c)に抵抗スイッチング特性を示す. Set 電圧と Reset 電圧を印加することで低抵抗状態(LRS)と高抵抗状態(HRS)との 2 つの状態を繰り返し実現することができた. この挙動は二端子ナノギャップ金属電極におけるスイッチングに類似している. 資料によっては, 現象を 1000 回以上繰り返すことができ, 抵抗スイッチ素子動作を得ることができる. なお, この繰り返し回数は数十個の素子での基礎研究結果ではあるが, 現在の NAND ノードの耐性を十分に超えている.

以上のように, LLIP 法で合成された FNW を使用した二端子構造素子の I-V 特性を調査した結果, NDR が観測された. NDR が得られた素子は, バイアス電圧変調下で 2 状態抵抗スイッチングが繰り返し誘発された. この 2 状態抵抗スイッチングは, フラーレンの重合と解重合を制御して, FNW の主要な伝導経路を接続及び切断することで説明された. この結果は, サブナノメートルの要素スイッチ開発に繋がる可能性がある. 以上の成果をまとめ, 海外学術誌に投稿した. Y. Umeta, H Suga, et. al., "C60-Nanowire Two-State Resistance Switching Based on Fullerene Polymerization/Depolymerization", ACS Applied Nano Materials 4, 820, 2021.

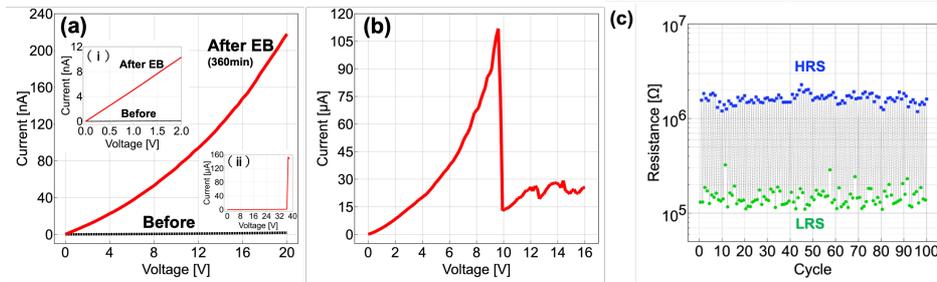


図 4 C₆₀NW の電流電圧特性. (a)電子ビーム照射前後の C₆₀NW の *I-V* 特性 inset (i)は低電圧領域 *I-V* 特性. inset (ii)は 38V までの *I-V* 特性. (b) C₆₀NW の *I-V* 特性に現れる NDR. (c) the C₆₀NW の抵抗スイッチ特性

② Lu₃N を内包させた C₈₀ を用いたフラーレンメモリ

フラーレンの籠の中に物質を詰め込むことで電子物性を大きく変えられることは興味深く、多くの研究がなされてきた。特に、金属元素等を内包することでフラーレン結合のエネルギーが下がることは DFT 計算で示唆されている一方で、分子内包フラーレンはバンドギャップが C₆₀ よりも小さくなるために、導電性が高まりノイズ耐性が高まったとも考えられる。いずれにしても詳細は未解明である。Lu₃N を内包させた C₈₀ 分子を Liquid-Liquid Interface Precipitation 法により繊維状材料にする手法を確立した。C₈₀ ナノワイヤ材料をシリコン基板の上に展開し、真空蒸着法により電極作製をすることで NMES 素子を作製し、その電気特性を調べた。C₆₀NW とは異なり、EB 照射を行わずに伝導経路が形成された。金属内包によって導電性が向上した可能性が示唆できる。

図 5(a)に示すように、Lu₃N@C₈₀NW も電圧印加によって C₆₀NW 同様に NDR が発現し、スイッチングシーケンスによって LRS と HRS を繰り返し実現することができた(図 5(b))。C₆₀NW とは異なり、EB 照射を行わずに伝導経路が形成されたのは、金属内包によって導電性が向上した可能性が示唆できる。以上のように、内包金属の影響により C₆₀ 素子よりも導電性が大幅に改善することが明らかになった。前記の電子線照射なしでも、良好な導電性を得られることが明らかになり、これは内包分子の影響と考えられる。電流変化を系統的に調べそのメカニズムを明らかにした。以上の成果をまとめ、海外学術誌に投稿した。Y. Umeta, H Suga, et. al., “Stable Resistance Switching in Lu₃N@C₈₀ Nanowires Promoted by the Endohedral Effect: Implications for Single-Fullerene Motion Resistance Switching” ACS Applied Nano Materials 4, 7935-7942 (2021).

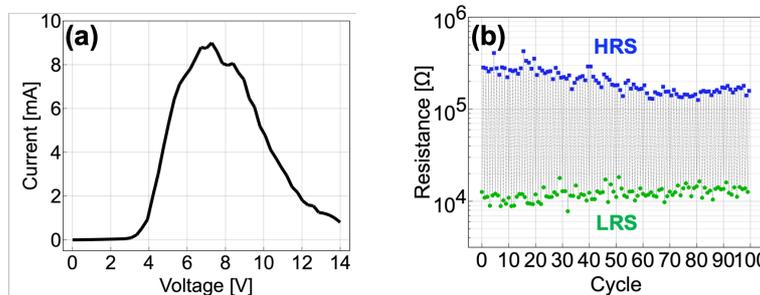


図 5 Lu₃N@C₈₀NW の電気特性. (a) Lu₃N@C₈₀NW の *I-V* 特性に現れる NDR. (b) Lu₃N@C₈₀NW のスイッチ特性

③ リソグラフィプロセスによるデザイン可能なフラーレン素子

CPTA(C₆₀ピロリジントリス酸)は COOH 基を備えた C₆₀ 誘導体で、COOH 基を有し、基板表面の OH 基と反応して基板表面に細密上に化学修飾できることが知られている。これを利用し、1 ミクロン以下のギャップを持つ電極を備えた SiO₂ 基板に ALD で AlO_x を形成し、その表面にスピノコータで CPTA を塗布してフラーレン誘導体膜を形成した。電子線リソグラフィ装置で、フラーレン誘導体膜の一部に電子ビーム照射して微細 C₆₀ チャネルを形成した。CPTA 膜には伝導性はないが、電子ビーム照射部分のみ導電化しチャネル部となる。導電化した膜に電流を印加することで、前述の①と同様の NDR が発現しスイッチ特性が生じることを確認した。この手法により、フラーレンチャネルを 2 次元デザインできるようになっただけでなく、ナノ材料エレクトロニクスの簡便な実験手法を提案することができた。従来の分子エレクトロニクスは、ナノ電極に苦勞をして分子を架橋するという方法をとっていたが、本素子では、フラーレン膜を μm オーダーの形成手法で作製しておき、ナノメートルサイズの部分を活性化させることで、簡単にフラーレンサイズの動作素子を作ることができた。

図 6 にスイッチング結果を示す。CPTA においても 負性微分抵抗が確認され、Set 電圧と Reset 電圧を印加することで、高抵抗状態 (HRS) と低抵抗状態 (LRS) との 2 つの状態安定した 300 cycle の抵抗スイッチング特性が得られた。図 7 に電子線照射幅依存性を示す。幅が大きくなるほど S-D 間に流れる電流量が増加したチャネル幅が広いほど、2 つの電極間でより大き

な電流を発生させることができることが示された。複数の平行なチャンネルが形成され、幅の広いチャンネルの重合接続部が非線形なチャンネル数を発生させている可能性が考えられる。

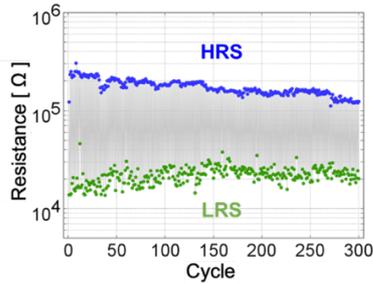


図6 抵抗スイッチング結果

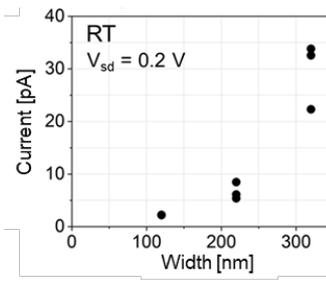


図7 電子線照射幅依存性

図8に電子線照射長さ依存性を示す。図8(a)に示すようにソースドレイン(以下、S-D)間に流れるNDRピーク電流量が指数関数的に減少した。通常の線形抵抗モデルでは、指数関数的な現象は説明することが出来ない。この現象を合理的に考える場合、C60の重合によって導電チャンネルが維持されるパーコレーションモデルが考えられる。パーコレーション理論は、システムサイズがパーコレーションの臨界点に近い場合、パーコレーションネットワークの導電性は普遍的に指数関数的に減衰する挙動を示すことが常識となっている。実際、2次元正方格子上の導電性粒子配列の理論シミュレーションでは、臨界点付近でシステムサイズとともに電気伝導度が指数関数的に減衰することが示されおり、測定された電流の長さ依存性は、図8(b)に示すようなべき乗のスケージングになった。以上の考察から、非線形I-V特性図は、パーコレーション効果の可能性の1つとして考えることが出来る。図9に電子線照射形状におけるNDR依存性を示す。図9(a)に示すようにすべての長さにおいてNDRの発現が確認された。しかし、NDRに必要な電圧が長くなるほど増加した。NDRピーク電圧の増加は、追加されたチャンネル長が追加の抵抗セクションとして作用し、チャンネル内に余分な電圧降下を誘発し、結果としてNDRピーク電流が抑制された。一方、図9(b)に示すように幅が太くなるほどNDRピーク電圧は、減少した。これらの結果は、NDRピーク電圧を下げ、NDRピーク電流を上げることで、より高いスイッチング性能を実現できるパターン設計の可能性が示唆された。

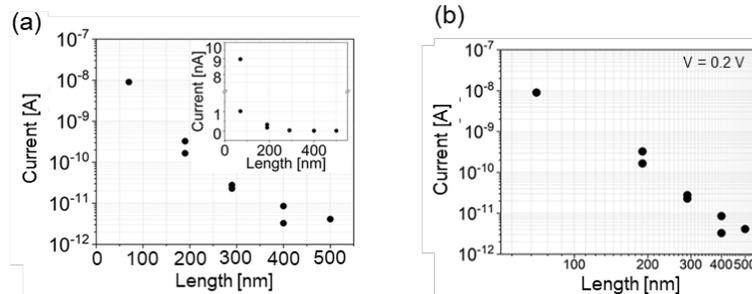


図8 電子線照射長さ依存性, (a) 0.2 V印加時の電流量 (b) のべき乗.

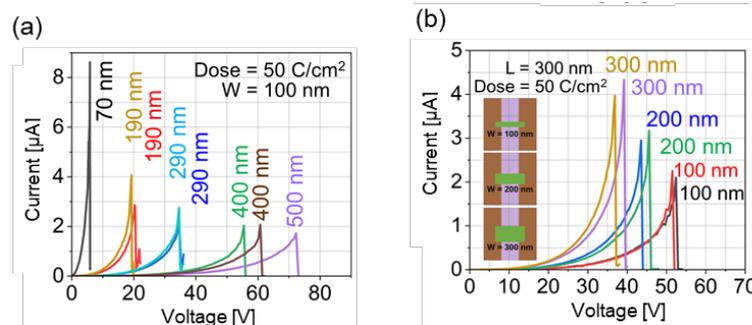


図9 電子線照射形状におけるNDR依存性 (a) 長さ依存性 (b) 幅依存性

以上のように、C60 pyrrolidine tris-acid(以下、CPTA)溶液に着目し、CPTA溶液をスピコート法で成膜することで素子を作製することを試みた。素子デザインを自由に行える端子ナノスケールスイッチングデバイスを作製し、電気特性評価を行った。CPTA素子においてもSet電圧とReset電圧を印加することで、高抵抗状態と低抵抗状態との2つの状態で安定した抵抗スイッチング特性が得られた。また、電子線照射形状におけるNDR依存性を明らかにし、より高いスイッチング性能を実現できるパターン設計の可能性を明らかにした。以上の成果をまとめ、海外学術誌に投稿した。Mihiro Takeuchi, H Suga, et. al., "Fullerene Nanostructure-Coated Channels Activated by Electron Beam Lithography for Resistance Switching" ACS Applied Nano Materials 5, 6430 (2022).

5. 主な発表論文等

〔雑誌論文〕 計8件（うち査読付論文 8件/うち国際共著 3件/うちオープンアクセス 0件）

1. 著者名 Umeta Yukiya, Suga Hiroshi, Takeuchi Mihiro, Zheng Shushu, Wakahara Takatsugu, Wang Ying-Chiao, Naitoh Yasuhisa, Lu Xing, Kumatani Akichika, Tsukagoshi Kazuhito	4. 巻 4
2. 論文標題 Stable Resistance Switching in Lu ₃ N@C ₈₀ Nanowires Promoted by the Endohedral Effect: Implications for Single-Fullerene Motion Resistance Switching	5. 発行年 2021年
3. 雑誌名 ACS Applied Nano Materials	6. 最初と最後の頁 7935 ~ 7942
掲載論文のDOI (デジタルオブジェクト識別子) 10.1021/acsnm.1c01265	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する
1. 著者名 Suga Hiroshi, Umeta Yukiya, Tsukagoshi Kazuhito	4. 巻 24
2. 論文標題 C60-Nanowire Two-State Resistance Switching	5. 発行年 2021年
3. 雑誌名 Journal of The Japan Institute of Electronics Packaging	6. 最初と最後の頁 401 ~ 409
掲載論文のDOI (デジタルオブジェクト識別子) 10.5104/jiep.24.401	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 Umeta Yukiya, Suga Hiroshi, Takeuchi Mihiro, Zheng Shushu, Wakahara Takatsugu, Naitoh Yasuhisa, Tsukagoshi Kazuhito	4. 巻 4
2. 論文標題 C60-Nanowire Two-State Resistance Switching Based on Fullerene Polymerization/Depolymerization	5. 発行年 2020年
3. 雑誌名 ACS Applied Nano Materials	6. 最初と最後の頁 820 ~ 825
掲載論文のDOI (デジタルオブジェクト識別子) 10.1021/acsnm.0c03144	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する
1. 著者名 Suga Hiroshi, Suzuki Hiroya, Otsu Kazuki, Abe Takuya, Umeta Yukiya, Tsukagoshi Kazuhito, Sumiya Tsuru, Shima Hisashi, Akinaga Hiroyuki, Naitoh Yasuhisa	4. 巻 3
2. 論文標題 Feedback Electromigration Assisted by Alternative Voltage Operation for the Fabrication of Facet-Edge Nanogap Electrodes	5. 発行年 2020年
3. 雑誌名 ACS Applied Nano Materials	6. 最初と最後の頁 4077 ~ 4083
掲載論文のDOI (デジタルオブジェクト識別子) 10.1021/acsnm.0c00138	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takeuchi Mihiro, Umeta Yukiya, Suga Hiroshi, Wakahara Takatsugu, Wang Ying-Chiao, Naitoh Yasuhisa, Wakabayashi Katsunori, Tsukagoshi Kazuhito	4. 巻 5
2. 論文標題 Fullerene Nanostructure-Coated Channels Activated by Electron Beam Lithography for Resistance Switching	5. 発行年 2022年
3. 雑誌名 ACS Applied Nano Materials	6. 最初と最後の頁 6430 ~ 6437
掲載論文のDOI (デジタルオブジェクト識別子) 10.1021/acsnm.2c00523	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

1. 著者名 Tsukagoshi Kazuhito, Umeta Yukiya, Suga Hiroshi	4. 巻 61
2. 論文標題 C60 nanowire two-state resistance switching: fabrication and electrical characterizations	5. 発行年 2022年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 SD0804 ~ SD0804
掲載論文のDOI (デジタルオブジェクト識別子) 10.35848/1347-4065/ac4e49	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計10件 (うち招待講演 1件 / うち国際学会 1件)

1. 発表者名 竹内 美洋, 菅洋志, 王映樵, 若原孝次, 塚越一仁
2. 発表標題 フラレン誘導体を用いた電子線照射領域依存性
3. 学会等名 2021年日本表面真空学会学術講演会
4. 発表年 2021年

1. 発表者名 竹内 美洋, 菅洋志, 王映樵, 若原孝次, 塚越一仁
2. 発表標題 C60誘導体膜を用いた抵抗スイッチ効果
3. 学会等名 第82回応用物理学会秋季学術講演会
4. 発表年 2021年

1. 発表者名 梅田有輝也, 菅洋志, Zheng Shushu, 若原孝次, 王映樵, 内藤泰久, 盧興, 塚越一仁
2. 発表標題 フラレン重合/解重合に基づく二端子抵抗スイッチング素子
3. 学会等名 第82回応用物理学会秋季学術講演会
4. 発表年 2021年

1. 発表者名 Yukiya Umeta, Hiroshi Suga, Mihiro Takeuchi, Shushu Zheng, Takatsugu Wakahara, Yasuhisa Naitoh, and Kazuhito Tsukagoshi
2. 発表標題 C60-Nanowire Two-State Resistance Switching Based on Fullerene Polymerization /Depolymerization
3. 学会等名 MANA international symposium "Condensed Matter Physics & Chemistry (国際学会)
4. 発表年 2021年

1. 発表者名 乙津和希, 菅洋志, 塚越一仁, 角谷透, 島久, 内藤泰久
2. 発表標題 イオンミリングを用いたナノギャップ電極パターン用微細形状の形成
3. 学会等名 第81回応用物理学会秋季学術講演会
4. 発表年 2020年

1. 発表者名 阿部 卓也, 菅 洋志, 塚越 一仁, 内藤 泰久
2. 発表標題 交流印加蒸着時エレクトロマイグレーションによる多端子ナノ電極の形成
3. 学会等名 第81回応用物理学会秋季学術講演
4. 発表年 2020年

1. 発表者名 菅洋志, 竹内美洋, 塚越一仁
2. 発表標題 フラレン不揮発性メモリー（抵抗スイッチ素子）の作製と特性評価
3. 学会等名 第139回 一般社団法人溶接学会 マイクロ接合委員会（招待講演）
4. 発表年 2022年

1. 発表者名 本山弘之, 菅洋志, 島久, 秋永広幸, 内藤泰久
2. 発表標題 エレクトロマイグレーション法によるナノギャップ形成に対する電界効果の検証II
3. 学会等名 第83回応用物理学会秋季学術講演会
4. 発表年 2022年

1. 発表者名 本山弘之, 阿部卓也, 菅洋志, 島久, 秋永広幸, 内藤泰久
2. 発表標題 エレクトロマイグレーション法によるナノギャップ形成に対する電界効果の検証
3. 学会等名 第69回応用物理学会春季学術講演会
4. 発表年 2022年

1. 発表者名 本山弘之, 菅洋志, 阿部卓也, 島久, 秋永広幸, 内藤泰久
2. 発表標題 電界印加エレクトロマイグレーション法によるナノギャップ形成位置制御の検討
3. 学会等名 令和4年電気学会全国大会
4. 発表年 2022年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------