

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成 24 年 5 月 1 日現在

機関番号：12102

研究種目：基盤研究（C）

研究期間：2009～2011

課題番号：21500030

研究課題名（和文）高速な密行列積カーネルを用いた大規模帯行列アルゴリズムの高速化

研究課題名（英文）Acceleration of band algorithms using fast dense kernels for large Band matrices

研究代表者

長谷川 秀彦 (Hidehiko Hasegawa)

筑波大学・図書館情報メディア系・教授

研究者番号：20164824

研究成果の概要（和文）：

密行列積を高速化するコプロセッサを用いて帯行列アルゴリズムの高速化を図った。対象は、帯行列に対するガウスの消去法と対称帯行列に対するハウスホルダー3重対角化法である。帯行列アルゴリズムでは、行列の幾何学的な特性を利用してメモリ上の格納領域を節約していることと、コプロセッサは主記憶とは別なメモリで演算を行うため、主記憶とコプロセッサ間のデータ転送とデータ変換が重要になることが明らかになった。

研究成果の概要（英文）：

Acceleration of band algorithms has been tested using a co-processor which enables high-performance dense matrix multiplication. The algorithms include Gaussian elimination for general band matrices, and Householder tridiagonalization for symmetric band matrices. Because the band algorithms reduce the amount of storage space in memory by utilizing the specific geometric structure of the matrices and the co-processor uses a separate memory space, data transfer and conversion between memory and co-processor are essential.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2009年度	2,100,000	630,000	2,730,000
2010年度	1,100,000	330,000	1,430,000
2011年度	400,000	120,000	520,000
年度			
年度			
総計	3,600,000	1,080,000	4,680,000

研究分野：総合領域

科研費の分科・細目：情報学、ソフトウェア

キーワード：並列処理・分散処理

1. 研究開始当初の背景

コンピュータを用いた数値シミュレーションでいちばんコストがかかる部分は、離散化された疎行列または帯行列を係数とする連立一次方程式を繰り返し解く部分である。疎行列や帯行列では、メモリ容量を節約するため、明らかにゼロの部分をメモリに格納し

ない。これによって、行列の格納に必要なメモリ領域が大幅に節約できるが、プログラム上のデータ構造は複雑になる。

大規模な疎行列を対象にした連立一次方程式の解法である Krylov 部分空間反復法で必要となる行列演算は、行列・ベクトル積 Ax

と転置行列・ベクトル積 $A^T x$ であり、小さな部分に分けて分担するという意味での自然な並列化まではできる。

最新のコンピュータでは、メモリが階層化され、高速化のためにはキャッシュを有効活用する必要がある。密行列に対する算法では、マシン毎に極限までチューニングされた行列積カーネル DGEMM を使うのが一般的となっている。DGEMM では行列がメモリ上の連続的な領域に格納されていることが前提となっている。そのため、疎行列や帯行列のような複雑なデータ構造を持ち、メモリ上のデータの連続的なアクセスが前提にできない場合、DGEMM の高速性を活用できない。

また最近では、発熱量の大きい汎用 CPU に対して、低消費電力の専用 CPU を複数搭載した DGEMM を高速に実行できるアクセラレータボードが発売されている。

2. 研究の目的

本研究では、帯行列向けのアルゴリズムに対して、DGEMM (密行列積) を高速に実行するアクセラレータボードを用いた高速化手法を研究する。具体的には

- ・ 一般帯行列に対するガウスの消去法
- ・ 対称帯行列に対するハウスホルダー 3 重対角化

に対するアクセラレータボードを前提とした高速化手法の研究である。前者は帯行列を係数とする連立一次方程式の直接解法の基本であり、後者は対称行列の固有値解析に用いられる重要な計算カーネルである。両者が高速化できれば、大規模な対称帯行列に対する高速な固有値解法も自動的に高速化されるはずである。

3. 研究の方法

帯行列アルゴリズムで密行列積を使用する場合、小行列のサイズは帯半幅と等しくなるため、帯行列のサイズによって高速化の程度が大きく異なる。帯半幅を m_1 、次元を N とするとき、帯ガウスの第 k 段の消去過程の演算量は $2 * m_1^2$ 積和、これを行列積として表すとその演算量は $2 * m_1^3$ 積和となり、両者の間には m_1 倍の隔りがある。行列積カーネルに m_1 倍のスピード差であれば両者は等しくなる。 p 段のアンローリングによって演算量を p 倍にできるので、速度差が m_1/p 倍でも釣り合う。しかし、数値的安定性を確保するのが難しいため、際限なくアンローリングができるわけではない。いっぽう、比較的簡単にアンローリングができる問題では、消去範囲が小さくなり密行列積にした

ときにムダが生じ、適用できる場が限られる。

帯行列アルゴリズムも 3 重ループから構成され、消去範囲とデータの格納方法が異なる以外は密行列に対する部分軸選択付きガウスの消去法と同じアルゴリズムである。そのため、共有メモリ方式の並列コンピュータでは OpenMP を用いた並列化が、分散メモリ方式の並列コンピュータでは MPI による並列化が可能である。いずれの場合も帯行列の場合には第 k 段の演算量が少ないこと、メモリ参照が密行列より複雑になること、コンピュータの機種に対応した高速なカーネルが利用できないため、並列化性能ははかばかしくない：

本研究における実装方針は

- ・ 帯行列格納用のメモリ領域を大幅に拡大しない
 - ・ DGEMM を使用するための作業領域は許容する
- である。

申請当初の計画は以下のとおりである：

平成 21 年度には、

- 1) 既存の帯行列に対するガウスの消去法 (帯ガウス) プログラム (基本 BGLU1 と 2 段アンローリング BGLU2) に対して、ATLAS-BLAS 中の密行列積カーネル DGEMM を適用し、問題サイズに対する依存性を調べる
- 2) DGEMM をアクセラレータボードに置き換え、問題サイズに対する依存性を調べる
- 3) 帯ガウスよりも演算量の多い対称帯行列に対するハウスホルダー 3 重対角化プログラム (TRIDIF) に対して ATLAS-BLAS の問題サイズ依存性を調べる
- 4) 3 重対角化プログラム (TRIDIF) に対してアクセラレータボードの問題サイズ依存性を調べる

平成 22 年度は、

- 5) 帯ガウスに対して CSX600 用 SDK を用いてさらなるチューニングを行う
- 6) 対称帯行列に対する 3 重対角化プログラムに対して CSX600 用 SDK を用いてチューニングを行う
- 7) 帯ガウスに対して OpenMP の範囲での並列化を行う。

平成 23 年度は、

- 8) 対称帯行列に対する 3 重対角化プログラムに対して OpenMP による並列化を行う
- 9) 帯行列に対する 3 重対角化、帯ガウスを組み合わせ、対称帯行列用の並列版固有値解析プログラムを作成する

10) これまでの成果の整理、最終版の公開を行う。

ポイントは、帯行列が格納されているメモリと高速な密行列積を実行するアクセラタボードのメモリ間でのコピーの削減、アラインメントの調整などが主たるチューニングポイントとなる。負荷の大きい核演算だけを密行列積カーネルを用いて高速化・並列化することで、どのくらいのメリットがあるかを明らかにする。

4. 研究成果

初年度には、計算環境の構築を行った。帯行列アルゴリズムは帯半幅程度の小さなブロックに対する処理を繰り返して行う。コプロセッサを使用してブロックに対する処理を高速化するには、比較的大きめな帯半幅前提にする必要がある。結果として、帯行列の行列サイズ(次元)が大きくなり、対象となる行列を格納するためにホストとなるコンピュータでは大容量のメモリが必要になる。大容量データを扱うためには 64 ビット版オペレーティングシステムが必要となる。

申請時に想定していた ClearSpeed 社のコプロセッサボードは、(1)64bit 版 Windows 用のドライバが提供されないため大規模問題に向かないこと、一方 (2)並列化のメリットが得られる行列サイズの次元が 500 程度以上であり、帯行列の帯半幅としては非常に大きめであることなどから、目的達成は困難であることが明らかになった。加えて ClearSpeed 社が事実上コプロセッサボードから撤退し、サポートが打ち切られる可能性が大きくなった。そのため、ClearSpeed 社のボードに代えて、GPU コンピューティングに対応させるべく計画変更を行った。

GPU コンピューティングにおいても問題となるのは、ホストのメモリとコプロセッサのメモリ間のデータ転送であり、メモリ間の転送スピードと行列積の処理スピードを考慮したうえでアルゴリズムの実現方式を検討し、新たにオペレーティングシステムの変更も考慮のうえ、計算環境の再構築した。

帯行列アルゴリズムは、行列の幾何学的な特性を利用してメモリ上の格納領域を節約することが一番のポイントである。いっぽう、コプロセッサが高速化できるのはメモリ上の連続領域に格納されている密行列の積である。そこで、帯行列形式として $B(j, i)$ に格納されている i 行 j 列要素に対して、ホストプロセッサ上で

(前処理) $B(j, i) \rightarrow WK(i, j)$

コプロセッサを用いた高速な密行列積

(後処理) $WK(i, j) \rightarrow B(j, i)$

というデータ変換が必要になる(変換行列は密行列として用意できる)。GPU をはじめとするコプロセッサは主記憶とは別の独立なメモリで演算を行うので、主記憶 \leftrightarrow コプロセッサ間のデータ転送が必要になり、期待していたような性能は得られていない。

その後、University of California, Berkeley の Grey Ballard らが対称帯行列の 3 重対角化に対する Communication Avoiding Algorithm 形式での並列実装を提案した (Grey Ballard, James Demmel, and Nicholas Knight, Communication Avoiding Symmetric Band Reduction, Proceedings of the 17th ACM Symposium on Principles and Practice of Parallel Programming (PPoPP), 2012).

UCB のグループによる提案を含め、これまでのような帯形式でのチューニングが有利なのか、コプロセッサを前提にデータ変換・データ転送を容易にするのが有利なのかのトレードオフを再検討している最中である。おそらく、別の観点からの検討が重要になると考えられる。

コードはまだ公開が可能な段階まで至っていない。

以下は、本研究の元になっている旧来の研究成果である：

・長谷川秀彦, 「OpenMP を用いた帯行列に対する直接解法の並列化」, 情報処理学会論文誌「コンピューティングシステム」, Vol. 45, No. SIG 6 (ACS 6), pp. 86-94, 2004.

・長谷川秀彦, 伊藤 祥司. 「帯行列に対する直接解法の並列化」, 第 10 回 MPS シンポジウム-並列・分散処理による問題解決シンポジウム-. Vol. 2003, No. 14, pp. 18-25 (2003)

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[学会発表] (計 10 件)

- ① Yasunori Ushiro, Yoshinari Fukui, and Hidehiko Hasegawa, Parallel Sieve Processing on Vector Processor and GPU, Talk at the fifteenth SIAM Conference on Parallel Processing for Scientific

- Computing (PP12), February 15-17, 2012, Hyatt Regency Savannah, Savannah, Georgia USA
- ② 吉川 慧子, 齋藤 翼, 石渡 恵美子, 長谷川 秀彦. 高速な Scilab 用高精度演算環境の実装, 日本応用数学会「行列・固有値の解法とその応用」研究部会の第 12 回研究会, 東京, 2011.11.21, 国立情報学研究所, 2011
 - ③ Tsubasa Saito, Emiko Ishiwata, and Hidehiko Hasegawa, Effectiveness of Partial Use of Quadruple Precision Arithmetic with QuPAT to Iterative Methods, Talk at the 7th International Congress on Industrial and Applied Mathematics (ICIAM 2011), July 18-22, 2011, Vancouver, BC, Canada
 - ④ 齋藤 翼, 石渡 恵美子, 長谷川秀彦. Multiple-component 型高精度演算環境の構築とその応用, 第 40 回数値解析シンポジウム NAS2011, 鳥羽シーサイドホテル, 2011 年 6 月 20-22 日, 三重
 - ⑤ Hidehiko Hasegawa and Hisahi Kotakemori, Application of Double-Double arithmetic for Iterative Methods at the 6th International Workshop on Parallel Matrix Algorithms and Applications (PMAA '10), June 30 - July 2, 2010, Basel, Switzerland
 - ⑥ 齋藤 翼, 石渡 恵美子, 長谷川 秀彦. Scilab における 4 倍精度演算環境 Toolbox 「QuPAT」の開発, 第 15 回計算工学講演会論文集, 第 15 巻 第 2 号, 福岡, 2010 年 5 月 26-28 日, 九州大学医学部百年講堂, 2010, pp. 877-880
 - ⑦ 長谷川 秀彦, 小武守 恒. 反復法における 4 倍精度演算と倍精度演算の組み合わせ法について, 第 15 回計算工学講演会論文集, 第 15 巻 第 2 号, 福岡, 2010 年 5 月 26-28 日, 九州大学医学部百年講堂, 2010, pp. 885-886
 - ⑧ T. Saito, E. Ishiwata, and H. Hasegawa, Development of Quadruple Precision Arithmetic Toolbox QuPAT on Scilab, Lecture Notes in Computer Science 6017, pp. 60-70, Springer, 2010 at The International Conference on Computational Science and its Applications (ICCSA 2010), March 23-26, 2010, Fukuoka, Japan.
 - ⑨ 齋藤 翼, 石渡 恵美子, 長谷川 秀彦. 倍精度演算を用いた 4 倍精度演算環境の実装と効果, 日本応用数学会 2009 年度年会講演予稿集, 豊中, 2009 年 9 月 28-30 日, 大阪大学豊中キャンパス, 2009, pp. 181-182
 - ⑩ 長谷川 秀彦. 古典的アルゴリズムによる大規模対称帯行列の固有値解析, 第 14 回計算工学講演会論文集, 第 14 巻 第 1 号, 東京, 2009 年 5 月 12-14 日, 東京大学生産技術研究所, 2009, pp. 205-206
6. 研究組織
- (1) 研究代表者
- 長谷川 秀彦 (Hidehiko Hasegawa)
- 筑波大学・図書館情報メディア系・教授
- 研究者番号: 20164824