

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成 24 年 6 月 1 日現在

機関番号：32644

研究種目：基盤研究（C）

研究期間：2009～2011

課題番号：21560336

研究課題名（和文） 不揮発性メモリ用絶縁膜の電荷トラップに関する研究

研究課題名（英文） Studies on nature of defect centers and charge trapping characteristics of silicon nitride films and low dielectric constant dielectric films for the nonvolatile memory applications

研究代表者

小林 清輝（KOBAYASHI KIYOTERU）

東海大学・工学部・教授

研究者番号：90408005

研究成果の概要（和文）：

不揮発性半導体メモリデバイスの電荷トラップ絶縁膜として用いられるシリコン窒化膜中の点欠陥の性質を詳細に調べた。Si ダングリングボンドと考えられている K センターは、常磁性状態では窒化膜中で電子正孔対の生成中心として働くこと、及び試料として用いた窒化膜の正孔トラップが K センターではないことを示した。また 300-400℃の SiH₄-NH₃系 Cat-CVD によって、優れた正電荷保持特性を有する窒化膜が得られることを示した。さらに、電荷トラップ絶縁膜として SiCN 膜を用いたメモリ素子を試作し、SiCN 膜によって不揮発性メモリデバイスを実現できる可能性を示した。

研究成果の概要（英文）：

The nature of the K centers in silicon nitride films was investigated. We revealed that the paramagnetic K⁰ centers acted as generation centers of electron-hole pairs in the nitride films. It was also shown that hole trap sites in the silicon nitride films in memory devices fabricated in the present study were not K centers. In addition, silicon nitride films with a high density of hole traps were formed using low-temperature catalytic chemical vapor deposition (Cat-CVD). The Cat-CVD nitride films provided the superior retention characteristics in the erase condition of memory elements. We also showed that low-dielectric constant SiCN films yielded sufficient retention characteristics for the charge trapping dielectric layer of nonvolatile memory devices.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2009 年度	2,000,000	600,000	2,600,000
2010 年度	1,600,000	480,000	2,080,000
2011 年度	100,000	30,000	130,000
年度			
年度			
総計	3,700,000	1,110,000	4,810,000

研究分野：工学

科研費の分科・細目：電気電子工学・電子・電気材料工学

キーワード：半導体メモリ

1. 研究開始当初の背景

不揮発性半導体メモリデバイスのメモリセル構造として現在主流のフローティングゲート型について微細化の限界が指摘されている。このため、将来の不揮発性メモリデバイスを実現するために、新たなメモリセル構造や、メモリ機能を発揮する新材料の登場が求められている。

フローティングゲート型に代わる方式の一つに、MONOS (Metal-Oxide-Nitride-Oxide-Semiconductor) 型などの電荷トラップメモリ方式がある。この方式では、電荷トラップ絶縁膜に内在する点欠陥が作るトラップ準位に電子または正孔を捕獲させることで情報を記憶する。この電荷トラップ絶縁膜中のトラップの諸特性、すなわちトラップ準位深さ、トラップ密度、捕獲断面積などを制御することが、この方式の成功の鍵を握っている。このためには、電荷トラップ絶縁膜中に所望の性質を有する点欠陥を作りこむことが望まれる。しかしこのような技術が確立されているとは言い難い。微細かつ高集積のデバイスの生産を工業として成り立たせるために、電荷トラップ絶縁膜中に、期待されるトラップ特性を有する点欠陥を制御して作りこむ技術の開拓が必要である。

これまで電荷トラップ絶縁膜にはシリコン窒化膜が用いられてきた。シリコン窒化膜の電荷捕獲に関しては古くから電子スピン共鳴 (Electron Spin Resonance : ESR) を用いた研究がなされ、Si ダングリングボンド (Si dangling bond: Si db) と N ダングリングボンド (N dangling bond: N db) が電荷トラップとして働くこと信じられてきた。また近年、第1原理計算の結果に基づき、酸素原子混入欠陥やN原子空孔型欠陥が電荷トラップの起源として提案されている。しかし、メモリ素子にとって有効な電子トラップと正孔トラップの微視的構造は共に確定しておらず、MONOS 型メモリの電荷トラップの起源もまた重要な論点であった。

加えて、シリコン窒化膜を凌ぐメモリ特性 (メモリウインドウ・電荷保持特性・書き換え耐性等) を保有する電荷トラップ絶縁膜は未だ見出されていない。

2. 研究の目的

本研究の目的は、シリコン窒化膜において有効なトラップとして働く点欠陥の微視的構造の解明を進め、メモリ特性を制御するための基盤技術を探求することである。

また、電荷トラップ絶縁膜として低誘電率絶縁膜を用いるメモリセルを提案し、その特性を明らかにする。これにより、シリコン窒化膜を凌ぐメモリ特性を有する電荷トラップ絶縁膜を形成する指針を提案することである。

3. 研究の方法

メモリ特性を支配する点欠陥のキャラクタリゼーションを行うには、 10^{18}cm^{-3} のレベルの欠陥密度の検出が可能な物理分析方法を必要とする。このような高感度の分析手段としてはESRが有効である。ESRは、信号のSN比を向上するために極低温で計測が行われる例が多いが、温度によって欠陥の荷電状態が変化することは良く知られており、極低温で得られたESR信号を、シリコン窒化膜の室温での電気特性と関連付けて議論することは避けるべきである。このため、室温でESRを用いて上記のような低い欠陥密度を検出する方法を構築し、常磁性欠陥を検出し密度の定量化を行った。また、シリコン窒化膜単層構造とシリコン窒化膜-シリコン酸化膜積層構造のゲート絶縁膜を有するMISキャパシタを作成し、ゲート電流-ゲート電圧特性を測定して、シリコン窒化膜における電子と正孔の輸送と生成を議論した。加えて、MISキャパシタに電荷注入を行い、C-V特性 (容量-電圧) を測定することによって窒化膜単層構造と窒化膜-酸化膜積層構造の荷電状態を調べ、電荷捕獲特性や電荷保持特性などのメモリ特性を評価した。

さらに、有効なトラップとして働く点欠陥の解析には、電荷捕獲前と捕獲後の窒化膜のESR測定を行った。

試料には、成膜条件を変化させることでトラップ特性を変化させた複数の窒化膜を用いた。窒化膜の形成方法には、PECVD (Plasma Enhanced Chemical Vapor Deposition)、LPCVD (Low Pressure CVD)、Cat CVD (Catalytic CVD) を用いた。

更に、シリコン窒化膜 (比誘電率 ~ 7) に比べて誘電率 (比誘電率 ~ 4.8) が低いSiCN

膜をPECVD法により堆積してMISキャパシタを作成し、シリコン窒化膜の場合と同様のメモリ特性の評価を行った。

4. 研究成果

(1) シリコン窒化膜において電荷トラップとして働く点欠陥の微視的構造の解析

上述したように、シリコン窒化膜において電荷トラップとして振る舞う点欠陥の微視的構造と電荷捕獲メカニズムは未だ論点となっている。点欠陥の中で、Si db については電子トラップと正孔トラップとして働くと考えられてきたが、その電気的な性質の詳細、及びMONOS型メモリにおける支配的な電荷捕獲サイトかどうかは明らかではなかった。本研究ではまず、シリコン窒化膜のSi dbと考えられているKセンターの性質について詳細に調べた。Kセンターには3種類の荷電状態、すなわち負電荷を有する状態のK⁻センター、正電荷を有する状態のK⁺センター、電氣的に中性で常磁性状態のK⁰センターがあると考えられている。

試料としてp型(100)Si基板上に形成した窒化膜単層膜と窒化膜-酸化膜積層膜を用いた。窒化膜は、原料ガスにSiH₂Cl₂とNH₃を用い、750℃の枚葉式LPCVD装置で堆積された。シリコン酸化膜は熱酸化法によって形成された。

試料に対し、室温で紫外光(波長254nm, 4.9eV)を照射し、ESR測定を行ったところ、K⁰センターが生成することを確認した。同時に窒化膜の伝導電流が著しく増加すること、すなわち紫外光誘起電流が発生することを見出した。また、紫外光誘起電流の大きさとK⁰センター密度の間には相関があることを見出した。紫外光誘起電流の発生メカニズムを理解するために、考えられるモデル(以下の(A)~(E))を挙げ、その検討を行った。

- A) 紫外線照射により点欠陥が生成し、陽極からの正孔注入量が増加
- B) 紫外線照射により点欠陥が生成し、陰極からの電子注入量が増加
- C) 紫外線照射により窒化膜中に電荷が形成され内部電界が変化した
- D) 紫外線照射により浅い欠陥準位が生成しPoole-Frenkel電流が増加
- E) 窒化膜の禁制帯中に欠陥準位が生成し電子正孔対が生成した

まず、紫外光誘起電流は窒化膜-酸化膜積層膜においても見られ、この積層構造において、

紫外光誘起電流の大きさが印加電圧の正負極性に依存しないことを示した。この実験結果から、紫外光誘起電流は窒化膜バルク中で発生すると考えられる。また、紫外光誘起電流の電圧依存性(電流密度-電界特性)を解析し、Poole-Frenkel伝導の機構では説明できないことを示した。さらに、試料のC-V特性を測定することで、窒化膜中の電荷密度に変化がない状態で紫外光誘起電流が発生することを明らかにした。これらの実験結果から、紫外光誘起電流の発生は(E)の窒化膜の禁制帯中に欠陥準位が生成し電子正孔対が生成し、電流を形成したことに起因すると結論付けた。また、紫外光誘起電流の大きさとK⁰センター密度の間に相関があることから、K⁰センターが電子正孔対の生成中心として働くことで紫外光誘起電流を引き起こしたというモデルを提案した。

さらに、窒化膜の紫外光誘起電流とK⁰センターの熱的安定性について調べ、これらが室温~240℃の熱処理で減少することを示した。熱処理後に再度の紫外光照射を行うと、紫外光誘起電流とK⁰センター密度は共に増加に転じ、これらの発生と消滅が可逆現象であることを見出した。共に可逆的に変化するという結果もまた、紫外光誘起電流がK⁰センターの生成に起因するというモデルを支持している。

これまで、Si dbはMONOS型メモリにおいて情報記憶に寄与する電荷トラップの一つと考えられてきた。一方、本研究では、Kセンターが常磁性状態(K⁰センター)となるとキャリア生成中心として振る舞うと提案した。この研究結果は、Kセンターが不揮発性メモリの電荷保持特性を低下させる要因となる可能性を示唆している。

そこで、Kセンター密度を制御するための技術指針を得ることを目的として、種々の条件で形成した窒化膜に紫外光照射を行ってK⁰センターを生成させ、その密度と紫外光誘起電流の大きさを調べた。その結果、K⁰センター密度が低く、紫外光誘起電流が極めて小さい窒化膜が存在することを見出した。飛行時間型2次イオン質量分析を行い、K⁰センター密度が低い窒化膜の組成を調べた結果、比較的高密度のClが検出された。Clは窒化膜を堆積する際の原料ガスであるSiH₂Cl₂に由来すると考えられる。K⁰センター密度とCl密度の関係の系統だった調査が課題と言える。

次に、上述した K^0 センター密度の低い窒化膜に加えて、2種類の条件で堆積した窒化膜について K^0 センター密度と正孔捕獲密度を求め比較した。2種類はCat-CVD (Catalytic Chemical Vapor Deposition) 法を用いて SiH_4-NH_3 系と $SiH_4-NH_3-H_2$ 系で堆積した窒化膜である。計3種類の窒化膜に対し、室温で254 nmの紫外光を十分に長い時間照射し、生成する K^0 center密度を求めた。またこれらの窒化膜を有するMISキャパシタを形成し、正孔注入を行い正孔捕獲密度を計測した。その結果、 K^0 センター密度と正孔捕獲密度の間に相関は見られなかった。更に新たに試作した大面積水銀プローブを用いて、正孔捕獲を行った試料と行っていない試料の2つを用意し、ESR測定を行った。Si dbである K^0 センターが正孔を捕獲した場合、 K^+ センターに変化すると考えられる。ESRは不対電子を観測するため、変化した K^+ センターを観測することができなくなり、ESR信号は減衰するはずである。しかし、正孔を捕獲した窒化膜のESR信号に減衰がみられなかった。以上のことから、試料として用いた窒化膜の正孔トラップは K センターではないと考えられる。

(2) Cat-CVD 法によるシリコン窒化膜の不揮発性メモリデバイスへの応用

一方、高集積不揮発性メモリデバイスを実現するためには、低温で良質な窒化膜を形成することが重要である。本研究では、300-400°CのCat-CVD法の窒化膜が、MONOS型メモリに従来用いられてきた750°CのLPCVDの窒化膜と同等の優れた絶縁性と電荷捕獲密度を有することを見出した。さらに添加ガス種と SiH_4 流量を実験パラメータとして形成条件とメモリ特性の関係を調べた。その結果、300-400°CのCat-CVD法の窒化膜を用いて作成したMNOS (Metal-Nitride-Oxide-Silicon) 構造において、126°Cで10年間以上のデータ保持を達成し、また、LPCVDの窒化膜との比較において、より優れた正電荷保持特性を達成した。正電荷保持寿命の活性化エネルギーが大きいことから深い正孔トラップ準位を有していると考察されるが、この準位の微視的構造は明らかではなくその解明は課題である。

(3) 低誘電率絶縁膜を用いるメモリ構造の提案

電荷保持特性を支配する主たるメカニズムとして、次の4つが考えられる。(i)捕獲

電荷のトンネル酸化膜を介するトンネル放出、(ii)電荷トラップ絶縁膜のトラップからのキャリアの熱放出、(iii)電荷トラップ絶縁膜中でのキャリアの移動、(iv)電荷トラップ絶縁膜に捕獲された電子または正孔の再結合による消滅。一方、電荷トラップ絶縁膜に電荷を捕獲させた場合、捕獲電荷により絶縁膜に内部電界が発生する。この内部電界は、(i)と(iii)のメカニズムを通じて、電荷保持特性に影響を与える。電荷トラップ絶縁膜に低誘電率絶縁膜を用いる場合、シリコン窒化膜の場合と比較して(a)トンネル酸化膜中の電界を低くすることができるが、一方、(b)電荷トラップ絶縁膜中の電界が高くなる。トンネル酸化膜電界を低減することにより電荷放出確率を低減し、デバイスのリテンション特性を向上できる可能性がある。しかし一方、電荷トラップ絶縁膜電界が高くなることで、膜中でのキャリアの移動が起こり、リテンション特性を低下させる可能性がある。本研究では、シリコン窒化膜(比誘電率 ~ 7)と比較して比誘電率が4.8と低いSiCN膜を電荷トラップ膜に用いるMetal-SiCN-Oxide-Silicon構造とMetal-Oxide-SiCN-Oxide-Silicon構造の素子を試作し、そのメモリ特性を評価した。その結果、素子の書き込み・消去が可能なことを確認し、127°Cで10年以上のデータ保持時間が見込まれるという結果を得た。これらの結果により、低誘電率SiCN膜によって不揮発性メモリデバイスを実現できる可能性を示した。しかしながら、捕獲電子の消失速度が大きく、シリコン窒化膜を凌ぐ特性は実現できていない。この原因としては上述したように、SiCN膜中の電界が相対的に大きく捕獲電荷(キャリア)の移動が起こりやすいことが挙げられる。改良の指針として、SiCN膜を薄膜化した素子構造を提案した。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計3件)

1. K. Kobayashi and K. Ishikawa, "Conduction Currents and Paramagnetic Defect Centers in UV-Illuminated Silicon Nitride Films," ECS Transactions, 査読有, Vol. 41, No. 3

- (2011) pp. 401-414.
2. S. Nagano, K. Sakoda, S. Hasaka, and K. Kobayashi, "Effectiveness of Dimethyl Carbonate and Dipivaloyl Methane Chemicals for Internal Repair of Plasma-Damaged Low-k Films," Jpn. J. Appl. Phys., 査読有, Vol. 50 (2011) pp. 05EB08-1 - 05EB08-5.
 3. K. Kobayashi and K. Ishikawa, "Ultraviolet Light-Induced Conduction Current in Silicon Nitride Films," Jpn. J. Appl. Phys., 査読有, Vol. 50 (2011) pp. 031501-1-031501-7.

[学会発表] (計 11 件)

1. K. Ishikawa and K. Kobayashi, "Effects of thermal annealing on current component and paramagnetic defects induced by UV exposure of silicon nitride films," Extended Abstracts of 30th Electronic Materials Symposium (EMS-30), Moriyama, pp. 215-216 (2011).
2. 高原優, 高木牧子, 山本裕子, 座間秀昭, 小林清輝, Cat-CVD 法によるシリコン窒化膜の不揮発性メモリデバイスへの応用、2011 年秋季第 72 回応用物理学学会学術講演会、2011 年、山形大学。
3. K. Ishikawa and K. Kobayashi, "Conduction Currents and Paramagnetic Defect Centers in UV-Illuminated Silicon Nitride Films," 220th ECS Meeting, Boston, Abstract #1908 (2011).
4. K. Ishikawa and K. Kobayashi, "Carrier Transport in UV-illuminated Silicon Nitride Films," Extended Abstracts of 2011 International Workshop on DIELECTRIC THIN FILMS FOR FUTURE ULSI DEVICES: SCIENCE AND TECHNOLOGY (IWDTF-11), pp. 111-112 (2011).
5. Y. Takahara, H. Watanabe, M. Takagi, H. Zama, and K. Kobayashi, "Charge Trapping Characteristics in Silicon Nitrides Deposited Using Catalytic Chemical Vapor Deposition," 薄膜材料デバイス研究会第 7 回研究集会「薄膜デバイスの理解と解析」アブストラクト, pp. 27-28 (2010) なら 100 年会館。
6. K. Kobayashi (Invited), Photoinduced leakage currents and paramagnetic defects in amorphous SiCN and Si₃N₄ dielectrics for ULSI applications," Asia Pacific Interfinish 2010, Singapore (2010).
7. S. Nagano, K. Sakoda, S. Hasaka, and K. Kobayashi, "Internal Repair for Plasma Damaged Low-k Films by Methylating Chemical Vapor," Advanced Metallization Conference 2010: 20th Asian Session, Tokyo (2010).
8. 立崎悟史、渡辺紘章、五反田慎、小林清輝、低誘電率 SiCN 膜の不揮発性メモリデバイスへの応用、第 57 回応用物理学関係連合講演会、2010 年、東海大学。
9. 石川貢吉、浅妻裕文、渡辺紘章、村田龍紀、浅井孝祐、土本淳一、小林清輝、低誘電率紫外線照射を行った Si₃N₄ 膜における電気伝導機構の検討 (I)、第 57 回応用物理学関係連合講演会、2010 年、東海大学。
10. 浅妻裕文、石川貢吉、渡辺紘章、村田龍紀、浅井孝祐、土本淳一、小林清輝、低誘電率紫外線照射を行った Si₃N₄ 膜における電気伝導機構の検討 (II)、第 57 回応用物理学関係連合講演会、2010 年、東海大学。
11. 渡辺紘章、石川貢吉、浅妻裕文、渡辺紘章、村田龍紀、浅井孝祐、土本淳一、小林清輝、低誘電率紫外線照射を行った Si₃N₄ 膜における電気伝導機構の検討 (III)、第 57 回応用物理学関係連合講演会、2010 年、東海大学。

[産業財産権]

○出願状況 (計 3 件)

1. 名称：不揮発性半導体記憶装置及びその製造方法
 発明者：小林清輝
 権利者：学校法人東海大学
 種類：特許
 番号：特願2010-540453
 出願年月日：2009年11月17日
 国内外の別：国内

2. 名称：不揮発性半導体メモリ装置及びその製造方法、並びに電荷蓄積膜

発明者：座間秀昭、高木牧子、小林清輝、渡辺紘章、高原優

権利者：学校法人東海大学、(株) アルバック

種類：特許

番号：国際出願番号 PCT/JP2011/067309

出願年月日：2011年7月28日

国内外の別：外国

3. 名称：不揮発性半導体メモリ装置及びその製造方法、並びに電荷蓄積膜

発明者：座間秀昭、高木牧子、小林清輝、渡辺紘章、高原優

権利者：学校法人東海大学、(株) アルバック

種類：特許

番号：台湾 100127016

出願年月日：2011年7月29日

国内外の別：外国

[その他]

ホームページ

<http://www.ei.u-tokai.ac.jp/Lab/kkbys/index.html>

6. 研究組織

(1) 研究代表者

小林 清輝 (KOBAYASHI KIYOTERU)

東海大学・工学部・教授

研究者番号：90408005