

令和 6 年 5 月 12 日現在

機関番号：12601

研究種目：基盤研究(A) (一般)

研究期間：2021～2023

課題番号：21H04549

研究課題名(和文) 酸化物半導体と強誘電体HfO<sub>2</sub>の融合による三次元集積デバイスとその応用技術の創出研究課題名(英文) 3D-integrated devices based on oxide semiconductor and HfO<sub>2</sub>-based ferroelectric and its applications

研究代表者

小林 正治 (Kobayashi, Masaharu)

東京大学・大学院工学系研究科(工学部)・准教授

研究者番号：40740147

交付決定額(研究期間全体)：(直接経費) 33,000,000円

研究成果の概要(和文)：本研究では、以下の研究成果を得ることができた。

(1) SnをドープしたIGZOを用いた高移動度・高信頼性を有する酸化物半導体トランジスタを実現し、HfO<sub>2</sub>系強誘電体キャパシタと同時集積した1T1Cメモリの動作実証に成功し、モノリシック三次元集積混載RAMの実用可能性を示した。(2) 三次元垂直型InO<sub>x</sub>チャネル強誘電体トランジスタメモリの動作実証に成功し、大容量・低消費電力メモリの新しい可能性を切り開いた。(3) モノリシック三次元集積においてトランジスタの微細化に必要なナノシート酸化物半導体の原子層堆積法による成膜技術を確認し、ナノシート酸化物半導体トランジスタで高性能・高信頼性を実現した。

研究成果の学術的意義や社会的意義

現在のAI技術を支えている基盤技術は、エッジデバイスとクラウドコンピューティングである。大量のデータと計算量が必要となるAIアルゴリズムを実現するために、クラウドコンピューティングが果たす役割が大きい。今後データ量が増大しAIモデルの複雑化が進むとネットワークが過負荷となり、またクラウドコンピューティングでの消費電力が膨大となり、大きな課題となる。本研究で得られた成果は、大容量で低消費電力なデータメモリ技術と、高度なAI計算処理をエッジデバイスでも行うことができるインメモリコンピューティングの基盤技術、に資するものであり、環境負荷に配慮しつつAI技術を高度化し、スマートな社会の実現に貢献する。

研究成果の概要(英文)：Our research achievements are as follows.

(1) We achieved high-performance and high reliability oxide semiconductor transistor using Sn-doped IGZO, and realized 1T1C memory fabrication and demonstration by co-integrating with HfO<sub>2</sub>-based ferroelectric. This work indicates the feasibility of monolithic 3D integrated RAM. (2) We demonstrated 3D vertical InO<sub>x</sub> channel ferroelectric transistor memory for high capacity and low power memory application. (3) We developed atomic-layer-deposition method for nanosheet oxide semiconductor which is necessary for device size scaling, and achieved high-performance and high-reliability oxide semiconductor transistor.

研究分野：集積ナノエレクトロニクス

キーワード：酸化物半導体 強誘電体 三次元集積 トランジスタ メモリ

## 様式 C-19、F-19-1 (共通)

### 1. 研究開始当初の背景

ビッグデータを利活用して利便性が高く安全安心な社会を目指す Society5.0 に向けては、実空間でエッジデバイスが大量のデータを取得し、ネットワークを介して、仮想空間でクラウドサーバがデータを収集して人工知能(AI)を用いた解析・分析を行い、戦略的な社会サービスが実空間に提供される仕組みが重要となる。人や環境と接するエッジデバイスの重要性は増してきており、その数は「トリリオンセンサ」と呼ばれるように今後数兆個にもなると試算されている。そのため経済的・環境的な面で必然的に低消費電力である必要がある。究極的にはエネルギーハーベスティング(環境発電)技術を利用してエッジデバイスが電力自給で自律的に動作することが望まれる。微弱な環境発電でも安定して動作するためにはエッジデバイスの消費電力は現在より1/10~1/100にする必要があり、エッジデバイスの中核で働く集積デバイスの低消費電力化が極めて重要である。一方エッジデバイスには低消費電力以外の要求が出てきている。エッジデバイスが取得するデータは急速に増加しており、現在クラウドサーバが扱えるデータ量を大幅に超えていることが報告されており、その差は今後も拡大することは間違いなく、この状況がデータトラフィックに大きな負荷をもたらすことが懸念されている。そこで、ビッグデータを利活用するためには、クラウドサーバだけでなくエッジデバイスにも大容量なストレージメモリをもたせ、限られた電力制限の中で機械学習などのスマートな情報処理をエネルギー効率よく行わせることが今後重要になってくる。

### 2. 研究の目的

本研究は「酸化物半導体と強誘電体  $\text{HfO}_2$  の融合による三次元集積デバイスとその応用技術の創出」と題して、以下を研究の目的とする。

目的1: 三次元集積可能なトランジスタ用酸化物半導体として  $\text{InGaZnO}$  (IGZO) などが有力であるが、大容量な不揮発性のストレージメモリ応用に向けて強誘電体  $\text{HfO}_2$  と組み合わせた研究は少なく[1]、特に三次元集積化応用に向けた研究は私たちの先導研究の他にほとんどない。本研究では「不揮発性メモリ要素を駆動するトランジスタ」という視点で求められるデバイス仕様を明らかにし、第一原理計算・モデリング・試作により新材料・新デバイス構造を追求、三次元集積しても高性能・高信頼性を有する酸化物半導体トランジスタを開発する。

目的2: 科研費基盤Bで強誘電体  $\text{HfO}_2$  を用いた不揮発性メモリデバイスの研究を行ってきた。その成果としてキャパシタ型・トンネル接合型・トランジスタ型の強誘電体  $\text{HfO}_2$  メモリデバイスの基盤技術を有する。強誘電体  $\text{HfO}_2$  メモリ要素のみを配線層に組み込む研究例[2]は多いが、トランジスタも配線層に組み込んだ三次元集積化の研究例はほとんどない。本研究では科研費基盤Bでの成果をもとに、強誘電体  $\text{HfO}_2$  メモリ要素とそれを駆動する酸化物半導体トランジスタを集積したメモリセルを提案、第一原理計算・モデリング・試作によって集積化技術を追求し、大容量・高信頼性を有する三次元集積メモリデバイス技術を開発する。

目的3: 本研究で研究開発する三次元集積デバイス技術でインメモリコンピューティングユニットを三次元積層する場合、周辺部や電源も含めた回路技術を検討し、システムとして性能の有利性を示す必要がある。そのためには回路技術者と連携したデバイス・回路の協調設計が欠かせない。本研究では人工知能のアプリケーションを想定し、デバイスのコンパクトモデルを作成、それをもとに高エネルギー効率な超並列演算をエッジデバイスの電力制約のもとで実現するための三次元集積回路・システム設計を行い、システムの実用性検証を行う。

[1] Y. Li, J. EDS, 5, 5, 378 (2017), [2] 小林正治, 応用物理, 89, 6 (2020) に総合的な解説あり。

### 3. 研究の方法

研究1(目的1に対して): ディスプレイではなく不揮発性メモリ要素を駆動でき、メモリ要素に対してトランジスタが無視できない直列抵抗とならないよう、高移動度で半無限回のスイッチングが可能な高信頼性を有する酸化物半導体を追求する。酸化物半導体では適切なキャリア濃度・移動度と最小の欠陥密度を両立するための材料の組成と酸素量や添加物を適切に決定することが極めて重要である。そこで第一原理計算、モデリング、TCAD および実験を組み合わせ材料探索を行う。第一原理計算とモデリングで材料設計の指針を立て、三次元集積メモリデバイス動作に最適化したデバイス構造を TCAD で設計し、先導研究で立ち上げた酸化物半導体トランジスタ試作プロセスを用いて試作と評価を行い性能検証を行う。

研究2(目的2に対して): 本研究では科研費基盤Bで確立した強誘電体  $\text{HfO}_2$  メモリデバイス技術を三次元集積化に向けて深化させる。具体的に、キャパシタ型、トンネル接合型強誘電体メモリについては研究1で開発する酸化物半導体トランジスタを用いたメモリセル設計と集積化プロセスの構築を行う。メモリ要素を過不足なく駆動できる最小のセル面積を考案し、酸化物半導体トランジスタと強誘電体メモリ要素を集積するプロセスが互いに干渉・劣化させることがないようにプロセスを設計する。トランジスタ型メモリについては、先導研究で、酸化物半導体をチャンネルとする場合、基板が浮遊状態となるため消去動作が弱いことをつきとめた。そこで今回は、チャンネルとソース・ドレインの電位がカップリングしやすいデバイス構造や電界集中を起こせる三次元立体構造、バイアス条件の最適化、などの方法を検討し書き込み動作のより効率的な方

法を見出す。また強誘電体  $\text{HfO}_2$  と酸化物半導体の界面の過剰な相互拡散や界面準位の形成を抑えたプロセスを開発する。強誘電体  $\text{HfO}_2$  の信頼性向上や界面の特性改善の指針を立てるために第一原理計算・モデリング・試作を組み合わせる実験を行う。

研究 3 (目的 3 に対して) : インメモリコンピューティングの本質は積和計算の並列化によるベクトル行列積の高速化である。まずインメモリコンピューティングを三次元積層化した場合に得られる超並列演算性を利用したアーキテクチャを考案し、システムレベルでの性能を検討する。先導研究では研究協力者の更田氏の協力で消費エネルギー性能を試算し低消費電力性を示した。続いて研究 1 と 2 で開発する酸化物半導体トランジスタと強誘電体  $\text{HfO}_2$  メモリ要素、そして三次元集積で重要となる配線層間の寄生容量・抵抗のモデルを構築し、このデバイスモデルとパラメータを用いて提案するシステムを実現するためのメモリアレイ構造と周辺回路を設計する。周辺回路では通常、入力に DA 変換器、出力には通常のセンスアンプ以外に AD 変換器を設けることがあり大きなオーバーヘッドとなる。また超並列読出しのためセルあたりの電流が大きいと一度に供給できる電流量よりも大きな電流が必要となってしまう電源回路の負担が大きくなってしまう。そこでパルス変調型信号を用い、セルあたりの読出し電流を抑えた回路・システム設計を行う。このときデバイス・回路で連携し、強誘電体メモリのパルス信号による書き込み動作を実験によって検討し、その挙動もモデル化して設計に取り込む。

## 4. 研究成果

### 研究成果 1

エネルギー効率の高いインメモリコンピューティングの実現には、混載メモリを三次元モノリシック集積し、メモリとプロセッサの間のデータ伝送を高エネルギー効率に行う必要がある。 $\text{HfO}_2$  系強誘電体キャパシタは DRAM の不揮発性化を可能とし低消費電力化が期待できる。このキャパシタを駆動するトランジスタをモノリシック三次元集積するためには  $400^\circ\text{C}$  以下の低温で形成可能なトランジスタ技術が必要であり、酸化物半導体が最適である。酸化物半導体は  $10\sim 100\text{cm}^2/\text{Vs}$  程度の移動度を有するが、事前の調査により、 $1\text{ns}$  程度の動作速度を実現するためにはこの程度の移動度でも十分実現可能であることがわかった。本研究では集積回路応用に向けて高移動度で高信頼性を有する酸化物半導体として Sn をドーブした IGZO 材料(IGZTO)に注目し、IGZO に対して移動度を 2 倍に、バイアスストレス信頼性 (閾値シフト) を 1/5 に改善した。移動度向上の起源を第一原理計算で検討し、Sn ドープにより IGZO 内のポテンシャル揺らぎが減少していることを突きとめた。また IGZTO を  $\text{HfO}_2$  系強誘電体のキャップ材料とすることで、wake-up フリーかつ  $400^\circ\text{C}$  で形成可能な強誘電体キャパシタを実現した。そして IGZTO トランジスタと  $\text{HfO}_2$  強誘電体キャパシタを同時集積して 1T1C キャパシタの動作を実証した。パラメータ抽出した SPICE モデルによるシミュレーションで、実際に  $1\text{ns}$  程度での書き込み・読み出し動作を  $100\text{fJ}$  程度で行うことができることを明らかにした。

### 研究成果 2

現在の AI 技術はエッジデバイスとクラウドコンピューティングの連携を基盤としている。今後データ量が増大し、AI モデルが複雑化することで、ネットワークの負荷が過剰になるとともに、クラウドコンピューティングでの消費電力が増大することになり大きな課題となりうる。そこでエッジデバイスにも大容量で低消費電力なデータメモリデバイスを搭載し、スマートな AI データ処理が行えるようにする必要がある。本研究では、エッジデバイスに搭載可能な大容量・低消費電力のデータメモリとして、強誘電体トランジスタメモリに着目し、その三次元積層化による大容量化をねらったデバイス技術の研究を行った。具体的には、3DNAND フラッシュメモリを参考に、三次元垂直チャネルで強誘電体ゲート絶縁膜を有し、チャネルを酸化物半導体とするデバイス構造を提案し、三次元構造にも成膜可能な原子層堆積法による酸化物半導体の成膜技術を開発し、プロセスインテグレーションを行い、同デバイスを試作し、メモリ動作を実証した。チャネルには  $\text{InOx}$  を用い、 $1.5\text{V}$  以上のメモリウィンドウと  $10^3$  回以上の書き換え体制と  $10^3$  秒以上の保持特性を得られた。さらに TCAD シミュレーションにより、単体デバイスだけでなくメモリアレイでの動作についても調査を行い、書き込み・読み出し時に誤動作が起こらないためのデバイス設計と動作方式について指針を得ることができた。

### 研究成果 3

研究成果 1 で酸化物半導体トランジスタがモノリシック三次元集積化に最適であるとしたが、実際に大規模集積化するにあたってはトランジスタの微細化は必須であり、短チャネル効果に耐性をもつ極薄チャネル、つまりナノシート酸化物半導体の形成が必要である。 $5\text{nm}$  程度の薄膜化が必要であることが試算されており、そのためには原子層レベルで均一であり、欠陥および不純物の少ない成膜技術が必要である。このニーズをとらえ本研究では当初想定していたスパッタ成膜に加えて、原子層堆積(ALD)法による酸化物半導体の成膜技術を確認し、特に高温熱安定性に優れた  $\text{InGaOx(IGO)}$  に注目し、ナノシート IGO トランジスタのデバイス特性について膜厚依存性・組成比依存性・アニール温度依存性を系統的に調査した。その結果 ALD 製膜した IGO によるナノシートトランジスタは、 $400^\circ\text{C}$  以上のアニール温度でも材料安定性を維持し、 $5\text{nm}$  程度の膜厚でも移動度・サブスレショルド特性・バイアスストレス信頼性を維持できることが明らかになった。また、ダブルゲート構造のトランジスタを考案し、同一デバイスで 2 倍以上の駆動電流とバイアスストレス信頼性の向上が得られた。

## 5. 主な発表論文等

〔雑誌論文〕 計12件（うち査読付論文 12件 / うち国際共著 0件 / うちオープンアクセス 1件）

1. 著者名 Hao Junxiang, Mei Xiaoran, Saraya Takuya, Hiramoto Toshiro, Kobayashi Masaharu	4. 巻 63
2. 論文標題 Oxide-semiconductor channel ferroelectric field-effect transistors for high-density memory applications: 3D NAND operation and the potential impact of in-plane polarization	5. 発行年 2024年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 014003 ~ 014003
掲載論文のDOI (デジタルオブジェクト識別子) 10.35848/1347-4065/ad11b8	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Itoya Yuki, Fujiwara Hirokazu, Bareille C?dric, Shin Shik, Taniuchi Toshiyuki, Kobayashi Masaharu	4. 巻 63
2. 論文標題 Dielectric breakdown behavior of ferroelectric HfO <sub>2</sub> capacitors by constant voltage stress studied by in situ laser-based photoemission electron microscopy	5. 発行年 2024年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 020903 ~ 020903
掲載論文のDOI (デジタルオブジェクト識別子) 10.35848/1347-4065/ad1e84	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Fujiwara Hirokazu, Itoya Yuki, Kobayashi Masaharu, Bareille C?dric, Shin Shik, Taniuchi Toshiyuki	4. 巻 123
2. 論文標題 Nondestructive imaging of breakdown process in ferroelectric capacitors using <i>in situ</i> laser-based photoemission electron microscopy	5. 発行年 2023年
3. 雑誌名 Applied Physics Letters	6. 最初と最後の頁 173501-1-6
掲載論文のDOI (デジタルオブジェクト識別子) 10.1063/5.0162484	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Hikake Kaito, Li Zhuo, Hao Junxiang, Pandey Chitra, Saraya Takuya, Hiramoto Toshiro, Takahashi Takanori, Uenuma Mutsunori, Uraoka Yukiharu, Kobayashi Masaharu	4. 巻 71
2. 論文標題 A Nanosheet Oxide Semiconductor FET Using ALD InGaOx Channel for 3-D Integrated Devices	5. 発行年 2024年
3. 雑誌名 IEEE Transactions on Electron Devices	6. 最初と最後の頁 2373 ~ 2379
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TED.2024.3370534	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Li Zhuo, Wu Jixuan, Mei Xiaoran, Huang Xingyu, Saraya Takuya, Hiramoto Toshiro, Takahashi Takanori, Uenuma Mutsunori, Uraoka Yukiharu, Kobayashi Masaharu	4. 巻 43
2. 論文標題 A 3D Vertical-Channel Ferroelectric/Anti-Ferroelectric FET With Indium Oxide	5. 発行年 2022年
3. 雑誌名 IEEE Electron Device Letters	6. 最初と最後の頁 1227 ~ 1230
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/LED.2022.3184316	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Huang Xingyu, Itoya Yuki, Li Zhuo, Saraya Takuya, Hiramoto Toshiro, Kobayashi Masaharu	4. 巻 62
2. 論文標題 Device modeling of oxide semiconductor channel antiferroelectric FETs using half-loop hysteresis for memory operation	5. 発行年 2023年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 SC1024 ~ SC1024
掲載論文のDOI (デジタルオブジェクト識別子) 10.35848/1347-4065/acac3b	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Sawabe Yoshiki, Saraya Takuya, Hiramoto Toshiro, Su Chun-Jung, Hu Vita Pi-Ho, Kobayashi Masaharu	4. 巻 121
2. 論文標題 On the thickness dependence of the polarization switching kinetics in HfO <sub>2</sub> -based ferroelectric	5. 発行年 2022年
3. 雑誌名 Applied Physics Letters	6. 最初と最後の頁 082903 ~ 082903
掲載論文のDOI (デジタルオブジェクト識別子) 10.1063/5.0098436	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Kobayashi Masaharu, Wu Jixuan, Sawabe Yoshiki, Takuya Saraya, Hiramoto Toshiro	4. 巻 9
2. 論文標題 Mesoscopic-scale grain formation in HfO <sub>2</sub> -based ferroelectric thin films and its impact on electrical characteristics	5. 発行年 2022年
3. 雑誌名 Nano Convergence	6. 最初と最後の頁 1-11
掲載論文のDOI (デジタルオブジェクト識別子) 10.1186/s40580-022-00342-6	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Li Zhuo, Wu Jixuan, Mei Xiaoran, Huang Xingyu, Saraya Takuya, Hiramoto Toshiro, Takahashi Takanori, Uenuma Mutsunori, Uraoka Yukiharu, Kobayashi Masaharu	4. 巻 43
2. 論文標題 A 3D Vertical-Channel Ferroelectric/Anti-Ferroelectric FET With Indium Oxide	5. 発行年 2022年
3. 雑誌名 IEEE Electron Device Letters	6. 最初と最後の頁 1227 ~ 1230
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/LED.2022.3184316	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Sawabe Yoshiki, Saraya Takuya, Hiramoto Toshiro, Su Chun-Jung, Hu Vita Pi-Ho, Kobayashi Masaharu	4. 巻 121
2. 論文標題 On the thickness dependence of the polarization switching kinetics in HfO <sub>2</sub> -based ferroelectric	5. 発行年 2022年
3. 雑誌名 Applied Physics Letters	6. 最初と最後の頁 082903 ~ 082903
掲載論文のDOI (デジタルオブジェクト識別子) 10.1063/5.0098436	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Kobayashi Masaharu, Wu Jixuan, Sawabe Yoshiki, Takuya Saraya, Hiramoto Toshiro	4. 巻 9
2. 論文標題 Mesoscopic-scale grain formation in HfO <sub>2</sub> -based ferroelectric thin films and its impact on electrical characteristics	5. 発行年 2022年
3. 雑誌名 Nano Convergence	6. 最初と最後の頁 1-11
掲載論文のDOI (デジタルオブジェクト識別子) 10.1186/s40580-022-00342-6	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Huang Xingyu, Itoya Yuki, Li Zhuo, Saraya Takuya, Hiramoto Toshiro, Kobayashi Masaharu	4. 巻 62
2. 論文標題 Device modeling of oxide semiconductor channel antiferroelectric FETs using half-loop hysteresis for memory operation	5. 発行年 2023年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 SC1024 ~ SC1024
掲載論文のDOI (デジタルオブジェクト識別子) 10.35848/1347-4065/acac3b	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

[学会発表] 計20件(うち招待講演 3件/うち国際学会 6件)

1. 発表者名 Zhuo Li, Jixuan Wu, Xiaoran Mei, Xingyu Huang, Takuya Saraya, Toshiro Hiramoto, Takanori Takahashi, Mutsunori Uenuma, Yuki Haru Uraoka, and Masaharu Kobayashi
2. 発表標題 A Vertical Channel Ferroelectric/Anti-Ferroelectric FET with ALD InOx and Field-Induced Polar-Axis Alignment for 3D High-Density Memory
3. 学会等名 2022 IEEE Silicon Nanoelectronics Workshop (国際学会)
4. 発表年 2022年

1. 発表者名 Zhuo Li, Jixuan Wu, Xiaoran Mei, Xingyu Huang, Takuya Saraya, Toshiro Hiramoto, Takanori Takahashi, Mutsunori Uenuma, Yuki Haru Uraoka, Masaharu Kobayashi
2. 発表標題 A Vertical Channel Ferroelectric/Anti-Ferroelectric FET with ALD InOx
3. 学会等名 2022年第83回応用物理学会秋季学術講演会
4. 発表年 2022年

1. 発表者名 李卓, Jixuan Wu, Mei Xiaoran, 黄星宇, 更屋拓哉, 平本敏郎, 高橋崇典, 上沼睦典, 浦岡行治, 小林正治
2. 発表標題 Field-Induced Polar-Axis Alignment for 3D High-Density Memory
3. 学会等名 2022年第83回応用物理学会秋季学術講演会
4. 発表年 2022年

1. 発表者名 Xingyu Huang, Yuki Itoya, Zhuo Li, Takuya Saraya, Toshiro Hiramoto, and Masaharu Kobayashi
2. 発表標題 Modeling and Simulation of Antiferroelectric FETs with Oxide Semiconductor Channel Using Half-Loop Hysteresis for Memory Applications
3. 学会等名 International Conference on Solid State Devices and Materials (SSDM) (国際学会)
4. 発表年 2022年

1. 発表者名 Junxiang Hao, Xiaoran Mei, Takuya Saraya, Toshiro Hiramoto and Masaharu Kobayashi
2. 発表標題 3D NAND Memory Operation of Oxide-Semiconductor Channel FeFETs and the Potential Impact of In-Plane Polarization
3. 学会等名 IEEE Electron Devices Technology and Manufacturing (EDTM) 2023 (国際学会)
4. 発表年 2023年

1. 発表者名 糸矢祐喜, 藤原弘和, Bareille Cedric, 辛埴, 谷内敏之, 小林正治
2. 発表標題 レーザー励起光電子顕微鏡を用いたHfO <sub>2</sub> 系強誘電体キャパシタの絶縁破壊に関する評価
3. 学会等名 2023年第70回応用物理学会春季学術講演会
4. 発表年 2023年

1. 発表者名 Junxiang Hao, Xiaoran Mei, Takuya Saraya, Toshiro Hiramoto, Masaharu Kobayashi
2. 発表標題 3D NAND Memory Operation of Oxide-Semiconductor Channel FeFETs
3. 学会等名 2023年第70回応用物理学会春季学術講演会
4. 発表年 2023年

1. 発表者名 Xingyu Huang, Yuki Itoya, Zhuo Li, Takuya Saraya, Toshiro Hiramoto, Masaharu Kobayashi
2. 発表標題 A Simulation Study on Memory Characteristics of Oxide-Semiconductor Channel Antiferroelectric FETs Using Half-Loop Hysteresis
3. 学会等名 2023年第70回応用物理学会春季学術講演会
4. 発表年 2023年

1. 発表者名 金在顯, 更屋拓哉, 平本俊郎, 小林正治
2. 発表標題 強誘電体トンネル接合の電荷トラップ影響シミュレーション
3. 学会等名 2023年第70回応用物理学会春季学術講演会
4. 発表年 2023年

1. 発表者名 Zhuo Li, Jixuan Wu, Xiaoran Mei, Xingyu Huang, Takuya Saraya, Toshiro Hiramoto, Takanori Takahashi, Mutsunori Uenuma, Yukiharu Uraoka, and Masaharu Kobayashi
2. 発表標題 A Vertical Channel Ferroelectric/Anti-Ferroelectric FET with ALD InOx and Field-Induced Polar-Axis Alignment for 3D High-Density Memory
3. 学会等名 2022 IEEE Silicon Nanoelectronics Workshop (国際学会)
4. 発表年 2022年

1. 発表者名 Zhuo Li, Jixuan Wu, Xiaoran Mei, Xingyu Huang, Takuya Saraya, Toshiro Hiramoto, Takanori Takahashi, Mutsunori Uenuma, Yukiharu Uraoka, Masaharu Kobayashi
2. 発表標題 A Vertical Channel Ferroelectric/Anti-Ferroelectric FET with ALD InOx
3. 学会等名 2022年第83回応用物理学会秋季学術講演会
4. 発表年 2022年

1. 発表者名 李卓, Jixuan Wu, Mei Xiaoran, Xingyu Huan, 更屋拓哉, 平本敏郎, 高橋崇典, 上沼睦典, 浦岡行治, 小林正治
2. 発表標題 Field-Induced Polar-Axis Alignment for 3D High-Density Memory
3. 学会等名 2022年第83回応用物理学会秋季学術講演会
4. 発表年 2022年

1. 発表者名 Xingyu Huang, Yuki Itoya, Zhuo Li, Takuya Saraya, Toshiro Hiramoto, and Masaharu Kobayashi
2. 発表標題 Modeling and Simulation of Antiferroelectric FETs with Oxide Semiconductor Channel Using Half-Loop Hysteresis for Memory Applications
3. 学会等名 International Conference on Solid State Devices and Materials (SSDM) (国際学会)
4. 発表年 2022年

1. 発表者名 小林正治
2. 発表標題 HfO2系強誘電体と酸化物半導体を用いた新規メモリデバイス～酸化物半導体はスパッタからALDへ
3. 学会等名 NEDIA第9回電子デバイスフォーラム(招待講演)
4. 発表年 2022年

1. 発表者名 小林正治
2. 発表標題 酸化物半導体を用いた三次元集積メモリデバイスの研究動向
3. 学会等名 薄膜材料デバイス研究会第19回研究集会(招待講演)
4. 発表年 2022年

1. 発表者名 小林正治
2. 発表標題 次世代強誘電体と酸化物半導体で切り拓くメモリデバイス技術」
3. 学会等名 応用電子物性分科会研究例会(招待講演)
4. 発表年 2022年

1. 発表者名 Junxiang Hao, Xiaoran Mei, Takuya Saraya, Toshiro Hiramoto and Masaharu Kobayashi
2. 発表標題 3D NAND Memory Operation of Oxide-Semiconductor Channel FeFETs and the Potential Impact of In-Plane Polarization
3. 学会等名 IEEE Electron Devices Technology and Manufacturing (EDTM) 2023 (国際学会)
4. 発表年 2023年

1. 発表者名 糸矢祐喜, 藤原弘和, Bareille Cedric, 辛埴, 谷内敏之, 小林正治
2. 発表標題 レーザー励起光電子顕微鏡を用いたHfO <sub>2</sub> 系強誘電体キャパシタの絶縁破壊に関する評価
3. 学会等名 2023年第70回応用物理学会春季学術講演会
4. 発表年 2023年

1. 発表者名 Junxiang Hao, Xiaoran Mei, Takuya Saraya, Toshiro Hiramoto, Masaharu Kobayashi
2. 発表標題 3D NAND Memory Operation of Oxide-Semiconductor Channel FeFETs
3. 学会等名 2023年第70回応用物理学会春季学術講演会
4. 発表年 2023年

1. 発表者名 Xingyu Huang, Yuki Itoya, Zhuo Li, Takuya Saraya, Toshiro Hiramoto, Masaharu Kobayashi
2. 発表標題 A Simulation Study on Memory Characteristics of Oxide-Semiconductor Channel Antiferroelectric FETs Using Half-Loop Hysteresis
3. 学会等名 2023年第70回応用物理学会春季学術講演会
4. 発表年 2023年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------